光电器件

DOI：10.16818/j.issn1001－5868.2020.04.007

高光谱成像用高速 CMOS 图像传感器设计

冯国旭[1]，刘昌举[2,3]*，刘戈扬[2]，李　明[2]，徐江涛[3]

（1. 中国电子科技集团公司第十一研究所，北京 100016；
2. 重庆光电技术研究所，重庆 400060；3. 天津大学 微电子学院，天津 300072）

摘　要： 针对高帧频、全局曝光、通道数可选等成像应用需求，提出了一种高光谱成像用 CMOS 图像传感器，重点分析了 8T 像素结构和读出电路的设计方案与电路原理，完成了芯片的整体仿真和流片验证。结果表明：设计符合预期，成像效果良好，像素具备较高的满阱和全局快门功能，读出电路实现了输出通道数可选功能，同时保证了模拟信号在大面阵、低输出通道数条件下的高速、低噪声输出，最终实现的像素阵列为 2 048×256，像素尺寸为 24 μm×24 μm，单通道最大输出频率为 40×10^6 pixel/s，最高帧频为 4 000 f/s，可满足高光谱成像系统对图像传感器的需求。

关键词： CMOS 图像传感器；高光谱成像；全局快门；高帧频

中图分类号： TP212　**文章编号：** 1001－5868(2020)04－0489－05

Design of High-speed CMOS Image Sensor for Hyperspectral Imaging

FENG Guoxu[1], LIU Changju[2,3], LIU Geyang[2], LI Ming[2], XU Jiangtao[3]

(1. The 11th Research Institute of China Electronics Technology Group Corporation, Beijing 100016, CHN;
2. Chongqing Optoelectronics Research Institute, Chongqing 400060, CHN;
3. School of Microelectonics, Tianjin University, Tianjin 300072, CHN)

Abstract: For the imaging requirements such as high frame rate, global shutter and adjustable output channel amount, a kind of CMOS image sensor for hyperspectral imaging is proposed. The schematic plan and working principles of 8T pixel structure and readout circuit are introduced in detail. Post-simulation and tapeout of this sensor were completed, and the experimental results show the design meets the expectation by achieving targeting features and realizing high-speed and low-noise analog signal output under the condition of large layout area and small amount of output channels. The pixel array size of 2 048×256 and the pixel pitch of 24 μm×24 μm are achieved, the maximum signal output frequency for a single channel is 40×10^6 pixel/s and the frame rate can reach up to 4 000 f/s, being able to meet the general requirement of a hyperspectral imaging system.

Key words: CMOS image sensor; hyperspectral imaging; global shutter; high frame rate

0　引言

在物体识别和成像领域，高光谱成像具有可以分辨物体光谱的特点，尤其在地质调查、环境监测与资源勘查等对地观测应用中有重要意义[1]。国内外的星用高光谱成像系统大多选择 CCD 探测器作为关键器件，但功耗、体积、待机时间等问题是制约其载荷向小型化、低成本发展的重要因素。近年来随着半导体工艺和全局快门的快速发展，CMOS 图像传感器在系统集成、读出方式、高帧频、功耗等方面取得了较大的技术进步，为了满足载荷的小型化、低功耗、长待机、低成本等要求，具有高灵敏度、高帧频和全局曝光技术的 CMOS 图像传感器成为高光谱

收稿日期：2019－12－11.
基金项目：国家重点研发计划项目(2017YFF0104700).
* **通信作者：**刘昌举 **E-mail：** liuchangju66@126.com

成像领域的重点发展方向[2]。

基于 CMOS 图像传感器的高光谱成像可实现高速、可靠的全局快门成像，较大地提升了光谱图像质量[3-4]。针对全局曝光、可自由选择的多种输出通道及高帧频的应用需求，本文设计了一种高光谱成像用 CMOS 图像传感器，其整体架构包括像素和读出电路两个部分。其中，像素采用 8T 结构、全局快门和像素内双采样方案，满足高光谱成像对全局快门特性的要求，同时保证读出信号具有较低的固定模式噪声(FPN)；读出电路采用输出通道可选的多通道数方案：由于列级电路传输导线上的寄生效应不可忽视，故此方案在兼顾高速图像输出和高集成度的同时，重点解决了模拟输出信号在大面阵、低输出通道数下的驱动问题，确保信号的高速、低噪声输出。

1 高光谱用 CMOS 图像传感器整体设计

高光谱用 CMOS 图像传感器的像素尺寸设计为 24 μm×24 μm，像素阵列为 2 048×256，整体架构示意图如图 1 所示。为实现最高帧频 4 000 f/s 的模拟信号输出目标，该图像传感器的输出通道采用分组级联的设计思路，共设计了 8 组一级输出通道，每组输出由 8 个二级输出通道组成，总共构成 64 个读出电路的信号输出通道，信号的读出方式采用单边输出，可在 64，32，16 通道输出模式之间切换。芯片的主时钟频率为 40 MHz，当芯片工作在 64 通道输出模式时，传感器可实现 4 000 f/s 帧频的模拟信号图像输出；当输出通道数为 32 和 16 时，帧频分别对应 2 000 和 1 000 f/s。由于该传感器阵列长度接近 50 mm，横向导线的寄生负载较大，因此在像素阵列的左右两边均设计了行选电路，当数字电路输出控制时序时，两组行选电路同时向像素阵列输入时序信号，以达到增强信号驱动的目的，保证像素开关的工作速度和功能。

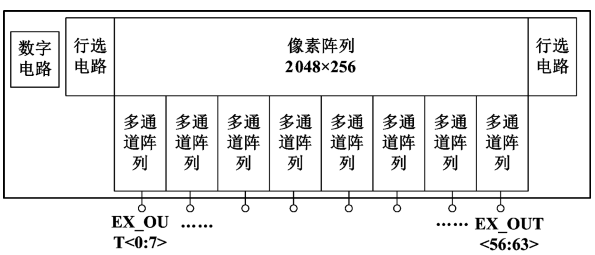


图 1 CMOS 图像传感器整体架构示意图

2 像素设计

高光谱用 CMOS 图像传感器的像素结构示意图如图 2 所示[5]，其中，M1 管为像素感光二极管的复位管；电容 C1 用于调节像素的满阱容量，通过控制 M2 管开关状态以控制其是否接入像素；M3 为第一级源跟随管，由 M4 管为其提供偏置电流，其电流大小由像素外提供的偏压(push_bias)控制；M4，M5，M6 管与电容 C2 组成像素内双采样电路；M7 为第二级源跟随管，其偏置电流由列级偏置电路提供，并由 M8 管的行选开关管控制其读出。为避免像素信号读出操作对 PPD 的影响，本设计将 M1 管漏极单独接入电压 $V_{dd_pixelrst}$，其余需要供电的电路被接到电压 V_{dd_pixel}。

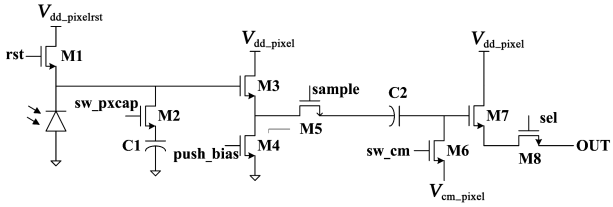


图 2 像素结构示意图

全局快门模式的像素控制时序如图 3 所示，其工作原理为：首先打开 M1 管对 PPD 复位，像素开始曝光；当曝光即将结束时，关闭 M5，M6 管，为 PPD 信号的读出做准备，同时将双采样参考电压 V_{cm_pixel} 输入电容 C2 的正极板；当曝光结束时，偏置电压被输入 M4 管，像素信号电平 V_{sig_pixel} 会通过 M3 源跟随管到达电容 C2 的负极板，此时 C2 上的电压降为式(1)所示，其中 V_{th_m3} 为 M3 管的阈值电压。

$$\Delta V_{C2} = V_{cm_pixel} - (V_{sig_pixel} - V_{th_m3}) \quad (1)$$

当断开 M6 管时，C2 的正极板处于悬空状态，M1 管对 PPD 管进行复位操作，复位电压通过 M3 管到达 C2 的负极板，此时 C2 正极板上的电压为式(2)所示，即在 C2 正极板上得到像素复位电平与信号电平之差，故而 V_{th_m3} 被消除。

$$V_{C2_p} = \Delta V_{C2} + (V_{dd_pixelrst} - V_{th_m3}) = V_{cm_pixel} + V_{dd_pixelrst} - V_{sig_pixel} \quad (2)$$

当各行像素依次输出信号时，首先输出 V_{C2_p} 并存储至读出电路，之后再次闭合该行像素的 M6 管，在 C2 正极板上获得 V_{cm_pixel} 并向外读出，存储至读出电路；在读出电路中进行式(3)的求差操作，此时 V_{cm_pixel} 被消除，获得该行像素的最终有效图像信

号[6]。

$$V_{C2_p} - V_{cm_pixel} = V_{dd_pixelrst} - V_{sig_pixel} \quad (3)$$

上述全局快门控制时序实现了输出信号的双采样处理，其中 M3 源跟随管的阈值电压在输出信号中被消除，有利于降低输出信号的 FPN。相对传统 4T 像素结构而言，基于 3T 的像素结构对像素工艺条件要求较低，满阱容量可设计得更大，除 M1，M3 管外的其他像素内晶体管均可采用标准 CMOS 工艺实现。

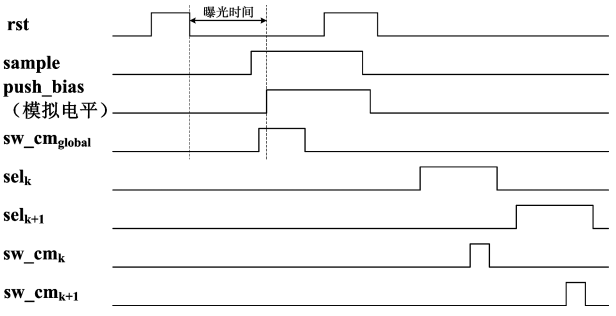


图 3　像素全局快门控制时序

3　读出电路设计

3.1　单通道列级读出电路

高光谱用 CMOS 图像传感器共设计了 64 组输出通道，每组通道在电路结构上对应 32 个列级读出电路，以及 1 组片外输出驱动电路。图 4 为单个输出通道对应列级读出电路阵列（简称单通道阵列）示意图，其中 32 列像素输出的信号从 IN〈0：31〉端输入，进入各列级的模拟信号处理单元（图 4 中的 A 模块），再经过各列级电路中的模拟输出控制开关，最终从 OUT 端口依次输出第 1 列至第 32 列的模拟信号。

单通道阵列的控制时序如图 5 所示，当向输入端 SW 接入高电平时，闭合开关 S6，断开 S5，并向列级电路 SDI 端输入指定长度的高电平（此处为 33 个时钟周期），该高电平脉冲通过移位寄存器向 CHAIN_OUT 输出方向传递，利用移位寄存器传递

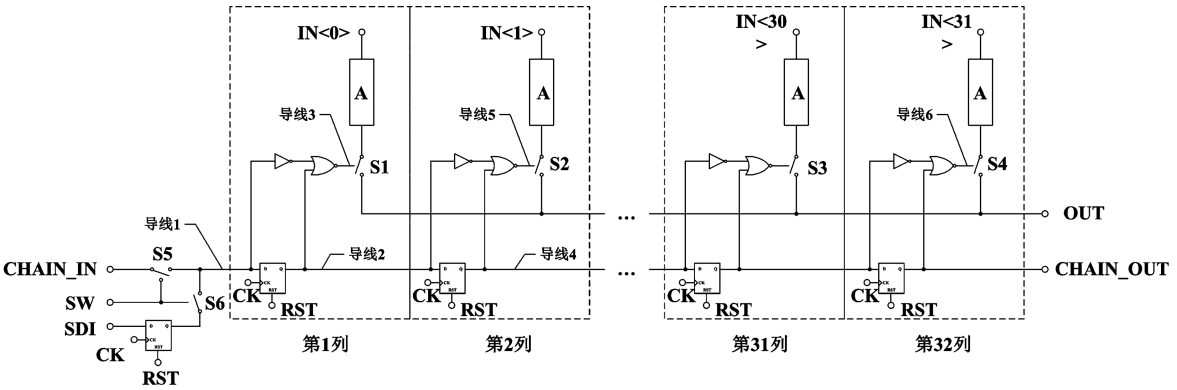


图 4　单通道阵列示意图

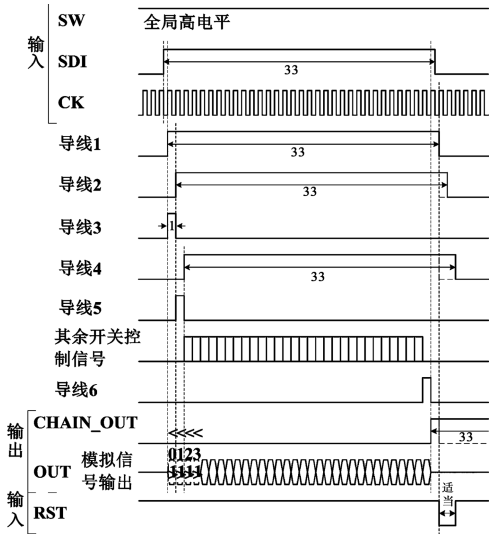


图 5　单通道阵列控制时序

产生的延时与各列级组合逻辑电路生成导线 3 和导线 5 的时序，其余控制信号和导线 6 上的高电平脉冲则用于控制列级其他模拟输出开关。本芯片使用 RST 信号对数字电路进行复位操作，以缩短部分信号的高电平脉冲长度，减少列级电路进入下一个读出周期的时间，提升读出频率。

为了实现模拟信号输出和通道数可选的功能，当单通道阵列的 CHAIN_OUT 输出端向下一级相邻通道的 CHAIN_IN 输入高电平脉冲时，该单通道电路可通过输入端 SW 断开 S6，闭合 S5，向 CHAIN_IN 输入端输入指定长度的高电平脉冲，其原理与图 5 时序相似。

3.2　多通道列级读出电路

该 CMOS 图像传感器的读出通道数最大为

64,为简化描述,下面以 8 个输出通道形成的读出电路为例进行分析。图 6 为 8 个单通道与片外输出驱动电路组成的阵列(下文简称多通道阵列)示意图,当像素信号从 IN〈0：255〉端输入到 I1〈0〉～I1〈7〉的通道阵列,然后通过 EX_OUT〈0：7〉输出到片外,可实现最大 8 通道输出;当选择输出通道数为 2 时,图像信号将通过 EX_OUT〈0〉与 EX_OUT〈4〉输出至片外。为了实现 8 通道、4 通道、2 通道的选择输出,通过输入端 MULTICH_SEL_MERGE〈0：2〉对电路阵列的不同输出通道数进行选择,其中,MULTICH_SEL_MERGE〈0〉连接第 1 组与第 5 组的开关 S1,S3 与 SW 输入端;MULTICH_SEL_MERGE〈1〉连接第 3 与第 7 组的 S1,S3 和 SW;MULTICH_SEL_MERGE〈2〉连接第 2,4,6,8 组的 S1,S3 和 SW。

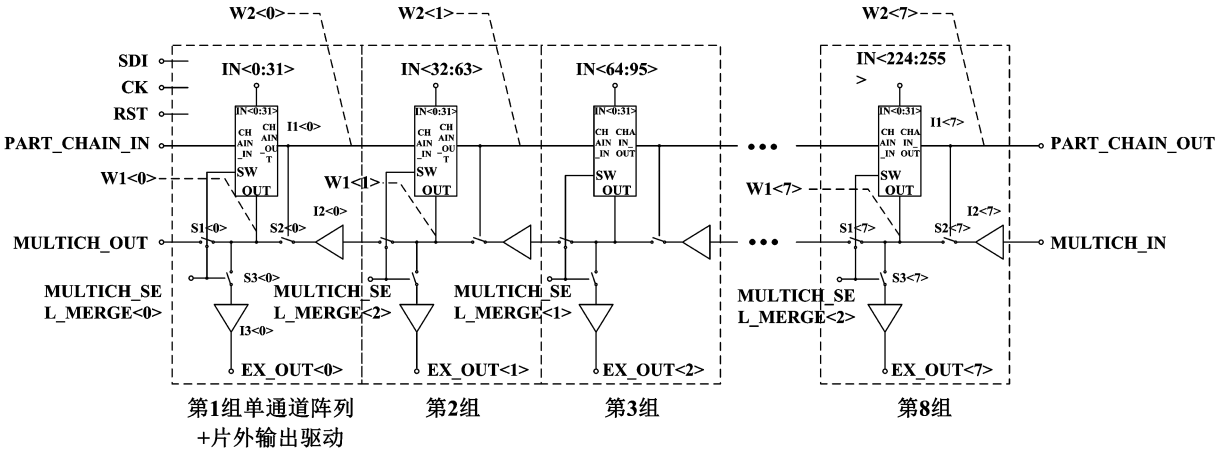


图 6 多通道阵列示意图

若启用 8 通道输出模式,需将 MULTICH_SEL_MERGE〈0：2〉输入总线置为 111,以断开图 6 中的 S1〈0：7〉八个开关、闭合 S3〈0：7〉八个开关并控制 SW 开关,8 通道输出模式下的读出控制时序如图 7 所示。当向 SDI 输入指定长度的高电平后,各单通道阵列按前文所述的工作原理处理模拟信号,然后模拟信号通过缓冲器 I2 和 EX_OUT〈0：7〉输出到片外,实现 8 通道输出功能,其中,缓冲器 I2 为模拟信号提供充足、持续、可克服导线寄生大负载的驱动,是保证信号在大面阵、低输出通道数情况下进行高速传输的关键。在信号读出期间,由于各单通道阵列中的开关 S5 和多通道阵列中的开关 S1 均被断开,开关 S2 在模拟信号输出之前亦保持断开状态,故多通道阵列中的电路组合可以相互独立工作而互不影响。

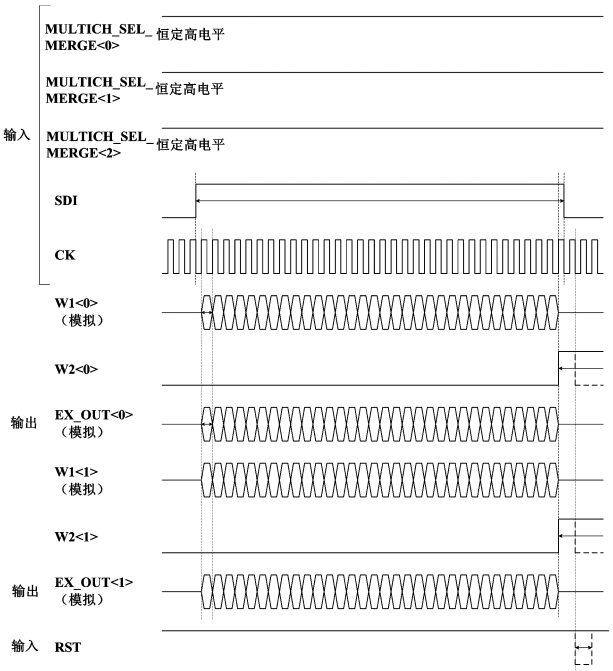


图 7 8 通道输出模式控制时序

若启用 2 通道输出模式,需将 MULTICH_SEL_MERGE〈0：2〉输入总线置为 100,以控制相应开关的状态,并向 SDI 端输入固定长度的高电平,在 SDI 高电平期间,模拟信号按前文所述原理向多通道阵列右端方向传递,通过各组合电路中的缓冲器 I2,最终从端口 EX_OUT〈0〉与 EX_OUT〈4〉输出至片外。4 通道输出模式的工作原理与 2 通道输出模式类似,此处不再赘述。

4 仿真结果

本文对像素和多通道读出电路构成的传感器进行了整体后仿真验证,多通道输出模式下的单通道

数据输出仿真波形如图 8 所示。当行同步信号为高电平时，单通道连续输出一行 32 列经模拟电路处理的像素信号电平，每个信号电平的周期为一个时钟周期，最高输出频率可达 40×10^6 pixel/s，如图 8 中第一个波形所示。为了得到片外模数转换电路采集芯片的模拟信号，需要在片外电路系统上设计可调整延迟时间的数据同步时钟，其频率与芯片主时钟频率一致，如图 8 中第三个波形所示。

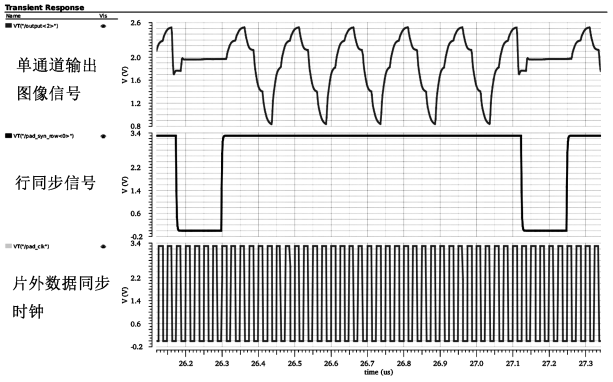


图 8　芯片后仿真波形

芯片的版图采用 4 层金属、1 层多晶、110 nm 的最小工艺尺寸进行设计、仿真和流片验证，整体芯片版图如图 9 所示，版图面积为 56 mm×11 mm，由于芯片尺寸超过了工艺单次曝光允许的最大尺寸，故采用一维拼接工艺技术完成了芯片版图的设计工作[7]。在整个芯片版图中，像素占大部分面积，除读出电路等功能模块版图外，无功能的版图部分均使用电源去耦电容填充[8]。

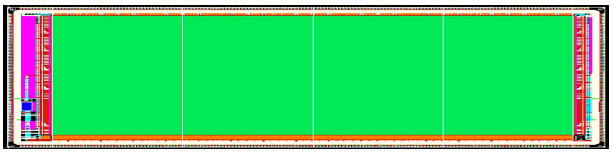


图 9　整体芯片版图

5　结论

针对多种输出通道可选择、高帧频、全局曝光等成像应用需求，本文设计了一种高光谱成像用 CMOS 图像传感器，重点介绍了 8T 像素结构和读出电路的设计方案与工作原理，完成了芯片的整体仿真和流片验证。测试结果表明：芯片的设计符合预期，成像效果良好，具备较高的满阱、全局快门和输出通道数可选的功能，像素内双采样设计实现了图像以较低的固定模式噪声输出，多输出通道可选的读出电路保证了模拟信号在大面阵、低输出通道数条件下的高速、低噪声输出。单通道最大输出频率达 40×10^6 pixel/s，在 2 048×256 像素阵列和 64 通道模式下，可实现最高 4 000 f/s 的帧频输出，满足高光谱成像系统对 CMOS 图像传感器的应用需求。

参考文献：

[1] 王建宇. 成像光谱技术导论[M]. 北京：科学出版社，2011：259-262.
Wang Jianyu. Introduction to Imaging Spectroscopy [M]. Beijing: Science Press, 2011: 259-262.

[2] 郎均慰. 基于 CMOS 图像传感器的高分辨率航天推帚成像光谱仪信息获取技术研究[D]. 上海：中国科学院上海技术物理研究所，2014.
Lang Junwei. Research on information acquisition technology of high resolution space broom imaging spectrometer based on CMOS image sensor [D]. Shanghai: Shanghai Institute of Technical Physics of the Chinese Academy of Sciences, 2014.

[3] Jerram P, Burt D, Morris D, et al. Design of image sensors for hyperspectral applications[C]// Proc. International Society for Optics and Photonics, Sensors, Systems, and Next Generation Satellites Ⅹ Ⅲ, 2009, 7474: 74741E.

[4] 黄张成，黄松垒，陈　郁，等. 20 MPixel/s 高速红外焦平面读出电路设计[J]. 光学与光电技术，2014，12(2)：69-73.
Huang Zhangcheng, Huang Songlei, Chen Yu, et al. Design of 20 MPixel/s high-speed readout integrated circuit for infrared focal plane array[J]. Optics & Optoelectronic Technol., 2014, 12(2): 69-73.

[5] Dierickx B, Dupont B, Jerram P A, et al. CMOS synchronous shutter backside illuminated image sensor for hyperspectral imaging [C]// Bergen: Inter. Image Sensors Workshop, 2009.

[6] Stefanov K D, Dryera B J, Hall D J, et al. A global shutter CMOS image sensor for hyperspectral imaging [J]. Proc. SPIE, 2015, 9602: 12. 2187856.

[7] Scheffer D. A wafer scale active pixel CMOS image sensor for generic X-ray radiology[J]. SPIE, 2007, 6510: 12. 708433.

[8] 理查德·拉扎维. 模拟 CMOS 集成电路设计[M]. 西安：西安交通大学出版社，2003：549.
Razavi Richard. Analog CMOS Integrated Circuit Design[M]. Xi'an: Xi'an Jiaotong University Press, 2003: 549.

作者简介：

冯国旭(1977—)，男，吉林长春人，硕士，高级工程师，主要从事激光和探测器应用技术方面研究和科研管理工作；

刘昌举(1981—)，男，重庆梁平人，高级工程师，主要研究方向为 CMOS 图像传感器及专用集成电路设计。