材料、结构及工艺

DOI：10.16818/j.issn1001－5868.2021.04.014

基于玻璃回流的TGV衬底制备

訾　鹏[1,2]，刘　武[1*]，梁贺龙[1,2]，徐海军[1,2]

（上海交通大学 1. 微米/纳米加工技术国家级重点实验室；2. 微纳电子学系，上海 200240）

摘　要： 针对MEMS器件背面引线的需求，提出了一种基于玻璃通孔（TGV）加工方法的10.16 cm（4 inch）圆片衬底的制备工艺流程。首先深硅刻蚀导电硅片，然后将硅片和玻璃片阳极键合，随后将键合后的玻璃-硅圆片经高温加热，使玻璃填充至硅片中，再依次研磨抛光玻璃-硅圆片的正面玻璃和背面硅，直至硅与嵌入玻璃在同一平面，最后得到了厚度为258 μm的4 inch圆片衬底，其轮廓算术平均偏差、轮廓最大高度、微观不平度十点高度的平均值分别为13，71和49 nm。此外，测得圆片中硅导通柱电阻率为0.023 Ω·cm。

关键词： TGV；阳极键合；表面粗糙度；硅导通柱

中图分类号： TP212.1　**文章编号：** 1001－5868(2021)04－0521－04

Fabrication of TGV Substrate Based on Glass Reflow

ZI Peng[1,2], LIU Wu[1], LIANG Helong[1,2], XU Haijun[1,2]

(1. National Key Lab. of Science and Technology on Micro/Nano Fabrication; 2. Dept. of Micro/Nano Electronics, School of Electronic Information and Electrical Engineering, Shanghai Jiaotong University, Shanghai 200240, CHN)

Abstract: Aiming at the demand of the backside leads of MEMS devices, a process for the fabrication of 10.16 cm (4 inch) wafer substrates based on the through-glass-vias (TGV) processing method is presented. Firstly, the conductive silicon wafer was deeply etched, then anodic bonding was performed between the silicon wafer and the glass wafer, and then the bonded glass-silicon wafer was heated at a high temperature to fill the glass into the silicon wafer. Then the front glass and back silicon of the glass-silicon wafer was grinded and polished until the silicon and the embedded glass were on the same plane. Finally, a 4 inch substrate with a thickness of 258 μm was obtained. The arithmetic mean deviation of the profile, the maximum profile height and the microscopic unevenness are 13, 71 and 49 nm respectively. In addition, the measured resistivity of the silicon via in the wafer is 0.023 Ω·cm.

Key words: TGV; anode bonding; surface roughness; silicon via

0　引言

微机电系统（MEMS）技术是21世纪的前沿科学，它集合了微电子、机械、材料等多学科技术。随着MEMS技术的逐步成熟，其在促进传感器智能化、小型化、低功耗等方面起到越来越重要的作用。对于MEMS传感器，高性能的信号传输是影响器件性能的关键因素之一。与传统的2D引线封装技术相比，3D圆片级引线封装技术，既可以减小器件尺寸，又不会增加器件的结构设计和加工制造工艺难度，因此受到广泛的关注[1]。目前，圆片级引线封装方法主要基于TSV（Through Silicon Vias）与TGV技术。TSV技术是通过在刻蚀的高深宽比的硅孔中电镀金属引线，从而实现传输信号引线路径短，功

收稿日期：2020－11－16.

基金项目：国家自然科学基金项目（61871266）；青岛海洋科学与技术国家实验室开放基金项目（QNLM2016ORP0404）；上海市自然科学基金项目（17ZR1414500）；航空科学基金项目（2016ZD57006）；上海市科委专业技术服务平台项目（19DZ2291103）.

* **通信作者：**刘　武

耗低等优点[2-3]，但是其可靠性受到电镀技术的影响，存在寄生电容和应力等问题，这些都将影响MEMS器件的性能。TGV技术因其基底为绝缘玻璃，相比TSV技术，具有寄生电容小的优势[4]。目前TGV技术分为基于金属沉积工艺的TGV技术与基于玻璃回流工艺的TGV技术两类。基于金属沉积的TGV工艺是采用喷砂[5]、超声钻孔[6]、电化学蚀刻[7]、激光钻孔[8]、湿法刻蚀、反应离子刻蚀(RIE)[9]以及机械钻孔等方法在玻璃基板上制备出通孔，通孔制备后和器件层进行硅-玻璃阳极键合，形成密封腔，采用金属沉积技术在玻璃通孔中沉积金属后直接引线或填充焊料，实现垂直互连。基于金属沉积的玻璃通孔加工方法都至少存在以下四种缺陷中的一种：串行操作、低空间分辨率、较大的最小特征尺寸以及基板损坏过多[10]。这样难以快速制作高深宽比的玻璃深孔或沟槽，存在一定的局限性。基于玻璃回流的TGV技术，是近年来发展起来的一种新技术。TGV技术主要是通过湿法刻蚀或者干法刻蚀来刻蚀硅片，在硅片上刻蚀出所需的结构单元，然后将玻璃和刻蚀后的硅片通过阳极键合结合在一起，最后在高温下使玻璃回流到刻蚀的硅槽中，从而避免了因直接加工玻璃所遇到的问题，将加工制造的相关问题置于硅片的加工工艺上，从而实现了为复杂的3D微系统提供通用的嵌入式垂直圆片互连[11]。

本文主要介绍了基于玻璃回流的TGV衬底的制备工艺。该工艺首先在硅片上光刻结构单元图形，然后用光刻胶做掩膜，干法刻蚀硅片，再将刻蚀后的硅片和Pyrex7740玻璃通过阳极键合工艺键合在一起，随后在高温下将玻璃回流到刻蚀好的结构单元中，最后研磨抛光圆片的正面和背面，直至硅与玻璃在同一平面，通过这种方式可以实现硅导通柱嵌入玻璃结构的TGV衬底的可靠制备。

1 TGV衬底设计及制备工艺

1.1 TGV衬底的设计

图1为本文设计衬底结构单元的三维示意图。衬底结构单元包含两部分，第一部分是5个硅导通柱，其中外侧导通柱的直径是400 μm，中心导通柱的直径是200 μm，外侧导通柱与中心导通柱之间的距离是110 μm。导通柱用作电信号的通道，通过在其上设计引脚可以将信号从密闭的腔体中引到腔体外部。第二部分是包围硅导通柱的玻璃电隔离层，玻璃边框的尺寸为2.5 mm×2.5 mm，两个玻璃边框之间的距离是500 μm。

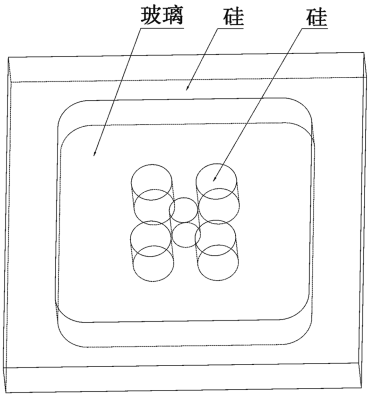

图1 衬底结构单元的三维示意图

在10.16 cm(4 inch)TGV衬底上总共设计了525个图1所示的结构单元，结构单元的总面积占硅片总面积的37%。硅片中结构单元的刻蚀采用干法刻蚀工艺。值得注意的是，在大面积刻蚀的情况下为了保证刻蚀能够顺利进行，干法刻蚀应尽量保持刻蚀槽宽一致，且避免尖角形状出现，所以，本文中的硅孔形状选择了圆形。

1.2 TGV衬底的加工工艺

因为硼硅玻璃(Pyrex7740)的热膨胀系数非常接近硅的热膨胀系数，通过阳极键合可以与硅片键合在一起，并且硅-Pyrex玻璃在加压、加温条件下进行阳极键合几乎不存在残余应力，所以Pyrex7740玻璃是基于玻璃回流的TGV技术的理想选择。本文使用4 inch 500 μm厚的Pyrex7740玻璃和4 inch n型(100)525 μm厚的低电阻率(0.002～0.005 Ω·cm)硅片制备TGV衬底。

具体工艺流程为：第一步，采用标准RCA清洗方法清洗硅片和玻璃片(图2(a))。第二步，在硅片表面光刻设计的结构单元图形，然后以光刻胶做掩膜，使用干法刻蚀工艺刻蚀硅片，刻蚀深度为360 μm(图2(b))。第三步，采用浓度配比为3∶1的浓硫酸和双氧水混合溶液，去除刻蚀后硅片表面残留的光刻胶和干法刻蚀过程产生的残留物。第四步，将清洗干净的玻璃片和去胶后的硅片通过阳极键合工艺键合在一起(图2(c))。第五步，将键合后的圆片放入马弗炉中，升温到1 000 ℃并保温8 h，使玻璃在高温下软化回流到硅槽中(图2(d))。第六步，通过化学机械抛光法将回流后圆片表面的玻璃去除，直至硅与玻璃在同一平面，用同样的方法研磨抛光背面的硅，直至暴露出玻璃区域(图2(e))。

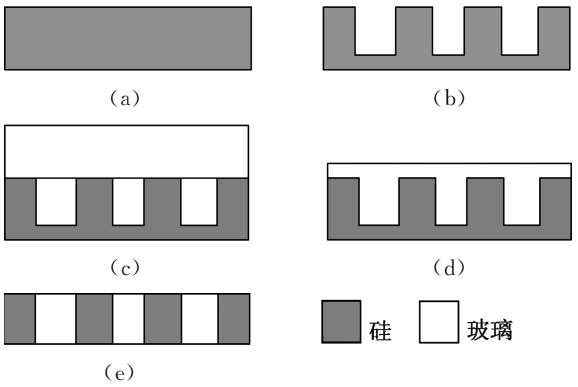

图 2　衬底制造工艺流程图

2　工艺细节

2.1　刻蚀

在干法刻蚀这一步，硅片的刻蚀深度为 360 μm，且全部结构单元刻蚀面积占整个硅片面积的 37%。当刻蚀深度和刻蚀面积占比较大时，刻蚀仪器的刻蚀选择比会降低。根据加工平台的现有条件，干法刻蚀可以使用 SPTS 和 NMC 反应离子式深硅刻蚀系统刻蚀硅片，SPTS 在刻蚀面积小的情况下刻蚀选择比可达到 100∶1，但是刻蚀速度慢。在同样的条件下，NMC 的刻蚀选择比只能达到 30∶1，但刻蚀速度比 SPTS 快。SPTS 侧壁的刻蚀粗糙度比 NMC 好，而侧壁粗糙度会影响表面张力，表面张力的大小又会对回流效果产生影响，表面张力越低回流效果越好，所以选用 SPTS 设备来刻蚀硅片。对于 SPTS 设备，其在刻蚀面积占比小的情况下的刻蚀比为 100∶1，而在刻蚀本文所设计衬底的结构单元时，其选择比会降到 40∶1 左右。据此估算，需要 10 μm 厚的光刻胶作为掩膜才能刻蚀到所需的 360 μm 厚度。

干法刻蚀后硅导通柱的整体情况如图 3 所示，硅导通柱在刻蚀过程中保持垂直状态，结构单元没有发生变形，保持完整。

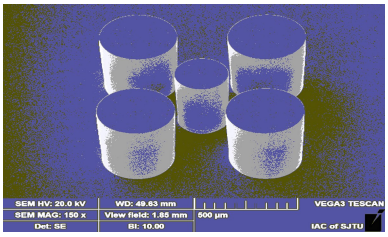

图 3　干法刻蚀后硅导通柱的 SEM 图

2.2　玻璃回流

玻璃回流工艺是衬底制备工艺过程中最为关键的一步。Pyrex7740 玻璃在高温下软化，在大气压的作用下，玻璃流入干法刻蚀的结构中直至填满硅槽。要使玻璃能够充分填充到刻蚀的结构中，需要真空度、回流温度和回流时间的最佳组合。在阳极键合过程中，玻璃片与硅片之间的高真空度对于熔化后的玻璃填充至硅槽至关重要，硅-玻璃圆片之间的真空度越高，其与大气压之间的压力差越大，回流效果越好。

在玻璃回流过程中的升温阶段，其升温速率不宜过快，随着温度的升高，炉内的硅-玻璃键合界面之间的真空和大气压之间的压力差会使玻璃流入硅槽中，直到硅柱周围的空间完全填满玻璃为止。经过多次实验测试，最终选择每分钟升温 6 ℃并在 1 000 ℃下保温 8 h，以使玻璃充分回流。键合圆片回流后的快速冷却会导致残留应力，因此需要热处理步骤，以避免微裂纹和应力梯度。对回流后的键合圆片进行退火，然后以非常缓慢的冷却速度冷却至 Pyrex7740 玻璃退火点附近的温度。退火温度为 500～580 ℃。一旦温度远低于应变点，就可以提高冷却速率。玻璃回流后的整体情况如图 4 所示，表面平整，玻璃均匀地覆盖在硅片表面上。玻璃回流后衬底的一部分截面图如图 5 所示，可以看出，玻璃和硅分界明显，玻璃回流充分，填满了刻蚀后的硅槽，玻璃完全包围硅导通柱。

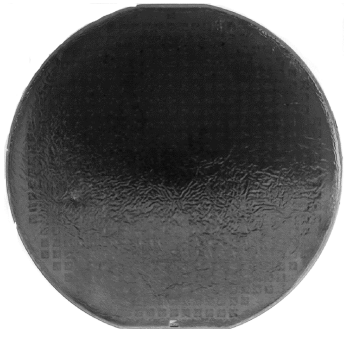

图 4　玻璃回流后的圆片照片

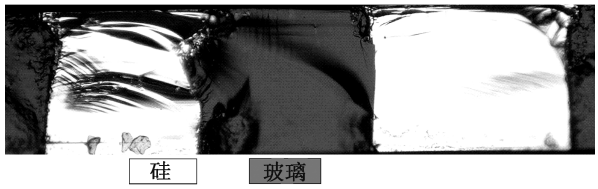

图 5　玻璃回流后衬底的截面图

3　TGV 衬底性能

3.1　衬底的表面粗糙度

图 6 为制备完成的 TGV 衬底照片，该照片显

示制作完成的 258 μm 厚的 TGV 结构可用作后续工艺的圆片级衬底。考虑到基片的表面粗造度对器件制备工艺的影响，采用 Kosaka SE3500 仪器对圆片粗造度进行了测量，具体测量结果如表 1 所示。从表中可以看出，衬底表面的轮廓算术平均偏差 R_a 的平均值为 13 nm，轮廓最大高度 R_y 的平均值为 71 nm，微观不平度十点高度 R_z 的平均值为 49 nm，这表明衬底有较高的表面质量。

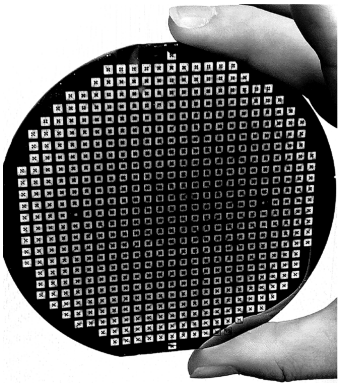

图 6 制备的衬底示意图

表 1 表面粗糙度测量数据

测试点序号	测试标准	R_a/nm	R_y/nm	R_z/nm
1	JIS94	15	106	80
2	JIS94	12	49	33
3	JIS94	14	83	46
4	JIS94	11	47	37

3.2 导电硅柱的电阻率

TGV 衬底中的导电硅柱用作双侧电信号连接通道。为此，我们使用 RTS-8 型四探针测试仪，对制备的导电硅柱电阻率进行了测量。对于电阻率为 0.002～0.005 Ω·cm 的硅片，完成 TGV 工艺后，测试得到导电硅柱电阻率在 0.021～0.025 Ω·cm，平均值为 0.023 Ω·cm。TGV 衬底导电硅柱的电阻率与原始硅片相比有一定程度的下降，但仍然保持相对较低的电阻率。这表明基于玻璃回流的 TGV 技术虽然会影响衬底硅柱的电阻率，但仍然处在一个较低的值，可实现电信号连接。

4 结论

本文提出了一种基于玻璃回流的 TGV 衬底的制备方法，并对其加工制备工艺做了详细的说明。基于设计的工艺流程，成功制备了厚度为 258 μm 的 4 inch 圆片，其表面轮廓算术平均偏差的平均值为13nm，轮廓最大高度的平均值为71nm，微观不平度十点高度的平均值为 49 nm，导电硅柱的电阻率平均值为 0.023 Ω·cm，可用做背面引线器件的圆片级衬底。

参考文献：

[1] Li Wenyin. Characterization of signal transfer performance of a through glass via (TGV) substrate with silicon vertical feedthroughs[J]. Microelectronic Engin., 2016(165): 52-56.

[2] Ryu S K, Lu K H, Zhang Xuefeng, et al. Impact of near-surface thermal stresses on interfacial reliability of through-silicon vias for 3-D interconnects[J]. Trans. on Device and Materials Reliability, 2011, 11(1): 35-43.

[3] Lee S W, Lee S K, Park J H. High-density through-wafer copper via array in insulating glass mold using reflow process [J]. Jap. J. of Appl. Phys., 2015, 54(4): 047202.

[4] Kuang Yunbin, Xiao Dingbang, Zhou Jian, et al. Theoretical model of glass reflow process for through glass via (TGV) wafer fabrication[J]. J. of Micromechanics and Microengin., 2018, 28(9): 095004.

[5] Wensink H, Berenschot J W, Jansen H V, et al. High resolution powder blast micromaching[C]// Proc. of IEEE Thirteenth Annual Inter. Conf. on Micro Electro Mechanical Systems, 2000: 769-774.

[6] Diepold T, Obermeier E. Smoothing of ultrasonically drilled holes in borosilicate glass by wet chemical etching[J]. J. of Micromechanics and Microeng.,1996, 6(1): 29-32.

[7] Fascio V, Wuthrich R, Viquerat D, et al. 3D microstructuring of glass using electrochemical discharge machining (ECDM)[C]// Proc. of 1999 Inter. Symp. on Micromechatronics and Human Science, 1999: 179-183.

[8] Abe T, Li Xinghua, Esashi M. Endpoint detectable plating through femtosecond laser drilled glass wafers for electrical interconnections[J]. Sensor and Actuators A: Physical, 2003, 108(1/3): 234-238.

[9] Li Xinghua, Abe T, Esashi M. Deep reactive ion etching of Pyrex glass using SF6 plasma[J]. Sensor and Actuators A: Physical, 2001, 8(3): 139-145.

[10] Haque R M, Wise K D. A glass-in-silicon reflow process for three-dimensional microsystems [J]. J. of Microelectromechanical Systems, 2013, 22(6): 1470-1477.

[11] Jin J Y, Yoo S, Yoo B W, et al. Characterisation of silicon through-vias for wafer-level interconnection with glass reflows[J]. Electron. Lett., 2012, 48(21): 1354-1355.

作者简介：

訾 鹏(1992－)，男，河南周口人，硕士研究生，主要研究方向为仿生微传感器设计；

刘 武(1976－)，男，博士，助理研究员，主要研究方向为微机电系统。