动态综述

DOI：10.16818/j.issn1001－5868.2021071801

晶圆低温直接键合技术研究进展

刘泽翰[1,2]，康汝燕[1,2]，程鹏鹏[1,2]，左致远[1,2,3]*

（山东大学 1. 光学高等研究中心，山东 青岛 266237；2. 激光与红外系统集成技术教育部重点实验室，山东 青岛 266237；3. 新一代半导体材料研究院，济南 250100）

摘　要： 晶圆低温直接键合技术与传统键合方式相比具有对晶片及器件损伤小、无中介层污染、无需外部电场辅助等优势，在功率型半导体光电及电力电子器件、大功率固体激光器、MEMS、光电集成等领域具有巨大的应用潜力。文章从低温直接键合技术的发展历程入手，重点介绍了湿法疏水键合、湿法亲水键合和等离子体活化键合的物理化学机制。系统阐述了低温直接键合的工艺流程和键合强度的表征方法，探讨了低温直接键合的技术发展趋势，并对低温直接键合工艺的改善和创新应用拓展进行了展望。

关键词： 低温；直接键合；亲水；疏水；等离子体活化

中图分类号： TN305　**文章编号：** 1001－5868(2021)05－0603－07

Research Progress of Wafer Low Temperature Direct Bonding Technology

LIU Zehan[1,2], KANG Ruyan[1,2], CHENG Pengpeng[1,2], ZUO Zhiyuan[1,2,3]

(1. Center for Optics Research and Engineering; 2. Key Laboratory of Laser & Infrared System of The Ministry of Education, Shandong University, Qingdao 266237, CHN; 3. Institute of Novel Semiconductors, Shandong University, Jinan 250100, CHN)

Abstract: Compared with traditional bonding methods, wafer direct bonding at low temperature has the advantages of low bonding loss, no intermediate layer pollution and no external electric field assistance. It has important application potential in power semiconductor optoelectronic and power electronic devices, high power solid-state lasers, MEMS, optoelectronic integration and other fields. In this paper, the physical and chemical mechanisms of hydrophobic bonding, hydrophilic bonding and plasma-activated bonding are introduced emphatically based on the development of low temperature direct bonding technology. The technological processes of low temperature direct bonding and the characterization method of bond strength are described systematically, the development trend of low temperature direct bonding technology is discussed, and the improvement and innovative application of low temperature direct bonding technology are prospected.

Key words: low temperature; direct bonding; hydrophilic; hydrophobic; plasma activation

0　引言

晶圆键合是指连接两个洁净且光滑(均方根表面粗糙度小于0.5 nm)晶圆表面的过程，从而使两片晶圆实现紧密结合，并且达到一定的强度。晶圆键合过程主要包括清洗、表面活化、预键合和热处理四个环节[1]。晶圆键合技术已经广泛应用于功率型半导体光电器件、电力电子器件、大功率固体激光器、MEMS及光电集成等领域。随着半导体技术的不断发展，半导体器件特征尺寸已逼近工艺极限，进

收稿日期：2021－07－18.

基金项目：国家重点研发计划项目(2016YFB0401802-)；国家自然科学基金项目(51702186)；山东省重点研发计划项目(2018GGX101033)；山东大学青年学者未来计划项目.

* **通信作者：**左致远

一步减小晶体管尺寸面临多方面的困难，限制了集成电路规模的发展[2]。晶圆键合技术的出现，使垂直方向上的器件集成成为可能。

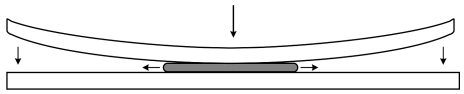
近年来，晶圆键合技术在纳米尺度的器件制备方面逐步成为研究热点。在基于碳纳米管的MEMS器件制备中，当前的键合方法利用湿化学工艺、高温退火和外力辅助来实现高结合强度。在典型键合工艺中，直接键合过程中的热处理温度可以达到约1 000 ℃[3]，然而高温退火可以改变掺杂分布，并在具有不同热膨胀系数和大晶格失配的非均匀键合纳米结构中产生大的穿透位错和失配位错。因此，高温过程引入的材料结构及界面热损伤成为限制键合技术广泛应用的主要原因，实现高效低温键合技术成为多个领域的迫切工艺需求。

晶圆键合技术的发展可概括为两个主要的技术路线：一是借助中间插层实现键合，例如使用聚合物中间层的粘合剂键合、共晶键合和金属扩散键合；另一个则是直接键合。近期快速发展的低温直接键合与熔融键合、阳极键合等传统直接键合技术相比，可以避免高温、高压对晶圆造成的损害，也可以避免中间材料造成的污染和不均匀性，这使得它在MEMS和集成电路制造相关的各种工艺中具备较大的应用潜力，具有重要的研究价值，但是该技术对键合界面的洁净度和平整度要求较高。等离子体辅助晶圆键合作为一种低温键合方法可获得较高的表面能，与常规湿化学活化在600～800 ℃条件下所能达到的表面能相当[4]。本文主要介绍了湿法疏水键合、湿法亲水键合和等离子体活化键合三种低温键合工艺的发展历程、键合机理、工艺流程和键合强度测试方法，并对工艺流程的进一步优化和低温键合技术的应用领域拓展进行了总结与展望。

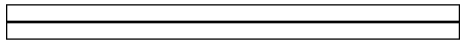
1 晶圆低温直接键合的发展过程

1.1 直接键合技术的提出

精密抛光玻璃相互粘附的现象是20世纪初由德国工匠发现的。1936年，Rayleigh[5]首次系统地研究了石英(熔融石英)的室温粘附性，他把这种粘附性归因于范德华力相互作用。直到1969年Wallis和Pomerantz首次报道了一种早期晶圆键合形式——阳极键合，在300～500 ℃高温下，通过外界电场实现了含钠玻璃与硅的键合[6]。然而，强静电场的存在会对半导体结构产生一定影响，阳极键合技术在半导体工艺中的应用受限，因此研究者们开始寻求对晶圆及器件损伤更小的直接键合技术。1986年Shimbo等[7]提出直接键合技术，如图1(a)，将键合前的晶片表面进行镜面抛光、化学清洗后，用羟基覆盖表面使其形成亲水性表面，之后将两个晶片紧密接触实现预键合。如图1(b)所示，预键合后将晶圆在800 ℃以上退火，以除去晶片之间的水夹层并形成牢固的永久共价键[7]。



(a) 预键合



(b) 退火

图1 硅晶圆键合示意图[8]

同时，IBM的Lasky[9]在晶片表面热氧化一层二氧化硅层进而创造一种绝缘衬底上的硅(Silicon-on-Insulator，SOI)结构。SOI结构由顶部单晶硅薄层、二氧化硅和作为机械支撑的硅衬底组成，与常规硅基板上的器件相比，SOI器件能够在高温下工作并且具有更高封装密度和更低功耗。1988年Maszara等[10]首次系统地报道了直接键合的研究结果，展示了多项核心特性、技术和主张。其报道的键合过程可分为三个阶段：晶圆开始接触，被氢键结合的水层微弱吸附；随着温度升高，界面水分子逃逸；界面上形成Si－O－Si共价键。

1.2 低温直接键合的发展

虽然高温可以将键合界面处的范德华作用转换为牢固的共价键，从而获得足够高的界面能，但800 ℃以上的典型退火温度不利于器件和晶圆的集成，而且温度敏感材料和具有不同热膨胀系数的材料之间的键合损伤无法忽视，因此，低温直接键合工艺成为键合技术应用的关键。

1.2.1 等离子体活化键合的出现

从低温直接键合的发展过程来看，研究重点在等离子体活化键合。为了降低退火温度，研究人员尝试了多种方法。20世纪90年代等离子活化技术也被Bower研究团队[11]成功应用于低温热处理工艺，为后续通过等离子活化方法进行低温直接键合提供了技术基础。

1995年，Farrens等[12]报道了关于等离子体活化键合的研究成果，对于在键合中应用等离子体活化技术降低晶圆键合过程对高温退火的依赖和实现低温直接键合具有重要的意义。2000年，Amirfeiz等[13]进一步研究了离子体活化对氧化表面的影响，

通过原子力显微镜、多重内反射红外光谱和二次离子质谱等方法分析了等离子处理表面和键合界面，认为等离子体处理最重要的是形成无序的表面结构导致键合界面的水去除率增加，从而形成共价键，在室温下的键合才具有较高的机械稳定性。在等离子体活化对于界面的影响得到系统分析之后，后续的多篇报道分析了不同外界因素对键合强度的影响。Howlader 等[14]在 2009 年报道了硅表面粗糙度和热处理对 Si/Si 键合强度和微观结构的影响，研究了等离子体处理时间和气体压力等参数。2011 年，Howlader 等[15]研究了水接触角、空洞密度等参数对 Si/Si 键合强度的影响。He 等[16]在 2012 年通过研究接触角来比较不同清洗方式对亲水性的影响。上述研究都主要集中在工艺问题，而对于晶圆键合界面失效的研究报道较少，近年来对于失效机理的解释完善了相关研究，发展了界面键合机理模型，并建立了硅基晶片键合界面的失效机理模型。

1.2.2　湿法疏水和亲水键合的出现和发展

低温等离子活化方法提出后，Ljungberg 等[17]和 Tong 等[18]报道了对于湿法疏水晶圆键合的相关研究，解释了氢氟酸在晶圆处理中发挥的作用，研究了用不同浓度的氢氟酸溶液和氢氟酸缓冲溶液处理的表面的键合情况，提出了疏水表面可提供稳定的键合界面，没有明显气泡的形成，因此得出了疏水晶圆键合的一大优点——比亲水晶圆片结合更能有效地保护晶圆表面，避免晶圆运输过程中产生的污染和机械损伤。

20 世纪 80 年代，亲水性晶圆键合机理基本确立。1986 年，Lasky[9]和 Grundner 等[19]提出了键合的机理是两个晶圆之间硅烷醇键的聚合，Nie 等[20]在 2012 年进一步研究了 RCA 的体积比、保存时间和处理温度等湿法键合的关键参数，指出较高的 RCA 溶液浓度、较长的保存时间和较高的处理温度有利于表面亲水性的提高，根据这些指标，设计了一种优化的活化工艺，得到良好的键合界面。低温键合的出现使得晶圆键合技术的实用性显著提高，该键合方式适用于规模化工艺制造。

2　晶圆低温直接键合的发展过程

2.1　低温直接键合：以 Si/Si，SiO_2/SiO_2 为例

2.1.1　湿法疏水键合

Toyoda 等[1]和 Plach 等[21]研究了应用于 Si/Si 键合的湿法表面活化工艺。对于湿法疏水键合，在预处理过程中，使用 HF 能激活硅晶圆表面的活性。首先，HF 能清洗掉晶圆表面自然形成的二氧化硅薄膜[7]，其清洗过程遵循反应式(1)：

$$4HF+SiO_2 \longrightarrow SiF_4\uparrow+2H_2O \tag{1}$$

其次，如图 2(a)，经 HF 溶液浸泡后的晶圆表面会悬挂有大量的 Si－H 键，晶圆会产生强烈的疏水性，当晶圆在 300 ℃以下退火时，其结合力比较微弱，如图 2(b)；当温度达到 300 ℃以上时，Si－Si 键开始形成，键合能较退火之前显著增加[18]。如图 2(c)，形成氢气气泡，晶圆之间开始形成 Si－Si 键，生成 Si－Si 共价键的反应式为

$$Si-H+Si-H \longrightarrow Si-Si+H_2\uparrow \tag{2}$$

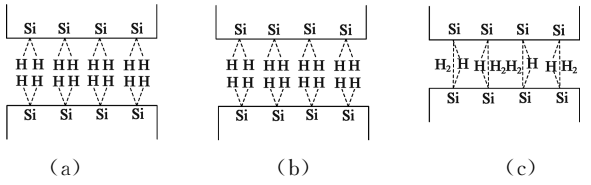


图 2　疏水键合原理图[1]

SiO_2/SiO_2 的湿法疏水键合与 Si/Si 类似，同样是使用 HF 来激活晶圆表面的活性，但 HF 浸泡的浓度和时间需精确控制，以防止 HF 将 SiO_2 全部腐蚀掉。

2.1.2　湿法亲水键合

如图 3 所示，当退火温度低于 500 ℃，Si/Si 亲水性(HL)键合的表面能(E)明显高于疏水性(HB)键合，因此亲水性键合更适用于低温键合[22]。

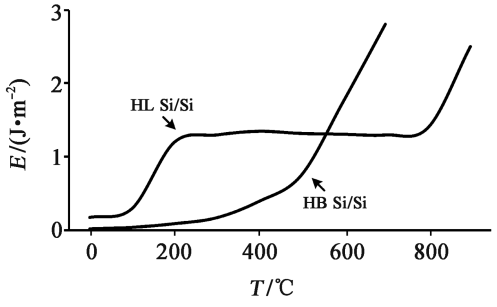


图 3　亲水键合和疏水键合的表面能与退火温度的关系[8]

湿法亲水键合相比湿法疏水键合有很大的优势，当退火温度较低时，不仅其表面能远大于疏水键合表面能，而且亲水表面比疏水表面更不容易被碳氢化合物污染[23]。

为了去除晶圆表面的金属离子和有机污染物，通常采用 RCA 湿法清洗工艺，目前为止商业和实验室中所使用的 RCA 溶液配比主要为

$V(NH_4OH):V(H_2O_2):V(H_2O)=1:1:5$，用强氧化溶液清洗晶圆之后，在对硅片表面清洁的同时，Si/Si 表面会被氧化一层 SiO_2，会以 OH 基团为终端，通过吸附水分子之间的氢键可以形成硅醇基(Si－OH)。在室温下，此时的键合主要基于范德华力，并通过氢键进行结合。

$$Si-OH\cdots nH_2O\cdots HO-Si \quad (3)$$

在退火之前键合能较小，只有 0.1 J/m² 左右，当温度在室温到 110 ℃时，如图 4(a)，随着温度的不断升高，水分子的重排导致键合强度略有增加[24]。温度在 110～150 ℃时，键合强度随着退火时间增加显著增加，此时在界面处形成了 Si－O－Si 共价键，得到图 4(b)所示的结果，此过程发生的反应为

$$Si-OH+HO-Si\longrightarrow Si-O-Si+H_2O \quad (4)$$

当退火温度超过 150 ℃之后，界面上的水将会逃逸消失，紧密接触的羟基形成共价键，之后达到稳定的表面能，得到图 4(c)所示的结果。

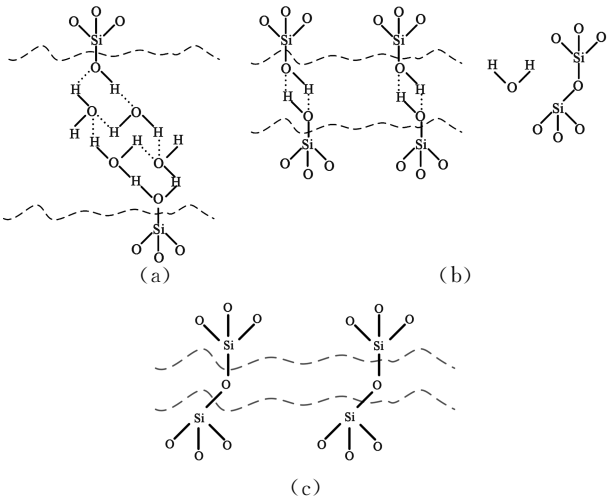


图 4 亲水键合低温退火过程示意图[21]

2.1.3 等离子体活化键合

通过等离子体活化，晶圆键合界面可以达到较高表面能，与湿化学活化在 600～800 ℃条件下所能达到的表面能相当。对 Si/Si 等离子体活化键合来讲，等离子体处理过的晶圆会产生二氧化硅的表面[13]，因此 SiO_2/SiO_2 与 Si/Si 两者在基本原理上是类似的。

等离子体活化键合主要是利用氧气、氮气、氩气等气体对晶圆表面活化[25]，本部分主要介绍的是氧等离子体的作用。表面活化的原因是含有大量活化物质的氧等离子体作用于晶圆表面，破坏其 Si－O－Si 共价键，使其存在大量悬挂键，实现 SiO_2/SiO_2 低温键合[26]。

首先用丙酮、乙醇和去离子水依次清洗晶圆表面，清洗完成后使用 RCA 溶液作为活化液对晶圆进行清洗，随后将清洗和激活处理后的晶圆放入等离子体室中处理，处理后用于键合的羟基分子数目有明显的增加。如图 5(a)，晶圆之间有明显的吸附力[27]，在空气中进行预键合的过程如图 5(b)，最后进行 200～400 ℃的热处理，晶圆键合强度在热处理过程中得到显著提升。键合过程中晶圆表面发生脱水反应形成 Si－O－Si 键，发生的反应与湿法亲水键合工艺中的反应一致，如图 5(c)。

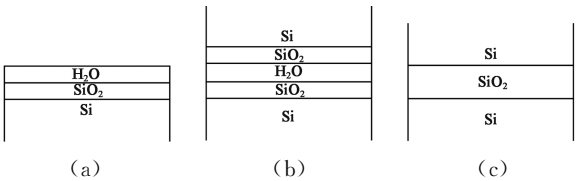


图 5 等离子体活化键合原理

与湿法化学清洗处理的键合晶片相比，O_2 等离子体活化的方法可以大大减小界面空洞的尺寸，提高表面能。因此 O_2 等离子体活化键合工艺非常适合低温晶片键合，是 SOI，MEMS 和晶圆级封装所需的技术[28]。

2.2 低温直接键合的基本工艺

晶圆低温直接键合的工艺流程主要由四部分组成，分别是表面清洗、表面活化、预键合和热处理。

表面清洗的主要目的是除去晶圆表面的有机物、金属离子等杂质。通过丙酮、乙醇等有机溶剂除去晶圆表面的有机物，后续借助 RCA 溶液($V(NH_4OH):V(H_2O_2):V(H_2O)=1:1:5$)以及去离子水的处理，可以除去晶圆表面的颗粒和灰尘，并且其中的氨水可以与许多金属离子反应成氢氧化物沉淀，如式(5)所示：

$$3NH_4OH+Fe^{3+}\longrightarrow 3NH_4^{+}+Fe(OH)_3\downarrow \quad (5)$$

在氨水中加入双氧水，可与许多重金属离子反应，如与 Cu 离子生成可溶性的络合物溶于水中，具体反应如下：

$$Cu+H_2O_2+4NH_3\longrightarrow [Cu(NH_3)_4](OH)_2 \quad (6)$$

RCA 溶液不仅可以作为清洗阶段的一个重要的处理手段，而且可以作为亲水键合的活化液，将表面处理为亲水表面，激活晶圆表面的活性。

表面活化可以分为湿法活化和干法活化两类，湿法活化主要通过溶液处理来实现，主要通过 RCA

溶液处理来增加晶圆表面羟基数量，使晶圆表面呈亲水性；通过 HF 溶液处理晶圆表面，可以除去晶圆表面的自然氧化物，留下高度疏水的裸露硅表面，表面悬键主要以－H 为终端[29]。干法活化最常用的处理方法是等离子体活化，等离子体处理不仅会去除晶圆表面的污染物，且羟基基团密度会显著提高。此外，等离子体导致晶圆表面下层的区域形成的多孔结构有利于水分子的扩散，提高键合强度。在干法活化键合中 RCA 溶液处理也常作为等离子体处理的前期步骤来启动晶圆键合反应[2]。

预键合是对经过清洗和活化处理后的晶圆施加一定压力使之接触，排除界面处的空气膜，并且使两个晶圆表面不平整的区域可以通过弹性形变更加紧密地结合，实现初步键合。

热处理可显著提高键合能，温度是影响键合能高低的关键因素，可以导致界面的化学性质发生变化，在键合界面间形成共价键，增强界面间的键合强度，同时减少键合界面上形成的气泡或空洞。

2.3　键合能的测试方法

键合强度是键合工艺最重要的评价指标，键合强度主要使用键合能进行评价，键合能的测量有助于理解键合过程背后的反应机制。为了准确测量键合强度，研究者们提出了多种晶圆键合测试方法，主要分为破坏性测量和非破坏性测量。由于非破坏性测量的方法主要基于声学和光学技术，目前只能适用于弱键合强度的键合片上，而工程中的键合强度较高，非破坏性测量的应用受到限制，因此破坏性测量方法更具实用价值。目前主要的破坏性测量技术如下：

2.3.1　双悬臂梁法

测量晶片键合强度最常用的方法是双悬臂梁法(DCB)，有时也称为裂纹传播扩散法或刀片测试，这种测试方法在 1988 年由 Maszara[10] 首次提出。在对晶片键合的 DCB 测量中，通过在键合界面插入薄刀片，使两个晶圆被迫分开(如图 6)，由此产生的裂纹长度是计算键合强度的重要指标。其单位面积的表面能可以根据下式求出：

$$\gamma=\frac{3Ed^3y^2}{32L^4} \tag{7}$$

其中，E 为杨氏模量，d 为晶片厚度，y 为刀片厚度，L 为裂缝长度。

DCB 方法的一个主要缺点是测量范围有限。虽然测量方法对于键合能较弱的晶圆容易实现，但是在测量强键合晶圆片时有较强的局限。比如在对高温退火的直接键合硅晶圆进行测试时，会发生晶片在刀片插入时断裂的现象，或者刀片无法插入的情况。

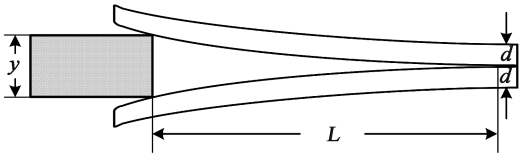


图 6　裂纹传播扩散法原理图[10]

2.3.2　拉力测试法

拉力测试是使用范围仅次于 DCB 法的晶圆键合定量测试方法[30]。Muller 等[31] 研究了直接结合硅晶片的拉伸强度表征。Takagi 等[32] 对于硅晶圆键合通过拉伸试验来测量键合强度的方法获得了精确的键合能。在实际应用中比较常见的测试装置是 Schjølberg-Henriksen 等[33] 使用的拉力测试装置，晶圆被粘到带帽螺钉上进行直拉测量，如图 7 所示。

直拉法的缺点是受到拉力手柄粘合剂的限制，当键合强度大于粘合剂的粘黏度时，拉力手柄会脱离晶圆。

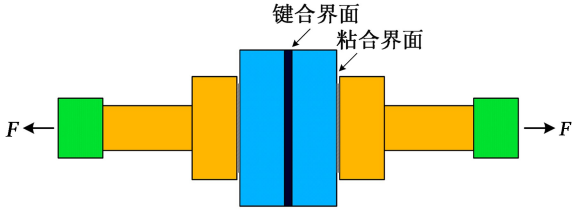


图 7　拉力测试装置示意图[33]

2.3.3　V 型测试法

V 型测试法即 MC(Micro-Chevron)测试方法，该方法是在其中一对晶圆上蚀刻一个 V 形图案结构，如图 8 所示。在两个晶片键合之后，将晶片对切成正方形，每个正方形包含一个 V 形结构，然后将样品拉开，在人字形尖端处产生裂痕，此处存在力的最大值[8]，这种方法使用拉伸测试仪的力和位移测量值提取数据。该方法具有很高的精度和可行性。

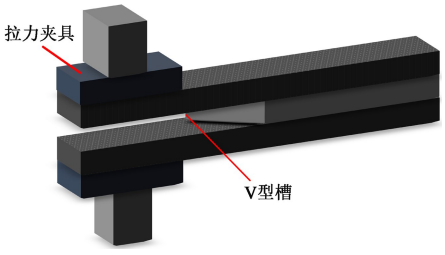


图 8　V 型测试法示意图[8]

V 型测试法是当前键合强度的最佳测量方法，但是在键合之前需要先在其中一片晶圆上制备 V 形结构，工艺较为繁琐。

3 总结与展望

通过降低退火温度实现晶圆低温键合，并达到需要的键合强度具有十分重要的意义。本文主要以 Si/Si，SiO_2/SiO_2 为例介绍了晶圆低温直接键合技术的基本工艺原理、发展过程及其测试技术。低温直接键合的研究目前已经可以实现高键合强度、低键合温度、无气泡键合界面的 Si/Si 键合硅片[34]。相比于其他方法，低温直接键合方法具有对键合材料晶向要求低、键合能高、工艺温度低等优势，可避免界面、材料、器件由于高温导致的性能失效。目前，低温直接键合的工艺尚未形成行业标准，没有统一的稳定工艺流程，该技术本身还存在着对平整度、粗糙度、晶圆清洗及处理的工艺要求较高等工艺限制，仍需进一步发展优化。

晶圆低温直接键合技术的发展进一步促进了新材料体系间的键合，类似或不同材料的单晶晶圆直接键合是外延生长技术的补充，不仅能结合晶格不匹配的晶片，而且能结合晶体取向不同的晶片[22]。Ⅲ-Ⅴ族材料是制作高频、大功率以及发光电子器件的优质材料，InP 是继 GaAs 之后的新一代重要的化合物半导体材料，具有电子漂移速度快、高击穿电场、良好的热导率等特点，但是制备的 InP 晶片尺寸小，不适于制造大尺寸的基板，脆性大易碎，限制了其商业化应用。键合技术结合离子注入剥离技术，能在不改变 InP 晶体结构的前提下将 InP 外延层迁移到 Si 上，可改善机械强度，为研制 Si 基 InP 微电子器件和光电子器件开辟了一条新的途径，利用低温直接键合技术实现 InP/Si 的键合是目前研究人员研究的热点之一。不仅如此，新工艺的进步也是本领域的研究热点，从低温直接键合技术的出现到今天，探求简单、高效、稳定的表面活化方法、不断提高键合性能依然是学界研究的热点，如等离子体活化、紫外表面活化等新技术已经在细分领域广泛应用。

低温直接键合技术不断推出新应用，通过使用低温直接键合技术实现 MEMS 系统中多层晶圆之间的键合；多层直接键合技术结合现有的成熟硅工艺应用于非晶合金微模具制造；基于低温直接键合的图形化 SOI 技术可以使诸如 DSOI(Drain/Source on Insulator)等新结构器件达到克服 SOI 器件中的浮体效应、自热效应的目的。开发实用的新材料体系间的键合、不断改进晶圆低温直接键合方法、不断提高键合性能和可靠性，将进一步成为低温直接键合领域的研究目标和未来的努力方向，一类新的微电子和光电子器件也将在未来低温直接键合技术的发展中诞生。

参考文献：

[1] Toyoda E, Sakai A, Isogai H, et al. Mechanical properties and chemical reactions at the directly bonded Si－Si interface [J]. Jap. J. of Appl. Phys., 2009, 48(1): 11202.

[2] Wang Xiaoqing, Yu Yude, Ning Jin. Researching the silicon direct wafer bonding with interfacial SiO_2 layer[J]. J. of Semiconductors, 2016(5): 121-124.

[3] Li D, Shang Z, Wang S, et al. Low temperature Si/Si wafer direct bonding using a plasma activated method[J]. J. of Zhejiang University C: Science, 2013, 14(4): 244-251.

[4] Ke S, Li D, Chen S. A review: wafer bonding of Si-based semiconductors[J]. J. of Physics D: Appl. Phys., 2020, 53 (32): 323001.

[5] Rayleigh L. A study of glass surfaces in optical contact[J]. Proc. of the Royal Society of London, Series A: Mathematical and Physical Sciences, 1936, 156(888): 326-349.

[6] Wallis G, Pomerantz D I. Field assisted glass-metal sealing [J]. J. of Appl. Phys., 1969, 40(10): 3946-3949.

[7] Shimbo M, Furukawa K, Fukuda K, et al. Silicon-to-silicon direct bonding method[J]. J. of Appl. Phys., 1986, 60(8): 2987-2989.

[8] Masteika V, Kowal J, Braithwaite N S J, et al. A review of hydrophilic silicon wafer bonding[J]. ECS J. of Solid State Science and Technol., 2014, 3(4): Q42-Q54.

[9] Lasky J B. Wafer bonding for silicon-on-insulator technologies [J]. Appl. Phys. Lett., 1986, 48(1): 78-80.

[10] Maszara W P, Goetz G, Caviglia A, et al. Bonding of silicon wafers for silicon-on-insulator[J]. J. of Appl. Phys., 1988, 64(10): 4943-4950.

[11] Bower R W, Ismail M S, Roberds B E. Low temperature Si_3N_4 direct bonding[J]. Appl. Phys. Lett., 1993, 62(26): 3485-3487.

[12] Farrens S N, Dekker J R, Smith J K, et al. Chemical free room temperature wafer to wafer direct bonding[J]. J. of the Electrochemical Society, 1995, 142(11): 3949-3955.

[13] Amirfeiz P, Bengtsson S, Bergh M, et al. Formation of silicon structures by plasma-activated wafer bonding[J]. J. of the Electrochemical Society, 2000, 147(7): 2693-2698.

[14] Howlader M M R, Suga T, Itoh H, et al. Role of heating on plasma-activated silicon wafers bonding [J]. J. of the Electrochemical Society, 2009, 156(11): H846.

[15] Howlader M M R, Zhang F, Kim M J. Annealing

temperature-dependent interfacial behavior of sequentially plasma-activated silicon bonded wafers [J]. J. of Microelectromechanical Systems, 2011, 20(1): 17-20.

[16] He F L, Teng L, Li C. Research of low temperature Si/Si direct bonding wafers with different pretreatments[J]. Adv. Materials Research, 2012, 468/471: 2828-2831.

[17] Ljungberg K, Söderbärg A, Bäcklund Y. Spontaneous bonding of hydrophobic silicon surfaces[J]. Appl. Phys. Lett., 1993, 62(12): 1362-1364.

[18] Tong Q Y, Schmidt E, Gösele U, et al. Hydrophobic silicon wafer bonding[J]. Appl. Phys. Lett., 1994, 64(5): 625-627.

[19] Grundner M, Jacob H. Investigations on hydrophilic and hydrophobic silicon (100) wafer surfaces by X-ray photoelectron and high-resolution electron energy loss-spectroscopy[J]. Appl. Phys. A: Solids and Surfaces, 1986, 39(2): 73-82.

[20] Nie L, Yu J X, Zhang K. Effects of wet activation process parameters on surface hydrophilicity in silicon direct wafer bonding[J]. Appl. Mechanics and Materials, 2012, 235: 250-253.

[21] Plach T, Hingerl K, Tollabimazraehno S, et al. Mechanisms for room temperature direct wafer bonding[J]. J. of Appl. Phys., 2013, 113(9): 94905.

[22] Tong Q Y, Gösele U. A model of low-temperature wafer bonding and its applications[J]. J. of the Electrochemical Society, 1996, 143(5): 1773-1780.

[23] Christiansen S H, Singh R, Gosele U. Wafer direct bonding: From advanced substrate engineering to future applications in micro/nanoelectronics[J]. Proc. of the IEEE, 2006, 94(12): 2060-2106.

[24] Gösele U, Tong Q Y, Schumacher A, et al. Wafer bonding for microsystems technologies[J]. Sensors and Actuators A: Physical, 1999, 74(1): 161-168.

[25] Eichler M, Michel B, Thomas M, et al. Atmospheric-pressure plasma pretreatment for direct bonding of silicon wafers at low temperatures [J]. Surface and Coatings Technol., 2008, 203(5/7): 826-829.

[26] Olbrechts B, Zhang X, Bertholet Y, et al. Effect of interfacial SiO_2 thickness for low temperature O_2 plasma activated wafer bonding [J]. Microsystem Technologies, 2006, 12(5): 383-390.

[27] Kibria M G, Zhang F, Lee T H, et al. Comprehensive investigation of sequential plasma activated Si/Si bonded interfaces for nano-integration on the wafer scale [J]. Nanotechnology, 2010, 21(13): 134011.

[28] Li D, Shang Z, Wang S, et al. Low temperature Si/Si wafer direct bonding using a plasma activated method[J]. J. of Zhejiang University C: Science, 2013, 14(4): 244-251.

[29] Yablonovitch E, Allara D L, Chang C C, et al. Unusually low surface-recombination velocity on silicon and germanium surfaces[J]. Phys. Rev. Lett., 1986, 57(2): 249-252.

[30] Vallin Ö, Jonsson K, Lindberg U. Adhesion quantification methods for wafer bonding [J]. Materials Science and Engineering R: Reports, 2005, 50(4/5): 109-165.

[31] Muller B, Stoffel A. Tensile strength characterization of low-temperature fusion-bonded silicon wafers [J]. J. of Micromechanics and Microengineering, 1991, 1(3): 161-166.

[32] Takagi H, Kikuchi K, Maeda R, et al. Surface activated bonding of silicon wafers at room temperature[J]. Appl. Phys. Lett., 1996, 68(16): 2222-2224.

[33] Schjølberg-Henriksen K, Visser Taklo M M, Hanneborg A, et al. Oxide charges induced by plasma activation for wafer bonding[J]. Sensors and Actuators A: Physical, 2002, 102(1): 99-105.

[34] Ke S, Li D, Chen S. A review: wafer bonding of Si-based semiconductors[J]. J. of Phys. D: Appl. Phys., 2020, 53(32): 323001.

作者简介：

刘泽翰(1998—)，男，山东滨州人，硕士研究生，主要研究方向为基于光电集成技术的新型器件；

左致远(1984—)，男，山东德州人，博士，副教授，博士生导师，主要研究方向为半导体光电材料与器件的理论和应用。