材料、结构及工艺

DOI：10.16818/j.issn1001－5868.2021052801

基于热-流-力耦合计算的多芯片组件布局构形优化

南 刚[1]，谢志辉[1*]，关潇男[1]，陆卓群[1]，戈延林[2,3]

（1. 海军工程大学 动力工程学院，武汉 430033；2. 武汉工程大学 热科学与动力工程研究所，武汉 430205；
3. 武汉工程大学 机电工程学院，武汉 430205）

摘 要： 基于构形理论和多物理场耦合数值计算方法，建立了自然对流条件下均匀产热的多芯片组件模型，给定印刷电路板面积和芯片总占地面积为约束条件，分别以最高温度、最大应力和最大形变为优化目标，以芯片个数及芯片长宽比为设计变量，研究了芯片布局演化对系统性能的影响。结果表明：不同优化目标下，最优构形均为芯片长宽比为2.1的8芯片布局方式，多芯片组件的最高温度、最大应力和最大形变分别最多可降低16.5%，28.3%和26.9%。对芯片个数和芯片长宽比双自由度的优化效果要明显优于仅对芯片长宽比的单自由度优化。

关键词： 构形理论；多芯片组件；对流冷却；热设计；多物理场耦合

中图分类号： TK124 **文章编号：** 1001－5868(2021)05－0678－08

Constructal Optimization for The Layout of Multi-Chip Module Based on Thermal-Flow-Stress Coupling Calculations

NAN Gang[1], XIE Zhihui[1], GUAN Xiaonan[1], LU Zhuoqun[1], GE Yanlin[2,3]

(1. College of Power Engineering, Naval University of Engineering, Wuhan 430033, CHN;
2. Institute of Thermal Science and Power Engineering; 3. School of Mechanical & Electrical Engineering, Wuhan Institute of Technology, Wuhan 430205, CHN)

Abstract: Based on the constructal theory and the numerical calculation method of multi-physical field coupling, the multi-chip module was established with uniform heat generation under natural convection. By taking the maximum temperature, maximum stress and maximum deformation as optimal objects, and taking the number of chips and the ratio of chip length to width as the design variables, the influences of chip layout evolution on the system performance are discussed under the total area constraints of printed circuit board and chips. The results show that the constructal optimization is an 8-chips layout with a chip aspect ratio of 2.1 under different performance indicators. The maximum temperature, maximum stress and maximum deformation of the multi-chip module can be reduced by up to 16.5%, 28.3%, and 26.9%, respectively. The effect of two degree of freedom optimization on the number of chips and the ratio of chip length to width is obviously better than that of single degree of freedom optimization only on the ratio of chip length to width.

Key words: constructal theory; multi-chip module; convective cooling; thermal design; multi-physical field coupling

收稿日期：2021－05－28.

基金项目：国家自然科学基金项目(51979278，51579244，51506220).

* **通信作者：**谢志辉

0　引言

5G 时代，大数据、云计算、人工智能等高新技术的发展和进步都离不开半导体芯片。随着电子行业的发展，半导体行业进入“后摩尔定律时代”[1]，印刷电路板(PCB)上的电子芯片越来越密集，功率越来越高，芯片的散热问题也日益突出[2-8]。

MCM(Multi-Chip Module)中的芯片是集成电路板上最主要的发热源，芯片在基板上的布局方式直接影响芯片和基板的结温。芯片失效率的高低与结温的大小呈指数关系，芯片的工作性能随实时温度的升高而降低。因此，不合理的芯片布局会导致 MCM 的热可靠性和工作性能降低，甚至导致电子产品失效损坏。Huang 等[9]对不同微通道结构下陶瓷衬底的 MCM 模型进行了流体-结构耦合有限元模拟分析。杨志清等[10]研究了两层芯片的功率分布和芯片个数对 PCB 板上芯片温度场的影响。Pogalov 等[11]研究了设计变量对多芯片组件应力和温度分布的影响，并测定了材料的热机械应力、热阻和过热温度，还分析了不同结构三维模块的散热效率。胡永芳等[12]通过对芯片布局迭代、散热方式和组件材料三个方面开展优化，实现了高密度集成 3D-MCM 组件的高效散热设计。Gong 等[13]建立了多芯片组件与球栅阵列(MCM-BGA)相结合的三维封装模型，考虑微通道热沉与热源之间的界面热阻，分析了模型的热学性能、流体流动性能和力学性能。

Bejan[14]在研究街道等网络自然生成规律的基础上，发现了构形定律，提出了构形理论，并将构形理论首次应用到电子器件的优化研究中[15]。陈林根等[16]最早将构形理论引入国内并以中文“构形”定名。构形定律可简要表述为：事物结构源自于性能达到最优[17]。

自提出以来，构形理论就被广泛地应用于各种工程问题研究中[18-25]，其中热源构形优化问题是一个重要内容。Bejan 等[26]研究了在给定热源的总体积约束条件下，圆柱体热源间距对热源与环境总传热量的影响。Bello-Ochende 等[27]研究了多尺度的圆柱体热源构形问题，发现通过增加热源结构的几何自由度可以提高其散热性能。Page 等[28]分析了旋转圆柱体热源最佳间距随瑞利数和旋转角速度变化的规律。龚舒文等[29]研究了圆柱体热源数目、高度和截面形状的演变对圆柱体热源最高温度的影响。谢志辉等[30]研究了圆柱体热源半径、高度和位置的演变对系统最高温度的影响。王刚等[31]研究了圆柱体热源基座的导热系数和热源强度分布的演变对系统最高温度和熵产率的影响。王蓉等[32]研究了椭圆柱体热源基座的导热系数和热源强度分布的演变对系统无量纲熵产率的影响。

在实际工程问题中，物理场都不是单独存在的，因此多物理场耦合计算更能贴近工程实际。同时，多物理场耦合中包含的多学科问题，也是构形理论发展到多学科构形优化的必经之路。Bejan 和 Lorente[33]首次将墙体必须满足的隔热条件和机械强度两个问题相结合，用来优化垂直墙体内部结构，为构形优化开辟了新的研究方向。在此基础上，陈林根等[34]和谢志辉等[35]分别在体积和质量的约束条件下，建立了无量纲强度和无量纲热阻的复合目标函数，并开展了多学科多目标构形优化。一些学者在运用构形理论优化温度场和流场的同时，加入对机械强度[36-37]和热应力[38-39]的分析，进行了多物理场耦合的构形优化设计。

本文将基于构形理论和多物理场耦合数值计算方法开展多芯片组件的布局优化热设计。首先建立自然对流条件下均匀产热芯片数 N 为 4～9 的六种多芯片组件三维模型，然后在给定印刷电路板面积和芯片总占地面积的约束条件下，分别以最高温度、最大应力和最大形变为性能指标，以芯片长宽比和芯片个数为设计变量，开展多芯片组件的布局构形优化，所得结果可为多芯片组件热设计提供理论指导。

1　数理模型与求解方法

1.1　几何模型

如图 1 和 2，在边长 $L=40$ mm、上表面为正方形的 PCB 上分别建立芯片个数为 4～9 的六种多芯片组件模型。每种模型中，所有芯片的总体积 V 一定，各芯片高度 h 不变，即所有芯片的总占地面积一定。每个芯片的形状相同且长为 l、宽为 w。图 1 以 $N=4$ 为例，x 方向上，芯片与基板边的距离等于芯片间距，均为 d_1；y 方向上，芯片与基板边的距离等于芯片间距，均为 d_2。表 1 给出了 $N=4$ 多芯片组件的几何关系。设定芯片总功率 $P=0.8$ W，芯片总面积 $S=576$ mm^2，单个芯片面积为 s，有

$$S=V/h \tag{1}$$

$$s=S/N=wl \tag{2}$$

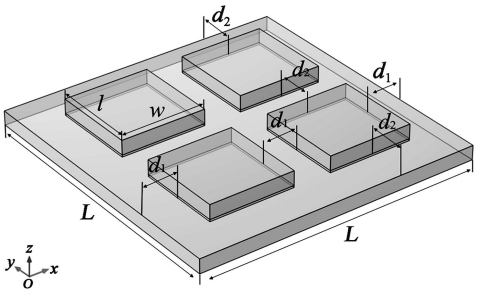
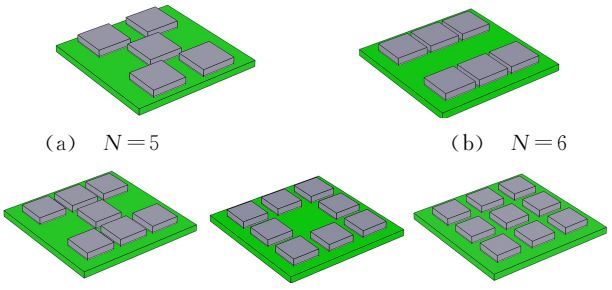


图 1 $N=4$ 的多芯片组件几何模型



(a) $N=5$ (b) $N=6$ (c) $N=7$ (d) $N=8$ (e) $N=9$

图 2 芯片个数 $N=5\sim9$ 的五种多芯片组件模型

表 1 $N=4$ 多芯片组件的几何参数

几何参数	表达式	备注
芯片的上表面总面积 S	—	常数，S 为面积约束
芯片个数 N	—	自变量
单个芯片的上表面面积 s	S/N	因变量
长宽比	l/w	自变量
芯片宽 l	$\sqrt{sl/w}$	因变量
芯片边距 d_1	$(L-2l)/3$	因变量
芯片间距 d_2	$(L-2w)/3$	因变量

1.2 物理模型

在电子工业中，半导体材料硅因其性质稳定、容易提纯、存储量大等特点，被广泛应用于芯片的制造。本文芯片材料为硅，芯片与基板之间粘合层的材料为二氧化硅，基板采用 FR4 复合材料，结构如图 3 所示。

为研究有限空间芯片的传热特性，作如下假设：

(1)流体流动和传热均处于稳态，流体处于层流状态；

(2)流体弱可压缩状态，考虑重力；

(3)壁面采用无滑移边界条件，黏性耗散引起的散热忽略不计。

空气流动的连续性方程、动量方程和能量方程分别为

$$\nabla\cdot(\rho\boldsymbol{U})=0 \tag{3}$$

$$\rho(\boldsymbol{U}\cdot\nabla)\boldsymbol{U}=\nabla\cdot\left[-p\boldsymbol{I}+\mu(\nabla\boldsymbol{U}+(\nabla\boldsymbol{U})^{\mathrm{T}})-\frac{2}{3}\mu(\nabla\cdot\boldsymbol{U})\boldsymbol{I}\right]+\boldsymbol{F} \tag{4}$$

$$\rho c_{\mathrm{p}}\boldsymbol{U}\cdot\nabla T+\nabla\cdot\boldsymbol{q}=Q \tag{5}$$

常物性固体基座稳态导热的能量方程为

$$\nabla^2 T=0 \tag{6}$$

常物性热源稳态导热的能量方程为

$$\nabla^2 T+\frac{q'''}{\lambda_{\mathrm{s}}}=0 \tag{7}$$

固体和流体界面的热通量和温度的连续性方程为

$$k_{\mathrm{s}}\frac{\partial T_{\mathrm{s}}}{\partial\boldsymbol{n}}=k_{\mathrm{f}}\frac{\partial T_{\mathrm{f}}}{\partial\boldsymbol{n}} \tag{8}$$

$$T_{\mathrm{s}}=T_{\mathrm{f}} \tag{9}$$

假设硅是均质且各向同性的线弹性材料，无体积力。通过热-流-力多物理场耦合计算并分析多芯片组件中，由温度场中温度梯度的不同和力场中力学约束条件的制约，二者耦合作用下产生的应力和形变，研究芯片个数和芯片长宽比的演变对多芯片组件最高温度、最大应力和最大形变的影响。

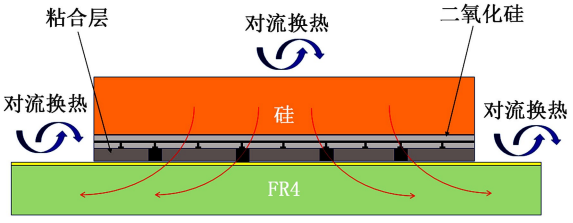


图 3 单个芯片的结构示意图

基于以上假设条件，当变形较小时，系统所产生的应力应变为

$$\sigma=\boldsymbol{D}\varepsilon \tag{10}$$

$$\varepsilon=\alpha(T-T_{\mathrm{ref}})\cdot[1\quad 1\quad 1\quad 0\quad 0\quad 0]^{\mathrm{T}} \tag{11}$$

$$\boldsymbol{D}=\frac{E}{(1+\nu)(1-2\nu)}\begin{bmatrix}1-\nu & \nu & \nu & 0 & 0 & 0\\ \nu & 1-\nu & \nu & 0 & 0 & 0\\ \nu & \nu & 1-\nu & 0 & 0 & 0\\ 0 & 0 & 0 & 1-\nu & 0 & 0\\ 0 & 0 & 0 & 0 & 1-\nu & 0\\ 0 & 0 & 0 & 0 & 0 & 1-\nu\end{bmatrix} \tag{12}$$

以上公式中符号的说明见表 2。求解方程(3)～(12)所需的定解条件，包括流体边界条件：流体为空

气，空气边界为开放边界（温度为 303.15 K），模型对称面设为对称边界；壁面边界条件：基板底面绝热，流体与固体交界面上满足热流密度连续方程。粘合层底面给定固定约束，其他面为自由面。

表 2　符号说明

符号	名称	符号	名称
α	热膨胀系数/K^{-1}	ρ	流体密度/($kg\cdot m^{-3}$)
c_p	流体定压比热容/($J\cdot kg^{-1}\cdot K^{-1}$)	$\boldsymbol{q}$	热流密度矢量/($W\cdot m^{-2}$)
$\boldsymbol{D}$	弹性矩阵	Q	包含压力功在内的热源项/($W\cdot m^{-3}$)
ε	应变	$\boldsymbol{U}$	速度矢量/($m\cdot s^{-1}$)
E	弹性模量/Pa	μ	黏性系数/(Pa·s)
$\boldsymbol{F}$	体积力矢量/($N\cdot m^{-3}$)	ν	泊松比
$\boldsymbol{I}$	单位矩阵	T	温度/K
k_f	流体热导率/($W\cdot m^{-1}\cdot K^{-1}$)	上标 T	转置运算
k_s	固体热导率/($W\cdot m^{-1}\cdot K^{-1}$)	T_{ref}	参考温度/K
$\boldsymbol{n}$	流-固界面的法向量	σ	应力/Pa

综上所述，多芯片组件系统的流体流动、传热优化和固体力学问题可描述为：

(1)优化变量：芯片个数 N、芯片长宽比 l/w。

(2)优化目标：最高温度 T_{max}、最大应力 σ_{max}、最大形变 γ_{max}。

(3)约束条件：给定芯片的总体积、芯片高度和印刷电路板的总体积，每个芯片的大小及形状相同。

(4)其他物理条件：芯片总发热功率和环境温度一定，各芯片的材质相同。

2　构形优化

本文利用 COMSOL Multiphysics 5.6 有限元软件求解方程(3)～(12)。为保证计算精度，对网格独立性进行检验。考虑到多芯片组件模型中心对称，为节省计算资源，取 1/4 模型进行数值模拟，且选取芯片长宽比 $l/w\geqslant 1$ 研究。模型采用非结构化网格划分方式，并对固体和空气交界处的边界层网格进行加密，如图 4 所示。

表 3 给出了芯片个数 $N=4$、芯片长宽比 $l/w=1$、芯片总发热功率 $P=0.8$ W 时，三套不同网格划分策略下的有限元数值计算结果。如表 3 中数据所示，第(1)套网格划分策略的相对误差较大，第(2)套网格划分策略的相对误差较小，综合考虑计算精度和所需时间，选用第(2)套网格划分策略。在数值计算过程中，连续性、动量和能量方程的收敛标准均为 10^{-6}。图 4 给出了第(2)套划分策略对应的计算域网格划分示意图。

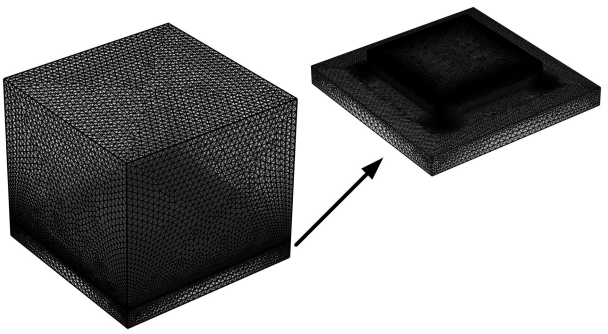


图 4　1/4 多芯片组件的网格划分图

表 3　网格独立性检验

网格数量	(1) 724 624	(2) 1 311 324	(3) 2 214 295
T_{max}/K	351.08	350.89	351.00
相对误差/%	0.02	0.03	—
σ_{max}/Pa	1.82×10^{8}	1.59×10^{8}	1.59×10^{8}
相对误差/%	12.28	0.45	—
γ_{max}/mm	8.92×10^{-4}	8.91×10^{-4}	8.91×10^{-4}
相对误差/%	0.13	0.03	—

2.1　以最高温度最小化为目标的构形优化

图 5 给出了芯片数为 4～9 的多芯片组件的最高温度 T_{max} 与芯片长宽比 l/w 的关系。由图可见，在给定的约束条件下，芯片个数 N 不同，长宽比的取值范围是不同的。当 $N=4$ 时，随着 l/w 的增大，T_{max} 在很小范围内单调递减；当 $N=5\sim9$ 时，随着 l/w 的增大，T_{max} 先逐渐减小再增大，且最优构形芯片的长宽比 $(l/w)_{opt}$ 在逐渐增大，分别在 $(l/w)_{opt}$ 为 1.3，1.6，1.8，2.1 和 2.4 处取得极小值。在 $N=8$，$l/w=2.1$ 处，取得最高温度最小值 $(T_{max})_{min}=348.12$ K。当 $N=8$ 时，以 l/w 为优化变量，多芯片组件的 T_{max} 最高可降低 3.67 ℃，降幅 4.9%，而以 N 和 l/w 为优化变量对多芯片组件进行优化，多芯片组件的 T_{max} 最多可降低 12.35 ℃，降幅 16.5%。可见，对芯片个数和长宽比进行双自由度优化的结果明显优于仅对长宽比进行单自由度优化。

当 $N=4$ 时，随着 l/w 的增大，T_{max} 呈现出不同的变化趋势，这是因为 $N=4$ 时，多芯片组件分布有 2 行芯片，而当 $N=5\sim9$ 时，多芯片组件分布有 3 行芯片，所以由 l/w 变化而引起的芯片间距变化和芯片表面积变化规律不同，从而导致总热阻变化规律不同，最终导致 T_{max} 随 l/w 的变化趋势不同。

在长宽比一定时，N 从 4 增大到 9，多芯片组件的最高温度并不是单调变化的。这是因为当芯片个数不同时，多芯片组件的布局方式完全不同，由此导

致温度场的变化具有较强的非线性特征，所以芯片长宽比的变化对性能指标的影响程度也不同。而当 $N=5\sim8$ 时，给定 l/w，随着芯片离散个数 N 的增大，多芯片组件最高温度逐渐降低。综上可见，多芯片组件的最高温度不仅与芯片离散个数有关，而且与多芯片组件的布局方式密切相关。综合比较 $N=4\sim9$ 的 T_{max} 可以发现，$N=8$ 多芯片组件的 T_{max} 始终最小。

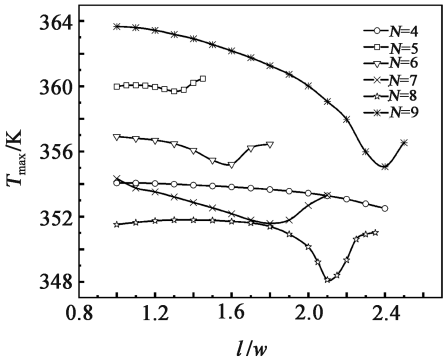
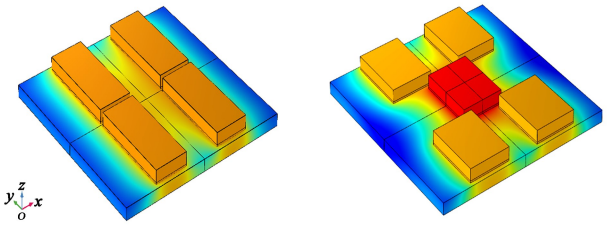
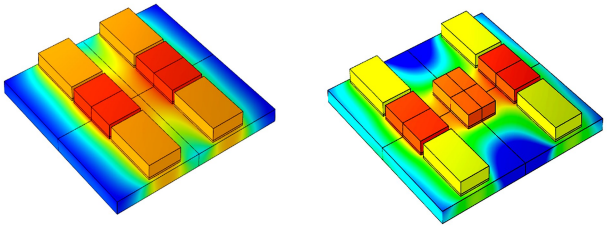


图 5 $N=4\sim9$ 的多芯片组件的 T_{max} 与 l/w 的关系

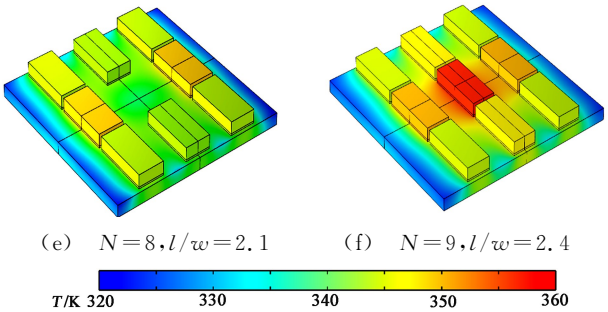
图 6 给出了芯片个数 $N=4\sim9$ 时的最优构形温度分布云图。由图可见，$N=8$ 的多芯片组件布局方式与其他几种相比，芯片表面温度分布更均匀。在多芯片组件布局中，被包围的芯片温度较高。芯片个数为 5 和 9 的多芯片组件基板正中心芯片温度较高，$N=6$ 的布局方式基板中心两芯片温度较高，$N=7$ 中心三个芯片温度较高。这是由不同芯片的温度场叠加所致。因此，为了提高散热效果，在优化基板上芯片布局时，应结合热源离散化和布局方式优化两种技术途径来进行优化，且在布局方式方面尽可能避免包围式布局。



(a) $N=4, l/w=2.4$ (b) $N=5, l/w=1.3$



(c) $N=6, l/w=1.6$ (d) $N=7, l/w=1.8$



(e) $N=8, l/w=2.1$ (f) $N=9, l/w=2.4$

图 6 多芯片组件的最优构形和温度分布云图

2.2 以最大应力最小化为目标的构形优化

图 7 给出了芯片数 $N=4\sim9$ 的多芯片组件的最大应力 σ_{max} 与芯片长宽比 l/w 的关系。由图可见，l/w 的变化对 σ_{max} 影响与图 5 中 l/w 的变化对 T_{max} 的影响大小不同。这是因为，通过热-流-力多物理场耦合计算得到的热应力是由温度梯度、力学约束和热源结构特点共同决定的。当 $N=4$ 时，随着 l/w 的增大，σ_{max} 单调递减；当 $N=5\sim9$ 时，随着 l/w 的增大，σ_{max} 先减小后小幅度增大，且最优构形芯片的长宽比 $(l/w)_{opt}$ 也在逐渐增大，分别在 $(l/w)_{opt}$ 为 1.35，1.6，1.9，2.1 和 2.4 处取得极小值。在 $N=8, l/w=2.1$ 处，取得最大应力最小值 $(\sigma_{max})_{min}=1.44\times10^8$ Pa。当 $N=8$ 时，以 l/w 为优化变量，σ_{max} 最多可降低 1.78×10^7 Pa，降幅为 10.8%，而以 N 和 l/w 为优化变量对多芯片组件进行优化，其 σ_{max} 最多可降低 5.78×10^7 Pa，降幅为 28.3%。

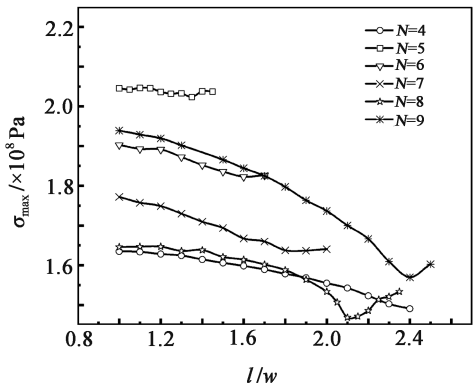
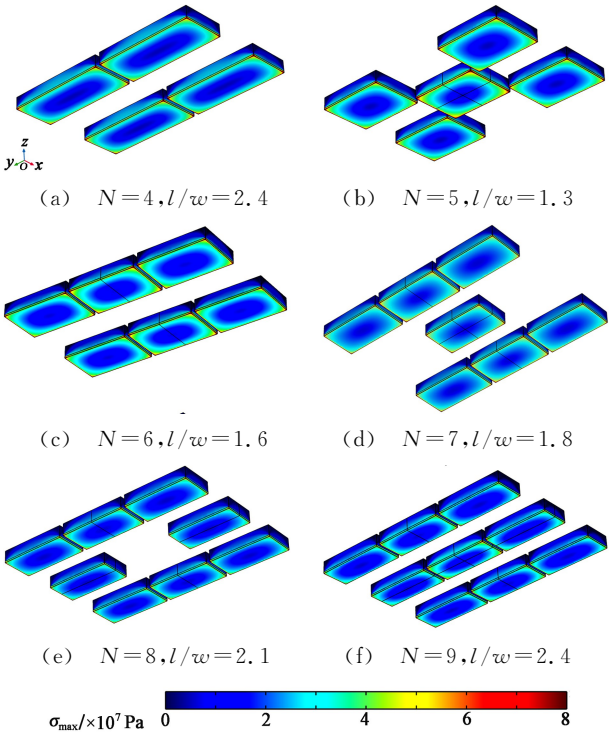


图 7 $N=4\sim9$ 的多芯片组件的 σ_{max} 与 l/w 的关系

在长宽比一定时，随着芯片离散个数 N 的增大，多芯片组件最大应力并不是单调变化的。$N=8$ 和 $N=4$ 的 σ_{max} 始终小于其他四种布局的 σ_{max}。当 $1.0<l/w<1.9$，$2.3<l/w<2.5$ 时，$N=4$ 的 σ_{max} 小于 $N=8$ 的 σ_{max}；当 $1.9<l/w<2.3$ 时，$N=4$ 的 σ_{max} 大于 $N=8$ 的 σ_{max}。

图 8 给出了 $N=4\sim9$ 多芯片组件的最优构形应力分布云图仰视图，由图可见，芯片上表面四个顶角处的应力较小，且所受应力较高区域集中分布在粘合层下表面。图中应力大小从粘合层下表面的固定约束面开始，由下至上逐渐减小。



(a)　$N=4, l/w=2.4$　　(b)　$N=5, l/w=1.3$

(c)　$N=6, l/w=1.6$　　(d)　$N=7, l/w=1.8$

(e)　$N=8, l/w=2.1$　　(f)　$N=9, l/w=2.4$

图 8　芯片个数为 4～9 多芯片组件的最优构形的应力分布云图仰视图

2.3　以最大形变最小化为目标的构形优化

图 9 给出了芯片数 $N=4\sim9$ 的多芯片组件的最大形变 γ_{max} 与芯片长宽比 l/w 的关系。由图可见，在不同芯片个数下，l/w 的变化对 γ_{max} 影响与图 7 中 l/w 的变化对 σ_{max} 的影响大小不同。这是因为，通过热-流-力多物理场耦合计算得到的多芯片组件的形变大小，是由热应力、力学约束和材料的热膨胀特性共同决定。当 $N=4$ 时，随着 l/w 的增大，γ_{max} 单调递减；当 $N=5$、6、7、8、9 时，随着 l/w 的增大，γ_{max} 先减小再增大，且最优构形芯片的长宽比 $(l/w)_{opt}$ 也在逐渐增大，分别在 $(l/w)_{opt}=1.35$、1.6、1.9、2.1、2.4 处取得极小值。在 $N=8, l/w=2.1$ 处取得最大形变最小值 $(\gamma_{max})_{min}=7.36\times10^{-4}$ mm。当 $N=8$ 时，以 l/w 为优化变量，γ_{max} 最多可降低 0.79×10^{-4} mm，降幅 9.2%，而以 N 和 l/w 为优化变量对多芯片组件进行优化，多芯片组件 γ_{max} 最多可降低 2.70×10^{-4} mm，降幅 26.9%。

在长宽比一定时，当 $N=4\sim9$ 时，随着芯片离散个数 N 的增大，多芯片组件的 γ_{max} 并不是单调变化的。而当 $N=5\sim8$ 时，随着 N 的增大，多芯片组件的 γ_{max} 逐渐减小。可见，多芯片组件的 γ_{max} 不仅与芯片离散个数有关，且与多芯片组件的布局方式密切相关。$N=8$ 多芯片组件的 γ_{max} 始终小于 $N=4\sim7$ 多芯片组件的 γ_{max}；$N=5$ 多芯片组件的 γ_{max} 始终大于其他五种多芯片组件的 γ_{max}。

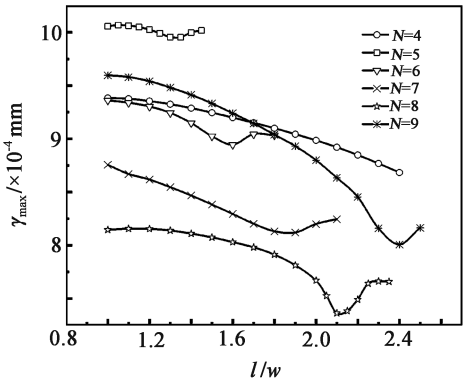
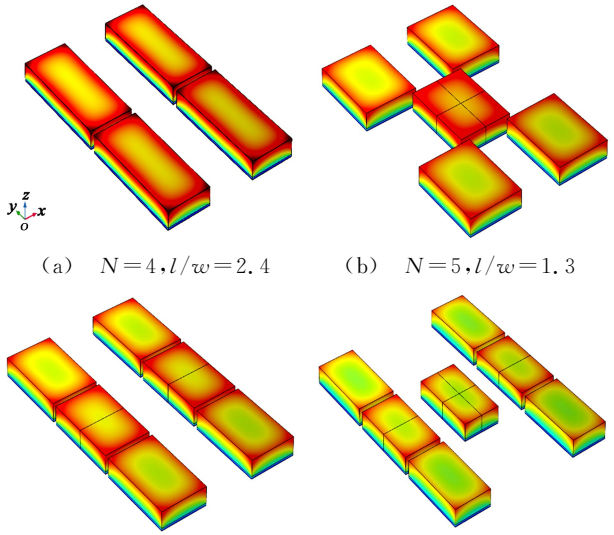


图 9　$N=4\sim9$ 的多芯片组件的 γ_{max} 与 l/w 的关系

图 10 给出了 $N=4\sim9$ 的形变分布云图。由图可见，最大形变位置分布在芯片上表面的四个角处，而图 8 中最大应力的位置是在粘合层的下表面，这是因为固定约束在粘合层下表面且不同材料的膨胀特性不同。$N=8$ 的多芯片组件布局方式的形变比与其他5种布局方式的形变更小，且分布更均匀。$N=4$ 布局方式芯片形变较大，N 为 5，7，9 时处在中间的芯片形变相对较大。为了避免形变造成电子器件损坏，在基板上布局芯片时应尽可能避免包围式布局。



(a)　$N=4, l/w=2.4$　　(b)　$N=5, l/w=1.3$

(c)　$N=6, l/w=1.6$　　(d)　$N=7, l/w=1.8$

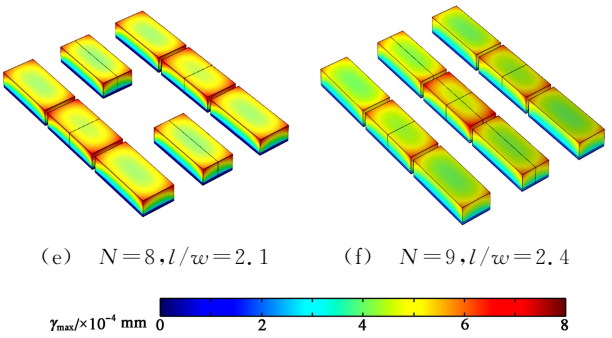


图 10 芯片个数为 4～9 多芯片组件的最优构形和形变分布云图

3 小结

本文将构形理论应用到多芯片组件系统的热设计中，建立了多芯片组件热-流-力的多物理场耦合模型，给定印刷电路板面积和芯片总占地面积为约束条件，分别以最高温度最小化、最大热应力最小化和最大形变最小化为优化目标，以芯片个数及芯片长宽比为设计变量，研究了芯片布局演化对系统性能的影响。结果表明：

(1)分别以最高温度最小化、最大应力最小化、最大形变最小化为优化目标对多芯片组件进行构形优化，最优构形均为 $N=8, l/w=2.1$ 的多芯片布局方式。

(2)对芯片个数为 8 的多芯片组件长宽比进行单自由度构形优化，最高温度最多可降低 4.9%，最大应力最多可降低 10.8%，最大形变最多可降低 9.2%。而对多芯片组件的芯片个数和芯片长宽比进行双自由度优化，多芯片组件最高温度最多可降低 16.5%，最大应力最多可降低 28.3%，最大形变最多可降低 26.9%。对芯片个数和芯片长宽比双自由度的优化效果要明显优于仅对芯片长宽比的单自由度优化。

(3)在布局芯片时，为了避免温度集中，提高散热效果，降低热应力，应结合热源离散化和布局方式优化两种技术途径来进行优化，同时应尽可能地避免包围式布局。

参考文献：

[1] Allan A. International technology roadmap for semiconductors (ITRS) [J]. J. of Appl. Phys., 2015, 86(17): 045406.

[2] Remco Van Erp, Reza Soleimanzadeh, Luca Nela1van Erp, et al. Co-designing electronics with microfluidics for more sustainable cooling[J]. Nature, 2020, 585(7824): 211-216.

[3] Wu Ruikang, Hong Tao, Cheng Qingyu, et al. Thermal modeling and comparative analysis of jet impingement liquid cooling for high power electronics[J]. Inter. J. of Heat and Mass Transfer, 2019, 137: 42-51.

[4] Ding Bin, Zhang Zhihao, Gong Liang, et al. Coupling management optimization of temperature and thermal stress inside 3D-IC with multi-cores and various power density[J]. Inter. Commun. in Heat and Mass Transfer, 2020: 105021.

[5] 杨志清，潘中良. 三维集成电路中 TSV 的热特性研究[J]. 半导体光电，2019，40(6)：820-825.
Yang Zhiqing, Pan Zhongliang. Research on thermal characteristics of TSV in 3D integrated circuits [J]. Semiconductor Optoelectronics, 2019, 40(6): 820-825.

[6] 彭 洋，陈明祥，罗小兵. 深紫外 LED 封装技术现状与展望[J]. 发光学报，2021，42(4)：542-559.
Peng Yang, Chen Mingxiang, Luo Xiaobing. Status and perspectives of deep ultraviolet LED packaging technology[J]. Chinese J. Luminescence, 2021, 42(4): 542-559.

[7] Purusothaman A, Baïri A, Murugesan K. Thermal state of electronic assemblies equipped with an array of heaters and coolers (HACs) subjected to natural convection[J]. Thermal Science and Engineering Progress, 2019, 11: 317-324.

[8] Lohrasbi S, Hammer R, Essl W A, et al. Comprehensive review on the core thermal management improvement concepts in power electronics [J]. IEEE Access, 2020, 8: 166880-166906.

[9] Huang Chunyue, Ying Liang. Analysis of thermal stress and strain in BGA solder joint based on microchannel ceramic substrate[J]. IEEE Trans. on Components, Packaging and Manufacturing Technology, 2019, 9(5): 895-904.

[10] 杨志清，潘中良. 基于遗传粒子群算法的三维芯片热布局优化[J]. 电子工艺技术，2019，40(5)：249-252.
Yang Zhiqing, Pan Zhongliang. Optimization of 3D stacking chip thermal layout based on genetic particle swarm algorithm [J]. Electronics Process Technol., 2019, 40(5): 249-252.

[11] Pogalov A I, Blinov G A, Chugunov E Y. Structural strength and temperature condition of multi-chip modules [J]. Russian Microelectronics, 2018, 47(7): 460-464.

[12] 胡永芳，孙毅鹏. 3D-MCM 高集成微波模块的热设计研究和应用[J]. 电子机械工程，2019，35(2)：25-29.
Hu Yongfang, Sun Yipeng. Thermal design research and application of 3D-MCM package radar microwave components [J]. Electro-Mechanical Engineering, 2019, 35(2): 25-29.

[13] Gong Liang, Xu Yupeng, Ding Bin, et al. Thermal management and structural parameters optimization of MCM-BGA 3D package model[J]. Inter. J. of Thermal Sciences, 2020, 147: 106120.

[14] Bejan A. Street network theory of organization in nature[J]. J. of Adv. Transportation, 1996, 30(2): 85-107.

[15] Bejan A. Constructal-theory network of conducting paths for cooling a heat generating volume[J]. Inter. J. of Heat and Mass Transfer, 1997, 40(4): 799-816.

[16] 陈林根，孙丰瑞，Wu Chih. 有限时间热力学理论和应用的发展现状[J]. 物理学进展，1998，18(4)：395-422.
Chen Lingen，Sun Fengrui，Wu Chih. Finite time thermodynamic theory and applications：state of the arts[J]. Progress in Physics，1998，18(4)：395-422.

[17] Chen Lingen. Progress in study on constructal theory and its applications[J]. Science China：Technological Sciences，2012，55(1)：1-19.

[18] Bejan A，Lorente S. Design with Constructal Theory[M]. New Jersey：Wiley，2008.

[19] Chen Lingen，Feng Huijun，Xie Zhihui，et al. Progress of constructal theory in China over the past decade[J]. Inter. J. of Heat and Mass Transfer，2019，130：393-419.

[20] Chen Lingen，Yang Aibo，Feng Huijun，et al. Constructal designs for eight types of heat sinks[J]. Science China：Technological Sciences，2020，63(6)：879-911.

[21] Feng Huijun，Xie Zhihui，Chen Lingen，et al. Constructal design for supercharged boiler superheater[J]. Energy，2020，191：116484.

[22] Feng Huijun，Wu Zhixiang，Chen Lingen，et al. Constructal thermodynamic optimization for dual-pressure organic Rankine cycle in waste heat utilization system[J]. Energy Conversion and Management，2021，227：113585.

[23] Tang Wei，Feng Huijun，Chen Lingen，et al. Constructal design for a boiler economizer[J]. Energy，2021，223：120013.

[24] Wang Liang，Xie Zhihui，Chen Lingen，et al. Equivalent thermal resistance minimization for a circular disc heat sink with reverting microchannels based on constructal theory and entransy theory[J]. Science China：Technological Sciences，2021，64(1)：111-121.

[25] Chen Lingen，Wu Wenjun，Feng Huijun. Consturctal Design for Heat Conduction[M]. London：Book Publisher International，2021.

[26] Bejan A，Fowler A J，Stanescu G. The optimal spacing between horizontal cylinders in a fixed volume cooled by natural convection[J]. Inter. J. of Heat and Mass Transfer，1995，38(11)：2047-2055.

[27] Bello-Ochende T，Bejan A. Constructal multi-scale cylinders with natural convection[J]. Inter. J. of Heat and Mass Transfer，2005，48(21-22)：1373-1383.

[28] Page L G，Bello-Ochende T，Meyer J P. Constructal multi scale cylinders with rotation cooled by natural convection[J]. Inter. J. of Heat and Mass Transfer，2013，57(1)：345-355.

[29] Gong Suwen，Chen Lingen，Feng Huijun，et al. Constructal optimization of cylindrical heat sources surrounded with a fin based on minimization of hot spot temperature[J]. Inter. Communication of Heat and Mass Transfer，2015，68：1-7.

[30] 谢志辉，范旭东，孙丰瑞，等. 强迫对流冷却圆柱体离散热源的构形优化研究[J]. 工程热物理学报，2017，38(7)：1549-1556.
Xie Zhihui，Fan Xudong，Sun Fengrui，et al. Study on constructal optimization for cylindrical discrete heat sources cooled by forced convection[J]. J. of Engineering Thermophysics，2017，38(7)：1549-1556.

[31] 王　刚，谢志辉，范旭东，等. 离散发热器件基于火积耗散率最小和最高温度最小的构形优化比较研究[J]. 物理学报，2017，66(20)：204401.
Wang Gang，Xie Zhihui，Fan Xudong，et al. Comparative studies on constructal optimizations of discrete heat generation components based on entransy dissipation minimization and maximum temperature minimization[J]. Acta Physica Sinica，2017，66(20)：204401.

[32] Wang Rong，Xie Zhihui，Yin Yong，et al. Constructal design of elliptical cylinders with heat generating for entropy generation minimization[J]. Entropy，2020，22(6)：651.

[33] Lorente S，Bejan A. Combined 'flow and strength' geometric optimization：internal structure in a vertical insulating wall with air cavities and prescribed strength[J]. Inter. J. of Heat and Mass Transfer，2002，45(16)：3313-3320.

[34] Chen Lingen，Xie Zhihui，Sun Fengrui. Multiobjective constructal optimization of an insulating wall combining heat flow，strength and weight[J]. Inter. J. of Thermal Sciences，2011，50(9)：1782-1789.

[35] Xie Zhihui，Chen Lingen，Sun Fengrui. Constructal optimization of a vertical insulating wall based on a complex objective combining heat flow and strength[J]. Science China：Technological Sciences，2010，53：2278-2290.

[36] Wang K，Lorente S，Bejan A. Vascular structures for volumetric cooling and mechanical strength[J]. J. of Appl. Phys.，2010，107(4)：044901.

[37] Cetkin E，Lorente S，Bejan A. Vascularization for cooling and mechanical strength[J]. Inter. J. of Heat and Mass Transfer，2011，54(13)：2774-2781.

[38] Rocha L A O，Lorente S，Bejan A. Vascular design for reducing hot spots and stresses[J]. J. of Appl. Phys.，2014，115(17)：799-816.

[39] 王　亮，谢志辉，孙丰瑞，等. 基于多物理场耦合计算的正六边形微通道热沉构形研究[J]. 中国科学：技术科学，2019，49(7)：741-752.
Wang Liang，Xie Zhihui，Sun Fengrui，et al. Constructal studies on hexagonal microchannel heat sinks based on multi-physics field coupling calculations[J]. Science China：Technological Sciences，2019，49(7)：741-752.

作者简介：

南　刚(1995—)，男，硕士研究生，研究方向：电子器件热管理与热设计；

谢志辉(1977—)，男，博士，教授，博士生导师，研究方向：现代热力学、先进热管理理论与技术。