光电器件

DOI：10.16818/j.issn1001－5868.2021061302

一种 25 Gbit/s 背入射高速 InAlAs 雪崩光电二极管

黄晓峰*，陈　伟，董绪丰，敖天宏，王　立，唐　艳，张圆圆，罗　鸣

（重庆光电技术研究所，重庆 400060）

摘　要： 设计并制备了一种面向 25 Gbit/s 长距离传输用背面进光高速 InAlAs 雪崩光电二极管(APD)，芯片采用垂直台面吸收-渐变-电荷-倍增层分离(SAGCM)结构，通过刻蚀工艺形成三层台面，将电场限制在最大台面倍增层的中心，有效降低了台面边缘击穿风险。器件采用倒装焊结构，背面集成微透镜，以提高光耦合孔径。研制的 APD 芯片在增益 $M=1$ 时，对 1 310 nm 波长光的响应度为 0.84 A/W；在 $M=10$ 时，3 dB 带宽达到 19 GHz；增益带宽积为 180 GHz；在 5×10^{-5} 误码率下最佳灵敏度为－22.3 dBm，可支持 100GBASE-ER4 通信标准。

关键词： 25 Gbit/s；雪崩光电二极管；InAlAs；SAGCM；微透镜；100GBASE-ER4

中图分类号： TN312.7　**文章编号：** 1001－5868(2022)01－0122－04

25 Gbit/s Back-Side Illuminated High Speed InAlAs Avalanche Photodiode

HUANG Xiaofeng, CHEN Wei, DONG Xufeng, AO Tianhong,
WANG Li, TANG Yan, ZHANG Yuanyuan, LUO Ming

(Chongqing Optoelectronics Research Institute, Chongqing 400060, CHN)

Abstract: A high-speed back illuminating InAlAs avalanche photodiode (APD) was developed to meet the requirements of single-channel 25 Gbit/s long-distance transmission. The APD adopts vertical back-illumination separate-absorption-grading-charging-multiplication (SAGCM) structure. Triple-layer mesa was formed by etching process, and the electric field was limited to the center of the maximum mesa multiplier layer, effectively reducing the mesa edge breakdown. The chip adopts reverse welding structure with integrated microlens on the back to improve optical coupling aperture. The responsivity of the developed APD chip is 0.84 A/W ($\lambda=1\,310$ nm) at the gain of $M=1$. When $M=10$, 3 dB bandwidth reaches 19 GHz. The gain-bandwidth product is 180 GHz. The best sensitivity at 5×10^{-5} bit error rate is －22.3 dBm, which can support 100GBASE-ER4 communication standard.

Key words: 25 Gbit/s; APD; InAlAs; SAGCM; microlens; 100GBASE-ER4

0　引言

随着 5G 移动宽带通信、互联网、云计算和大数据等产业的加速发展，光纤通信网络容量快速增加，为适应这种增长，光通信行业标准不断升级[1-2]。其中提高单通道传输速率和延长传输距离是行业发展的两个重要趋势。例如 100 Gbit/s 以太网(100 GbE)采用 4 个 25(28) Gbit/s 的通道，单一通道采用更高的比特率或更高阶的调制格式以应对通信系统容量的增长需求[3]。随着传输速率的增加，由于发射机中光发射功率的限制以及光信号的失真，传输距离将缩短。将传输距离扩展到 10 km 以上对网络运营商来说非常重要，低于该距离将难以覆盖大多数网络节点。

工程应用中通常采用光放大的方式来增加光接收灵敏度以增加传输距离。一种方法是利用半导体

收稿日期：2021－06－13.

*通信作者：黄晓峰　E-mail：huangxf@cetccq.com.cn

光放大器(SOA)放大光功率，可将接收灵敏度提高 10 dB 以上，但 SOA 功耗相对较高，光接收模块体积较大，无法满足低功耗和小尺寸的要求[4]。相比 SOA 方案，采用雪崩光电二极管(APD)作为光放大和接收芯片更具优势，APD 通过内部光生载流子碰撞离化产生雪崩增益放大，灵敏度比 PIN 探测器高约 5～10 dB[5]。且其尺寸小、功耗低，为 10 km 以上光纤传输提供了极具吸引力的解决方案。

本文介绍一种背面进光的高速 APD 芯片，采用 InGaAs/InAlAs 材料体系吸收-渐变-电荷-倍增层分离(SAGCM)结构，通过台面刻蚀、钝化、倒装焊等工艺，完成高可靠 APD 芯片制作。测试结果表明，该 APD 芯片的增益大于 10，带宽大于 18 GHz，灵敏度优于 −22 dBm，满足行业标准 100GBASE-ER4(IEEE 802.3ba)的应用要求[6]。

1　结构设计与工艺

1.1　芯片结构

本文设计的高速 APD 芯片基于 SAGCM 结构，具体结构见图 1。在半绝缘 InP 衬底上依次为 n 型 InP 接触层、n 型 InAlAs 电荷层、非故意掺杂 InAlAs 倍增层、p 型 InAlAs 电荷层、InGaAs 吸收层、非故意掺杂 InAlAs 缓冲层、p 型 InAlAs 窗口层和 p 型 InGaAs 接触层。其中，InGaAs 与 InAlAs 之间采用渐变组分 InGaAlAs 作为带隙缓冲层。

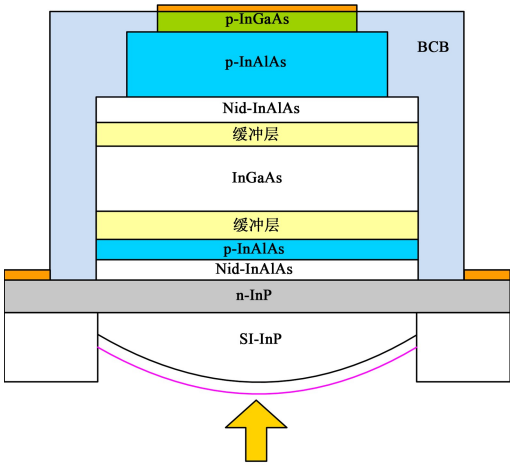
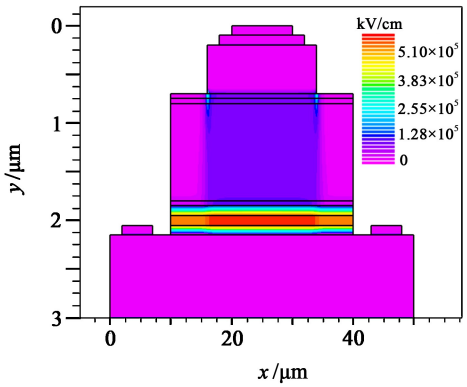
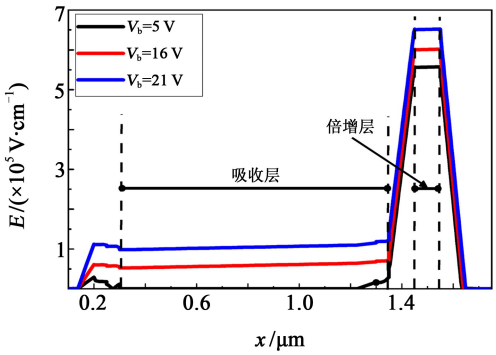


图 1　芯片结构示意图

利用 TCAD 软件 Silvaco 对芯片几何结构、外延层掺杂浓度及厚度进行建模仿真。减小倍增区及吸收区厚度，可缩短光生载流子的渡越时间、提高芯片带宽。优化 p 型 InAlAs 电荷层掺杂浓度，调整倍增区电场强度大于 650 kV/cm，以确保光生电子通过倍增区时产生雪崩倍增；同时使吸收区保持适当的电场强度(100～150 kV/cm)，以避免产生隧道击穿。图 2 为芯片电场仿真图，其中图 2(a)为芯片工作时的二维电场仿真图，图中倍增区电场主要集中在中心区域，利用多层台阶结构逐级减小芯片边缘电场强度，抑制边缘电场击穿。图 2(b)为中心区域电场强度-位置曲线，图中吸收区的电场强度为 110 kV/cm，倍增区电场强度为 660 kV/cm，满足 APD 电场分布的设计要求。



(a)　在 21 V 偏压下二维电场仿真图



(b)　电场分布曲线

图 2　在不同偏压(V_b)条件下芯片电场仿真图

1.2　制作工艺

采用金属氧化物化学气相淀积(MOCVD)在半绝缘 InP 衬底上依次生长图 1 所示外延结构，n 型 InAlAs 和 p 型 InAlAs 电荷层的掺杂浓度精度控制在±5%范围内，厚度精度控制在±5 nm 范围内，InGaAs 吸收层的背景杂质浓度小于 $1\times10^{15}/cm^3$，p 型 InGaAs 接触层的掺杂浓度大于 $5\times10^{18}/cm^3$。

采用湿法腐蚀，形成图 1 所示的多级台面。图中 p 型接触层直径为 12 μm，p 型有源区直径为 16 μm，吸收区直径为 32 μm。通过湿法腐蚀将各级台面腐蚀至图中所示位置，表面采用 PECVD 淀积

SiN_x 进行保护，然后覆盖 BCB 进行平坦化。台面顶层采用 Ti/Pt/Au 作为 p 型电极金属层，同时可作为光学金属反射镜，使未被吸收完的入射光返回吸收层进行二次吸收，从而提高量子效率。芯片背面集成微透镜，用于扩大光学接收孔径，提高耦合效率。制作完成的芯片与 GSG 陶瓷载体倒装互连，如图 3 所示。

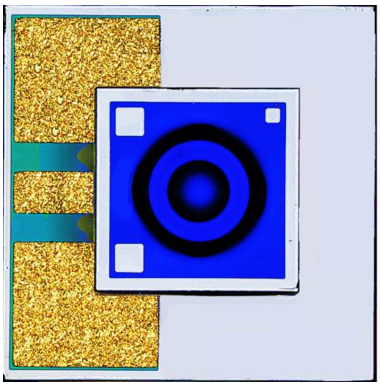


图 3 芯片照片

2 测试及分析

对制作的 APD 芯片，分别从 *I-V* 特性、*C-V* 特性、带宽特性、灵敏度特性四个方面进行测试分析。

2.1 *I-V* 特性

采用 1 310 nm 光源，将光纤出射光功率调整为 −30 dBm，通过芯片背面集成的微透镜将光耦合进有源区，调整测试台温度，测试 *I-V* 曲线，见图 4，图中 V_{br} 为击穿电压。由于薄的吸收区和倍增区，常温下芯片拉通电压 V_p 在 11 V 附近，外加反向偏压为 21 V(V_{br} −3 V)时增益约为 10 倍，暗电流约为 31 nA。在 −40，25 和 85 ℃下，芯片的归一化响应度分别为 0.83，0.84 和 0.85 A/W，响应度的差异是由不同温度下 InGaAs 耗尽区宽度和吸收系数的变化造成的。

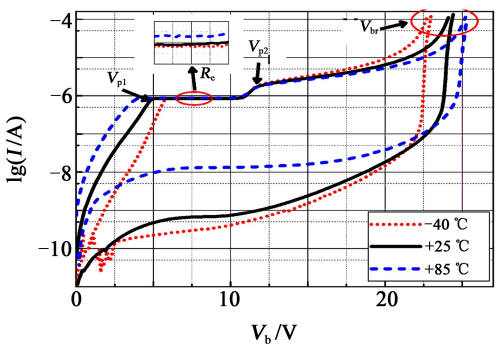


图 4 不同温度下的电流-电压曲线

从图 4 中可以计算得出，研制的 InAlAs 倍增区结构 APD 击穿电压温度系数为 0.018 V/℃，低于 InP 倍增区 APD 的击穿电压温度系数(0.05～0.15 V/℃)[7]，较低的温度系数有利于减小 APD 器件在工温范围内工作点的波动。

2.2 *C-V* 特性

采用双探针电容测试系统扫描芯片电容，测试频率 f = 1 MHz，测试曲线见图 5。可以看出，在 7 V 左右，电容值开始迅速下降，该电压下吸收区完全耗尽，对应 *I-V* 曲线中 V_{p1}；在 11 V 左右，电容值趋于恒定，此时倍增区完全耗尽，对应 *I-V* 曲线中 V_{p2}。工作点(V_{br} −3 V)电压下，芯片电容为 60 fF，满足 25 Gbit/s 跨阻放大器(TIA)对 APD 端口电容的要求(小于等于 100 fF)。

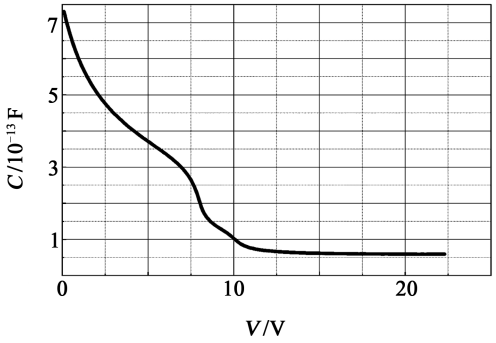
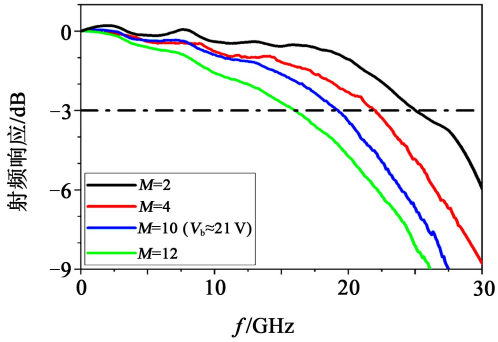


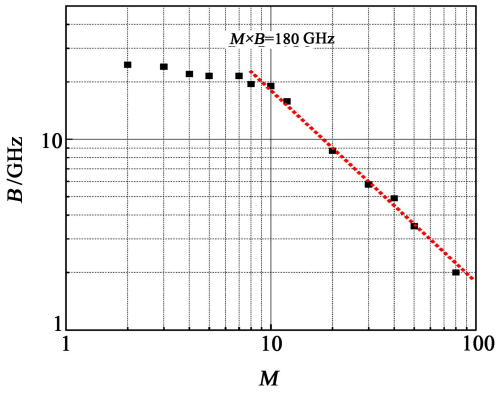
图 5 常温电容-电压曲线

2.3 带宽特性

采用微波探针光网络矢量分析系统测量芯片的 *S* 参数来表征芯片的频率特性。该系统由微波探针、光探针、1.31 μm 高速光源、矢量网络分析仪、射频信号源、可调衰减器等组成。调整光探针出光功率为 −20 dBm，调节 APD 的偏置电压 V_b，以对应不同的增益 *M*；不同增益下，芯片的 S_{21} 曲线见图 6(a)：当 *M* = 2 时，芯片 3 dB 带宽 *B* 最大，为 26 GHz；当 *M* = 10 时，芯片 3 dB 带宽约为 19 GHz，



(a) S_{21} 参数曲线



（b）　带宽-增益曲线

图 6　带宽特性曲线

拟合增益带宽积约为 180 GHz，见图 6(b)，满足单通道 25 Gbit/s 数字传输对芯片模拟带宽的要求。

2.4　灵敏度

将所研制芯片搭配 HiLight 公司 HLR25G1 型 TIA，封装成光接收组件，然后测试其灵敏度。测试条件如下：波长 λ=1 310 nm，光源消光比 R=4.3 dB，传输速率为 25.781 25 Gbit/s，伪随机码序列(PRBS)$2^{31}-1$，NRZ 码型。

图 7 显示了常温下，器件在不同偏压、不同误码率(BER)下的灵敏度。在($V_{br}-3$ V)偏置电压下，可以获得最佳灵敏度，5×10^{-5} 误码率下最小接收光功率(灵敏度)为 −22.3 dBm。当过载光功率为 −2 dBm 时，组件测试 5 min 无误码。灵敏度和过载满足 IEEE 25GBASE-ER 和 100GBASE-ER4 通信标准。从图 4 和图 6(b)中可以看出，($V_{br}-3$ V)偏压下，增益为 10，带宽为 19 GHz，该电压位于增益与带宽乘积最大值处，与最佳灵敏度工作点吻合。

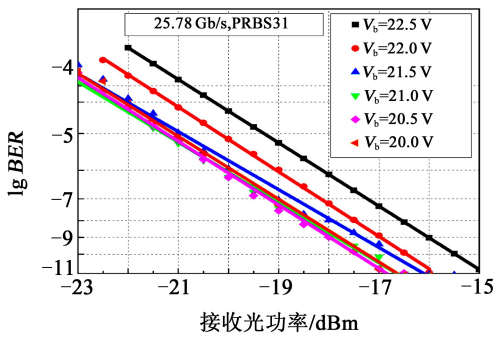


图 7　不同工作电压下的灵敏度

图 8 显示了器件在不同工作温度、不同 BER 下的灵敏度。从图中可以看出，在 −40～85 ℃范围内，灵敏度变化小于 1 dBm，能够满足器件在工业级温度范围内应用。

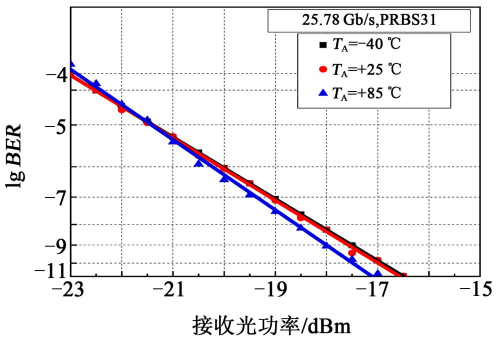


图 8　不同温度条件下的灵敏度

3　总结

本文设计并制作了一种高速 InGaAs/InAlAs APD，芯片采用垂直背照 SAGCM 结构，背面集成微透镜。采用 Silvaco 软件对芯片结构进行了设计仿真，通过刻蚀、钝化、倒装焊等工艺完成芯片的制备。测试结果表明，芯片在 1 310 nm 波长下响应度为 0.84 A/W，($V_{br}-3$ V)偏压下电容为 60 fF，10 倍增益下带宽为 190 GHz，增益带宽积为 180 GHz。在 5×10^{-5} 误码率下，灵敏度优于 −22 dBm，支持 100GBASE-ER4 通信标准。

参考文献：

[1] Houtsma V, Veen D V, Harstead E. Recent progress on standardization of next-generation 25, 50, and 100 GEPON [J]. J. of Lightwave Technol., 2017, 35(6): 1228-1234.

[2] IEEE standard for ethernet amendment 9: Physical layer specifications and management parameters for 25 Gb/s and 50 Gb/s passive optical networks[S]. IEEE, 2020: 802.3ca.

[3] Campbell J C. Recent advances in avalanche photodiodes[J]. IEEE J. of Lightwave Technol., 2016, 34(2): 278-285.

[4] Nada M, Muramoto Y, Yokoyama H, et al. High-speed avalanche photodiodes for 100 Gb/s systems and beyond[C]// European Conf. on Optical Commun., IEEE, 2014.

[5] Huang M, Su L, Cai P, et al. Germanium on silicon avalanche photodiode[J]. IEEE J. of Sel. Topics in Quantum Electron., 2017, 24(2): 1-1.

[6] Cole C. 100GBASE-ER4-lite PMD status & next steps[EB/OL]. www.IEEE802.org.

[7] Ma C, De En M J, Tarof L E, et al. Modelling of breakdown voltage and its temperature dependence in SAGCM InP/InGaAs avalanche photodiodes[C]// Proc. of 1994 IEEE Inter. Electron Devices Meeting, 1994.

作者简介：

黄晓峰(1982—)，男，工程师，主要从事 InGaAs 光电探测器研究。