光电器件

DOI：10.16818/j.issn1001－5868.2022113003

多分辨率高速线列 CMOS 图像传感器设计

陈世军[1,2*]，李梧萤[1]，王　欣[1]，解　宁[1]

（1. 中国科学院上海技术物理研究所 中国科学院红外成像材料与器件重点实验室，上海 200083；2. 南通智能感知研究院，江苏 南通 226009）

摘　要： 设计并验证了一款可选分辨率、高速1 024线列CMOS图像传感器。为了优化列总线读出速率，芯片采用总线分割技术以减小总线寄生电容，有效提升了信号读出速率。传感器具有4种可选择分辨率功能，使其具有更高的帧频。设计的芯片采用0.5 μm标准CMOS工艺成功流片，验证了设计的正确性。测试结果表明：满阱容量为4.76 Me^-/像素，动态范围为75 dB；在128分辨率下，帧频能达到36 000 frames/s。

关键词： 电容反馈跨阻放大器；高速；建立时间；CMOS图像传感器

中图分类号： TN386.1　**文章编号：** 1001－5868(2023)02－0168－04

Design of a Multiple Resolution and High Speed Linear CMOS Image Sensor

CHEN Shijun[1,2], LI Wuying[1], WANG Xin[1], XIE Ning[1]

(1. Key Lab. of Infrared Imaging Materials and Detectors, Shanghai Institute of Technical Physics of The Chinese Academy of Sciences, Shanghai 200083, CHN; 2. Nantong Academy of Intelligent Sensing, Nantong 226009, CHN)

Abstract: A 1 024 linear CMOS image sensor (CIS) with programmable resolution and high speed was presented and verified. In order to optimize the column bus readout rate, this sensor adopted column bus segmentation technology, which effectively reduced the parasitic capacitance on the bus and increased the signal readout rate. The sensor featured 4 kind of programmable resolution for higher frame rate. In this paper, the chip was successfully manufactured by 0.5 μm CMOS process, and the photoelectric response of the device was tested and evaluated. The results show that the sensor's full well charge is 4.76 Me^-/pixel, and dynamic range is 75 dB. At 128 resolution, frame rate reaches 36 000 frames/s.

Key words: CTIA; high speed; settling time; CMOS image sensor

0　引言

CMOS图像传感器(CIS)具有集成度高、制作工艺通用、体积小、功耗低、无光晕等特点，在非接触无损测量及目标监控等方面，发挥着越来越重要的作用。CMOS图像传感器可以分为面阵和线阵，面阵型图像传感器通过一次曝光就可以获得一副完整的图像；线阵型图像传感器需要配合扫描机构，通过在某个方向或者所有方向上扫描目标物体来获取连续的图像，它们通常应用于工业监测、空间拍摄、卫星成像等领域[1]。随着像素规模的增大，为保证图像传感器高帧频成像，迫切需要提高信号的读出速率。随着线列规模增大，列总线的寄生电容可达到几十皮法，此时寄生参数引起的时间常数将成为制约建立时间的主导因素，这也是长线列图像传感器帧频不足的主要原因[2]。提高CIS读出速率一是增加输出通道，由1路增加到N路，帧频响应提高N倍；二是提高单路输出的读出速率。

收稿日期：2022－11－30.

基金项目：科技部重点研发资助项目(2019YFB2204100).

* **通信作者：**陈世军　**E-mail：**csj1967@163.com

本文针对长线列高速读出的需求，设计了一款 1 024 元线列 CMOS 图像传感器。针对列总线上寄生电容严重影响信号读出速率的问题，在不引入额外总线的情况下，采用了分段分时的电路设计，减小寄生电容，提升读出速率，经流片验证，建立时间得到明显提升；同时传感器还具有分辨率可编程功能，分别为 128，256，512 和 1 024 四档，可以在低分辨率下实现更高帧频，同时满足对更高帧频的探测。

1　探测器总体电路结构

图 1 为线阵图像传感器电路结构原理框图。

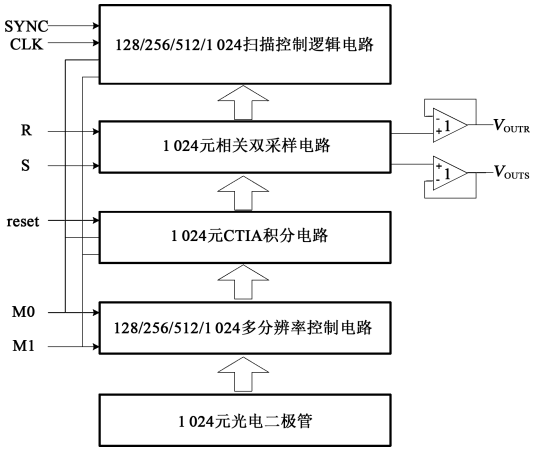


图 1　1 024 线列 CMOS 图像传感器总体结构

感光面由 1 024 个光电二极管组成，光电二极管采用 N 阱 on P 衬底结构，像素尺寸为 17.8 μm×125 μm，感光面积为 18 227.2 μm×125 μm；读出电路包含分辨率控制、CTIA 积分、相关双采样和扫描控制逻辑等电路。

图 2 为列读出电路结构图。传感器为快照工作模式，所有像素同时复位后开始积分，积分完成后所有像素的信号同时采样到各自的保持电容中，各像素的信号由移位寄存器控制经 PMOS 跟随传送到 Bus 总线上，最终由共用输出级驱动电路依次串行读出。

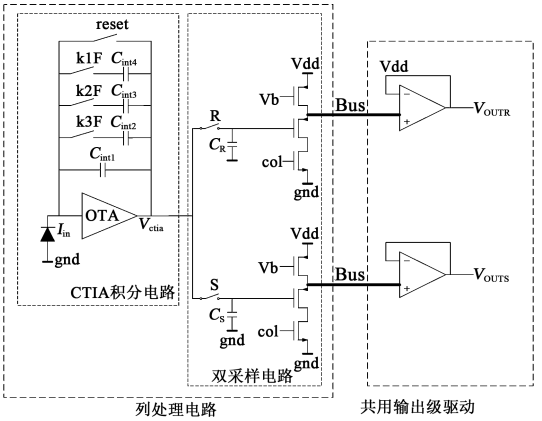


图 2　列读出电路模拟信号链路

为了减小像素的单元面积和功耗，CTIA 电路采用单端放大器结构[3]，由于 CTIA 复位电压在 0.9 V 左右，为了保证弱信号线性度，列电路中采用 PMOS 跟随，其中漏极寄生电容和总线金属电容是影响信号读出速率的主要因素[4]。

如图 3 所示，当 reset 为低电平，CTIA 处于积分状态，光电二极管光生电流 I_{in} 存储于积分电容 C_{int} 上；当 reset 为高电平，CTIA 处于复位状态。复位信号采样开关由 R 输入信号控制，光信号采样开关由 S 输入信号控制，C_R 为复位信号保持电容，C_S 为光积分信号保持电容，两个列选通管由 col 输入信号控制，col 输入信号由移位寄存器输出控制。各通道最终输出复位信号电平 V_{OUTR} 和光信号电平 V_{OUTS}，经外部差分放大器进行差分输出光信号电压 $\Delta V = V_{OUTS} - V_{OUTR}$。

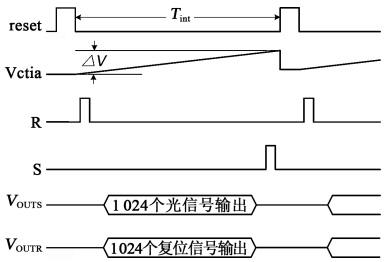


图 3　像素工作时序

2　关键电路设计

2.1　分辨率选择控制电路

图 4 为分辨率选择控制电路。通过设定 M1 和 M0 值可实现 4 种分辨率的设置，无论哪种分辨率，有效的光敏元长度为 18 227.2 μm；传感器内部有 1 024 个像素，分辨率降低有效像素面积增加，当分辨率设为 512，pixel1 和 pixel2 两个像素光电二极管光信号合并输出一个值，pixel3 和 pixel4 两个像素光电二极管信号合并输出一个值，以此类推完成 512 个光信号输出；当分辨率设为 256，pixel1～pixel4 四个像素光电二极管光信号合并输出一个值，pixel5～pixel8 四个像素光电二极管信号合并输出一个值，以此类推完成 256 个光信号输出；当分辨率设为 128，pixel1～pixel8 八个像素光电二极管光信号合并输出一个值，以此类推完成 128 个光信号输出。内部控制逻辑决定了分辨率和每一个时钟读

出一个有效像素值，这样低分辨率下可以实现高帧频，如表 1 所示。

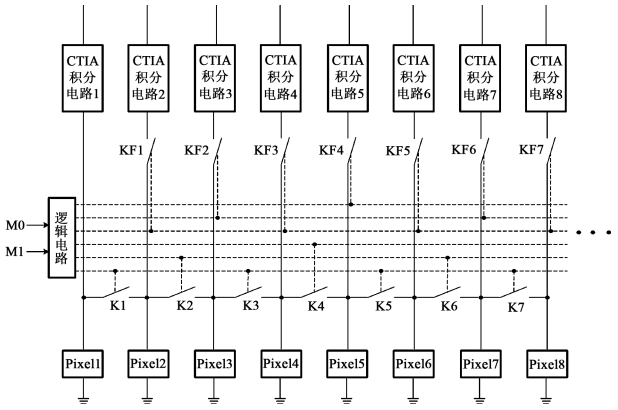


图 4 分辨率选择控制电路

表 1 分辨率设置

M1	M0	分辨率	像素尺寸/μm^2	帧时间@5 MHz(frames/s)
0	0	1 024	17.8×125	4 800
0	1	512	35.6×125	9 400
1	0	256	71.2×125	18 000
1	1	128	142.4×125	34 000

2.2 高速读出的设计

如图 5 所示，每个像素的读出周期包括信号的建立时间和信号保持时间[5]，其中建立时间 T_{settle} 是总线电平由上一像素 V_N 变化到下一像素 V_{N+1} 所需的时间，保持时间 T_{hold} 是用于信号采样。提高读出速率，主要是通过优化读出电路设计，减小信号建立时间来实现。

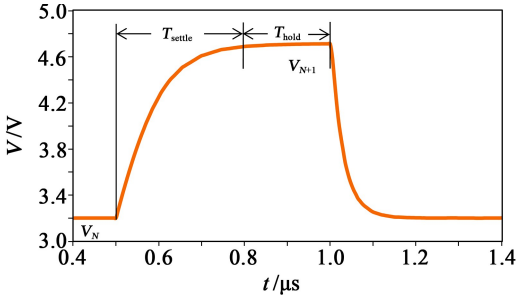


图 5 像素信号瞬态响应示意图

电压建立时间与电容和驱动能力有关，表示为：

$$T_{settling} \propto \frac{C_{bp} V_{swing}}{I_{ss}} \tag{1}$$

式中，V_{swing} 是最大电压摆幅，I_{ss} 是由电流源提供的偏置电流。由上式可以看出，通过减小列输出总线上的寄生电容和增大列输出缓冲器的偏置电流都可以缩短建立时间。由于增加偏置电流会引起摆幅减小和功耗增加的问题，本文将采用减小总线寄生电容的方法。

列输出总线上的总的电容 C_{bp} 主要由三部分组成，由公式(2)表示为：

$$C_{bp} = C_{dp} + C_{mp} + C_{op} \tag{2}$$

式中，C_{dp} 是连在总线上 PMOS 跟随管的漏极寄生电容总和，C_{mp} 是金属互连线的总电容，C_{op} 为输出缓冲器的栅电容。长阵列会造成公式中第一和第二项寄生电容的增加。

如图 6 所示，为了满足 5 MHz 的读出速率，采用了分段、分时的输出方案，即将 1 024 个像素在片上分为 16 个子模块，每个子模块有自己独立的模块总线，并负责 64 元像素的总线输出，16 个子模块的输出按顺序分时连接到输出总线上，由输出总线通过缓冲输出形成 1～1 024 像素数据流。在时序同步控制上，同步信号由输入第一个子模块的行 SYNC 信号控制，第一个子模块的 EOS 信号为第二个子模块的 SYNC 启动信号，同时也作为第一个子模块总线输入关闭信号，从而实现所有子模块在行总线上的顺序输出。

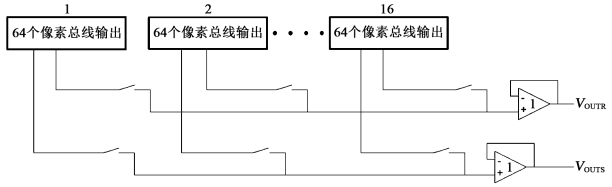


图 6 片上信号读出总线电路结构

采用上述方案，模块总线以及输出总线上始终只有 64 元负载，根据公式(2)计算，总线电容由 23 pF 下降为 3 pF，负载电容下降 7.7 倍左右，信号传输速率得到明显提升。图 7 为总线读出速率仿真结果，其中实线为采用 16 个分段输出，上升时间和下降时间各为 60 ns；虚线为未采用分段读出，上升时间和下降时间分别为 480 和 200 ns。

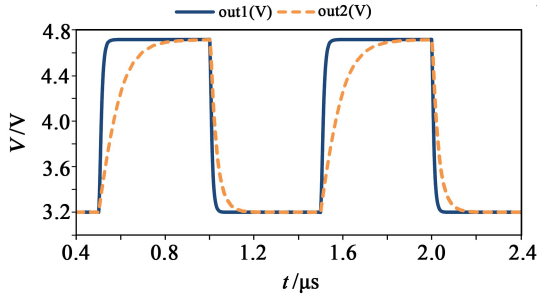


图 7 读出速率仿真结果

3 版图设计及测试结果验证

1 024 长线阵 CMOS 图像传感器采用上华

0.5 μm 2P3M 工艺标准 CMOS 工艺流片，芯片面积 19 235 μm×3 138 μm，图 8 为传感器芯片封装于 DIP28 管壳内的实物图。

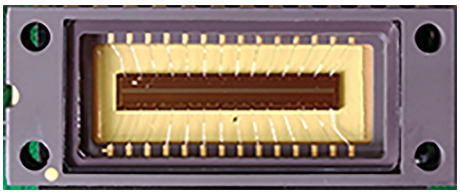


图 8　1 024 长线列 CMOS 图像传感器芯片封装实物图

器件工作电压为 5.0 V，在 5 MHz 工作频率下对器件的功能和性能进行了测试，测试结果表明器件功能正常，片上具有 128，256，512 和 1024 四种分辨率可编程功能，性能测试结果如表 2 所示。

表 2　1 024 长线列 CMOS 图像传感器性能测试结果

参数	典型值
像素尺寸/μm²	17.8×125
规模	1 024
电源电压/V	5.0
功耗/mW	180
时钟频率/MHz	5
最大摆幅/V	1.4
电荷增益/(μV/e⁻)	0.36
满阱容量/Me⁻	4.76
动态范围/dB	75
线性度	98%(@0～1.3 V)

图 9 为线性度曲线测试结果，其中横坐标为光源箱输出的线性光照强度，单位为 Lux；纵坐标为光信号电压，单位为 mV。器件最大摆幅可达 1.4 V 左右，在 0～1.3 V 范围内线性度达到 98.3%。

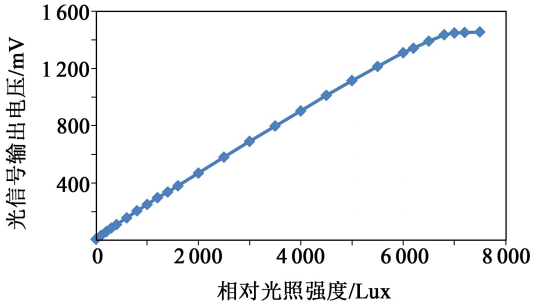


图 9　线性度曲线测试结果

4　结论

本文针对长线列高速读出的需求，设计了一款 1 024 线列 CMOS 图像传感器芯片，像素尺寸为 17.8 μm× 125 μm，感光面积为 18.227 2 mm×125 μm，芯片设计基于 CSMC0.5 μm 标准 CMOS 工艺流片验证。测试结果表明：1）由于采用了总线分段分时技术减小了总线电容，有效提升了读出速率，在 5 MHz 下单通道读出 1 024 个像素信号；2）在感光面积不变的情况下实现 4 种分辨率的选择，在 128 低分辨率条件下实现 36 000 frame/s 的高帧频，可同时满足对更高帧频的探测。

参考文献：

[1]　徐　星，陈永平，陈世军，等. 长线列 CMOS 图像传感器的性能优化设计[J]. 半导体光电，2021，42(1)：52-56.
Xu Xing，Chen Yongping，Chen Shijun，et al. Performance optimization of long linear array CMOS image sensor[J]. Semiconductor Optoelectronics，2021，42(1)：52-56.

[2]　郭仲杰，程新齐，余宁梅，等. 面向超大面阵 CMOS 图像传感器的列总线自加速建立方法研究[J]. 电子学报，2022，29(3)：463-472.
Guo Zhongjie，Cheng Xinqi，Yu Ningmei，et al. Research on self-accelerated establishment method of column bus for super large array CMOS image sensor[J]. Acta Electronica Sinica，2022，29(3)：463-472.

[3]　袁红辉，陈永平，陈世军，等. 一种单端输入的 CMOS 图像传感器设计[J]. 科学技术与工程，2011，32(11)：7940-7943，7951.
Yuan Honghui，Chen Yongping，Chen Shijun，et al. The design for a single input CMOS image sensor[J]. Science Technology and Engineering，2011，32(11)：7940-7943，7951.

[4]　叶联华，刘　煦，李云铎，等. 大规模高帧频读出电路高速数据传输模型研究[J]. 红外技术，2022，42(1)：66-72.
Ye Lianhua，Liu Xu，Li Yunduo，et al. Research on high-speed data transmission model of large-format high-frame-rate readout integrated circuit[J]. Infrared Technol.，2022，42(1)：66-72.

[5]　黄张成，黄松垒，陈　郁，等. 20 MPixel/s 高速红外焦平面读出电路设计[J]. 光学与光电技术，2014，12(2)：69-73.
Huang Zhangcheng，Huang Songlei，Chen Yu，et al. Design of 20 MPixel/s high-speed readout integrated circuit for infrared focal plane array[J]. Optics & Optoelectronic Technol.，2014，12(2)：69-73.

作者简介：

陈世军(1967—)，女，硕士，正高级工程师，主要从事 CMOS 图像传感器电路设计和测试分析技术研究。