光电器件

DOI：10.16818/j.issn1001－5868.2023090101

一种具有高能量分辨率 Al_2O_3 钝化结区的 PIN 探测器

孙熙晨[1]，林旭梅[2*]

（1. 中共山东省委机关政务保障中心，济南 250001；2. 青岛理工大学 信息与控制工程学院，山东 青岛 266520）

摘　要： 提出了一种 Al_2O_3 钝化结区的 PIN 探测器，与传统 PIN 探测器不同的是，在器件正面的 pn 结和背面的高低结处沉积了 10 nm 厚的 Al_2O_3 薄膜。经 TCAD 仿真结果表明，该探测器具有更低的漏电流和保护环处的电子电流密度，能对高能粒子射线入射产生良好的响应。设计了两种探测器的制备步骤并制备了器件，通过薄膜少子寿命的表征、器件的暗态 *I-V* 测试和 ^{241}Am 元素能谱测试对其进行了评估。测试结果表明，与传统的 PIN 探测器相比，Al_2O_3 钝化结区的 PIN 探测器的少子寿命提升至 1 061 μs，漏电流降低至 5 nA，能量分辨率提升至 521 eV，表现出更好的探测性能。

关键词： Al_2O_3 钝化层；PIN 探测器；TCAD 仿真；暗态漏电流；能量分辨率

中图分类号： TL814　**文章编号：** 1001－5868(2023)06－0857－06

Design of the Al_2O_3 Passive Junction PIN Detector with High Energy Resolution

SUN Xichen[1], LIN Xumei[2]

(1. Government Affairs Security Center of the CPC Shandong Province, Jinan 250001, CHN;
2. School of Information and Control Engineering, Qingdao University of Technology, Qingdao 266520, CHN)

Abstract: The Al_2O_3 passive junction PIN detector is proposed. Different from the traditional PIN detector, a 10 nm Al_2O_3 film is deposited at the PN junction on the front of the device and the high and low junctions on the back. TCAD simulation results show that the detector has lower leakage current and electron current density at the guard ring, and can produce good response to the incidence of high-energy particle rays. Subsequently, the fabrication steps of the two detectors were designed and the devices were prepared, which were evaluated through the characterization of the minority carrier lifetime of the thin film, the dark state *IV* test of the device and the ^{241}Am elemental energy spectrum test. The results show that compared with the traditional PIN detector, the minority carrier lifetime of the Al_2O_3 passive junction PIN detector is increased to 1 061 μs, the leakage current is reduced to 5 nA, and the energy resolution is increased to 521 eV, showing better detection performance.

Key words: Al_2O_3 passivation layer; PIN detector; TCAD simulation; dark state leakage current; energy resolution

0　引言

随着半导体器件设计和工艺制造技术的发展，固态半导体探测器被广泛应用于光子和带电粒子的能谱测量。目前研究人员已经设计和制造了多种类型的探测器，包括 Si(Li)探测器、高纯锗(HPGe)探测器、硅微条探测器和金属肖特基势垒探测器以及硅漂移探测器等[1-6]。其中，硅 PIN 探测器因其简单的制造步骤和较高的能量分辨率而广泛应用于 X 射线和辐射粒子的测量。

收稿日期：2023－09－01.

* **通信作者：**林旭梅　**E-mail：**1617841449@qq.com

能量分辨率是衡量硅 PIN 探测器性能的重要指标之一。它主要受到器件噪声的影响，而噪声的主要来源是器件的漏电流。因此，降低 PIN 探测器的漏电流有利于提高器件的能量分辨率[7-9]。目前，薄膜钝化技术是降低器件界面缺陷密度、减少漏电流的有效方法之一，也是提升硅 PIN 探测器器件性能的重要方法之一[10-12]。薄膜钝化可以采用不同的材料，如 SiO_2，HfO_2 和 SiN_x[13-15]；还可以采用这些材料的叠层结构，都可以有效地降低 PIN 器件的漏电流，进而提高器件的能量分辨率[16-17]。

本文在传统 PIN 探测器的基础上，提出了一种基于 Al_2O_3 钝化结区的 PIN 探测器。经 TCAD 仿真表明，与传统的 PIN 探测器相比，Al_2O_3 钝化结区的 PIN 探测器具有更低的漏电流和保护环处的电子电流密度，并能对高能粒子射线入射产生良好的响应。

1 传统 PIN 探测器与 Al_2O_3 钝化结区的 PIN 探测器的仿真构建

能量分辨率是硅 PIN 探测器最重要的性能指标之一，它被定义为辐射粒子能谱中最高峰的半峰宽(FWHM)，即一半最高峰参考线的宽度[18]。能量分辨率和光谱峰值能量之间的关系为：

$$(\delta E)^2 = K_F E + ENC^2 \tag{1}$$

式中，$K_F E$ 为硅中载流子产生过程中的量子波动，其值是固定的，并且与噪声无关[19]。ENC 为有效噪声，ENC 可由下面方程表征：

$$ENC^2 = qI_{leak}\int_{-\infty}^{+\infty} h(t)\mathrm{d}t = qI_{leak}\tau_{peak} \tag{2}$$

式中，I_{leak} 为器件的总体漏电流，τ_{peak} 为输出信号峰值的响应时间。通过降低器件的总体漏电流，可以有效减少有效噪声，进而提高硅 PIN 探测器的能量分辨率。

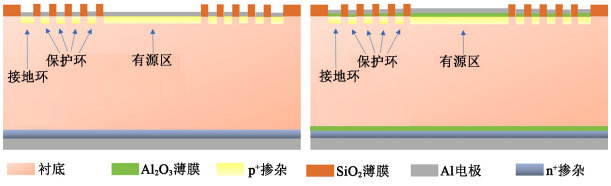
在硅 PIN 探测器中，漏电流主要由表面漏电流、体产生电流和扩散电流组成，而由于扩散电流往往很小，可以忽略不计[20]。表面漏电流和体产生电流可以从以下方程得到：

$$I_{bulk} = q\frac{n_i}{\tau_g}AW_{depl} = q\frac{n_i}{\tau_g}A\sqrt{2\varepsilon_{Si}\frac{(V_{bias}+V_{bi})}{qN_D}} \tag{3}$$

$$I_{sur} = qn_i S_g A \tag{4}$$

式中，q 为元电荷量，n_i 为本征载流子浓度，τ_g 为电子空穴对的产生时间，A 为器件面积，W_{depl} 为耗尽区宽度，ε_{Si} 为 Si 材料的介电常数，V_{bias} 为偏置电压，V_{bi} 为内建电压，S_g 为表面产生速率。对于硅 PIN 探测器，表面漏电流是漏电流的主要成分，可采用 SiO_2，Al_2O_3，HfO_2 和 SiN_x 等薄膜来钝化 Si 表面，降低缺陷密度，从而减少表面漏电流[20]。此外，还可在器件的有源区外部添加保护环，以阻止边缘漏电进入有源区，进而减少有源区的表面漏电流，提高能量分辨率。

传统的硅 PIN 探测器使用高阻衬底(电阻率大于 10 000 Ω·cm)，正面为 p 型掺杂的多晶硅，背面为 n 型掺杂的多晶硅，以形成基本的 pin 结构。同时，在正面设计了 4 个保护环和接地环，并在未掺杂区域上方沉积一层 SiO_2 薄膜，以减少缺陷密度。这种设计可以降低器件整体的漏电流，提升能量分辨率。然而，这种传统结构中，p 型掺杂和 n 型掺杂的多晶硅上方直接覆盖着能够形成欧姆接触的金属 Al 电极，而没有使用钝化层对界面进行处理。因此，在这些结区位置会存在较多缺陷，导致较大的漏电流。本文设计了一种 Al_2O_3 钝化结区的 PIN 探测器，即在 p 型多晶硅上方沉积一层 Al_2O_3 钝化界面，然后在 Al_2O_3 上方再沉积 Al 电极。同时，在背面的 n 型多晶硅和衬底界面处也沉积一层 Al_2O_3 钝化层。传统 PIN 探测器和 Al_2O_3 钝化结区的 PIN 探测器的结构分别如图 1(a)、(b)所示。



(a) 传统　　(b) Al_2O_3 钝化结区

图 1　传统和 Al_2O_3 钝化结区的 PIN 探测器结构

1.1 传统 PIN 探测器和 Al_2O_3 钝化结区的 PIN 探测器结构尺寸设计

根据上述结构，使用 TCAD 仿真软件对传统 PIN 探测器和 Al_2O_3 钝化结区的 PIN 探测器进行建模仿真[21-22]。选用电阻率大于 10 000 Ω·cm 的高纯衬底，且衬底表面 SiO_2 厚度为 300 μm。

(1)保护环和接地环的设计。在硅衬底的正面设计了宽度为 1 000 μm 的有源区，即电荷被收集的区域。同时，在器件边缘设置了 4 个保护环和 1 个接地环。这样的设计可以有效地降低器件边缘处的大电场，减少 PIN 探测器的暗电流，最终提高其能量分辨率。

(2)SiO_2 和 Al_2O_3 表面钝化层的设计。在传统 PIN 探测器的未掺杂区域表面沉积一层厚度为 0.2 μm 的 SiO_2；在 Al_2O_3 钝化结区的 PIN 探测器的未掺杂区域表面也沉积一层厚度为 0.2 μm 的 SiO_2，此外，在 p 型和 n 型重掺杂区域表面沉积一层厚度为 0.01 μm 的 Al_2O_3。SiO_2 和 Al_2O_3 的界面钝化作用可以减少器件表面的缺陷，从而降低暗电流。

(3)Al 电极的设计。在有源区、第一保护环、接地环上方以及器件背面设置 Al 电极，用于导电和电荷收集。

器件仿真时使用的具体参数如表 1 所示。

表 1　传统 PIN 探测器和 Al_2O_3 钝化结区的 PIN 探测器器件的仿真结构参数

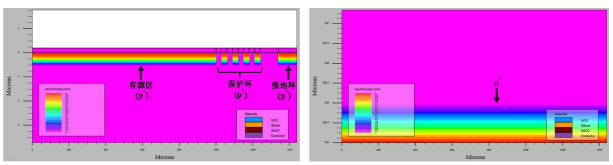
参数	数值	参数	数值
有源区宽度/μm	1 000	保护环宽度/μm	30
接地环宽度/μm	100	衬底厚度宽度/μm	300
有源区和保护环间距/μm	30	保护环和接地环间距/μm	100
SiO_2 厚度/μm	0.2	有源区电极宽度/μm	50
第一保护环电极宽度/μm	30	接地环电极宽度/μm	100
p^+ 掺杂浓度/cm^{-3}	3×10^{19}	p^+ 掺杂结深/μm	0.5
n^+ 掺杂浓度/cm^{-3}	9×10^{19}	n^+ 掺杂结深/μm	0.5
背面电极宽度/μm	1 440	Al_2O_3 厚度/μm	0.01

1.2　传统 PIN 探测器和 Al_2O_3 钝化结区的 PIN 探测器掺杂设计

为了确保漏电流的大小只受 Al_2O_3 钝化层的影响，传统 PIN 探测器和 Al_2O_3 钝化结区的 PIN 探测器使用相同大小的掺杂浓度和掺杂深度。

在有源区、4 个保护环和 1 个接地环的位置采用 p 型高斯掺杂分布。高斯掺杂的峰值掺杂浓度为 3×10^{19} cm^{-3}，掺杂的结深度为 0.3 μm。在器件的背面采用 n 型高斯掺杂分布。高斯掺杂的峰值掺杂浓度为 9×10^{19} cm^{-3}，掺杂的结深度为 0.5 μm。

根据上述参数，使用 TCAD 仿真软件构建了两种 PIN 探测器器件的基本结构。以 Al_2O_3 钝化结区的 PIN 探测器为例，构建完成后的器件正面结构和背面结构，如图 2(a)、(b)所示。



(a) 正面结构　　(b) 背面结构

图 2　Al_2O_3 钝化结区的 PIN 探测器 TACD 仿真器件结构

1.3　传统 PIN 探测器和 Al_2O_3 钝化结区的 PIN 探测器的暗态 *I-V* 特性仿真

为了模拟两种不同类型的 PIN 探测器在反偏状态下的暗电流，仿真过程中将两种探测器的正面有源区电极和第一保护环的电极设置为 0 V，接地环电极浮置，背面电极施加从 0 V 逐渐增加到 100 V 的电压，并观测该状态下的暗电流。经过仿真，两种不同类型的 PIN 探测器在反偏状态下的暗态 *I-V* 曲线如图 3 所示。传统硅 PIN 探测器器件在 100 V 反向偏压下的漏电流约为 13.2 nA，而 Al_2O_3 钝化结区的 PIN 探测器的饱和漏电流约为 4.1 nA，漏电流较低。

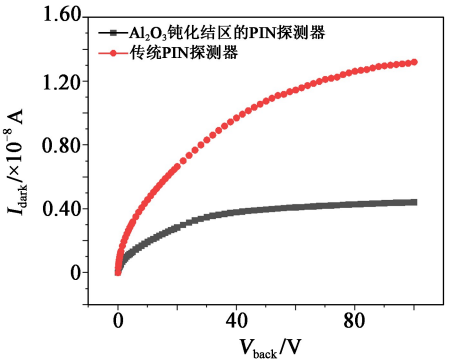
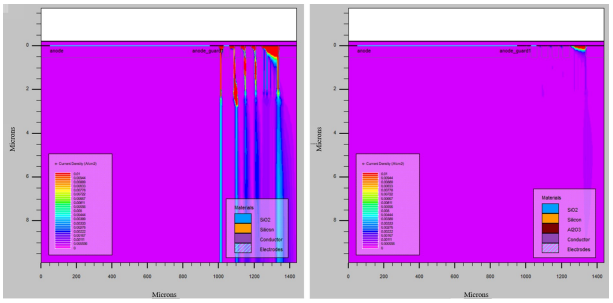


图 3　两种 PIN 探测器的暗态 *I-V* 特性仿真曲线

如图 4 所示为两种 PIN 探测器的电子电流密度分布情况。两种 PIN 探测器的电子电流密度最大值均出现在保护环处，这与保护环能够分担较大的电场有关。其中，Al_2O_3 钝化结区的 PIN 探测器相比传统 PIN 探测器具有更低的电子电流密度，这表明 Al_2O_3 钝化结区可以有效降低漏电流，提高器件的能量分辨率。



(a) 传统 PIN　　(b) Al_2O_3 钝化结区 PIN

图 4　两种 PIN 探测器的电子电流密度分布

1.4　Al_2O_3 钝化结区的 PIN 探测器高能粒子入射的仿真

表 2 所示为高能粒子入射仿真所使用的参数。在 Al_2O_3 钝化结区的 PIN 探测器器件的入射窗口位置($x=500$ μm，$y=150$ μm)，用一股高能量的粒子束进行入射，并记录总时间在 5～100 ns，且每间隔 20 ns 的时间来获取器件的电子密度分布。器件的电子密度分布随时间的变化如图 5 所示，由于高

能粒子在入射路径上会激发出电子空穴对，在刚入射时浓度较高，如图 5(a)所示；随着时间的推移，电极逐渐收集到激发出的电子，导致器件内部的电子浓度缓慢降低，如图 5(b)～(f)所示。

表 2 入射高能粒子束的仿真参数

参数	量度	参数	量度
入射点/μm	(500,150)	粒子束半径/μm	0.01
粒子束密度/(pC/μm)	0.25	电荷生成脉冲的峰值时间/s	1×10^{-7}
电荷生成脉冲的时间长度/s	0	偏置电压/V	100

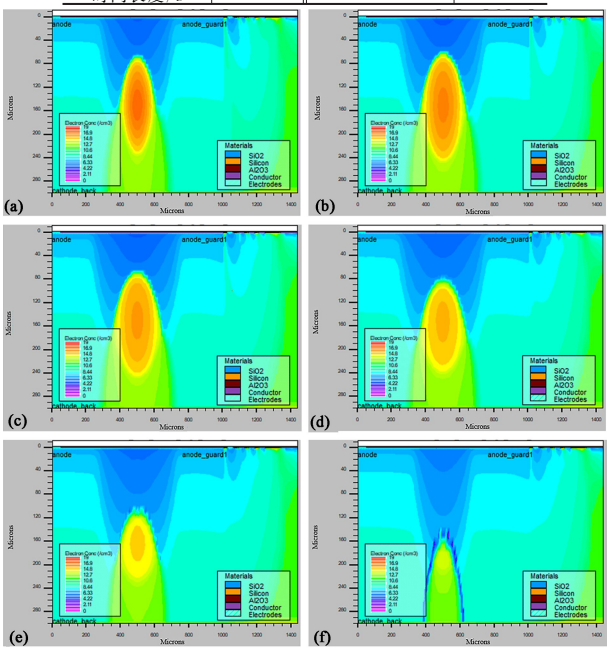


图 5 高能粒子入射之后的电子密度分布

如图 6 所示为高能粒子射线入射后的瞬态电流。该电流在 500 ns 内达到了峰值 18.5 μA，远远超过 4.1 nA 的暗电流，表明该探测器对高能粒子射线入射具有良好的响应能力。经过器件后端电子学的滤波和放大处理后，瞬态电流会传输到多道能谱分析仪中，用于显示 Al_2O_3 钝化结区的 PIN 探测器对高能粒子射线的响应能谱。从能谱中可以获得探测器的能量分辨率，器件的能谱分辨率测试将在后续实验中进行。

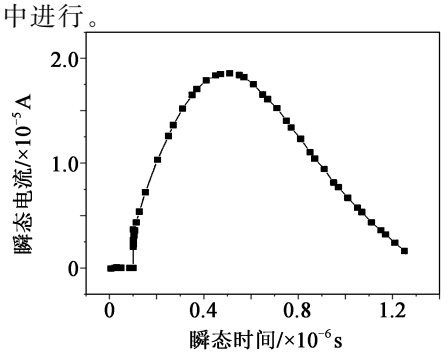


图 6 高能粒子入射下的瞬态电流

综上所述，与传统 PIN 探测器相比，Al_2O_3 钝化结区的 PIN 探测器具有更低的暗态电流，并且在高能粒子射线入射时能产生明显的瞬态电流信号，为后续实验提供了坚实的基础。

2 传统 PIN 探测器与 Al_2O_3 钝化结区的 PIN 探测器的制备与结果讨论

2.1 传统 PIN 探测器与 Al_2O_3 钝化结区的 PIN 探测器的制备

上述两种 PIN 探测器的制备步骤如下：(1)衬底清洗。选用电阻率大于 10 000 Ω·cm 的高阻(4 英寸，525 μm 厚)硅衬底，进行标准的 RCA 化学清洗，之后在 2% HF 中浸泡以去除衬底表面的自然氧化层。(2)氧化硅沉积。在经过 RCA 清洗的硅衬底上沉积一层厚度约为 300 nm 的氧化硅作为介质层和钝化层。(3)光刻。将正面的氧化硅进行曝光显影后，使用 BOE 腐蚀氧化硅，形成薄膜沉积窗口。(4)正面薄膜沉积。在传统的 PIN 探测器中，采用 APCVD 直接在形成的薄膜沉积窗口位置沉积一层原位重掺杂的 p 型非晶硅层。而在 Al_2O_3 钝化结区的 PIN 探测器中，正面薄膜沉积窗口位置处先使用 ALD 沉积一层厚度为 10 nm 的 Al_2O_3，之后在 Al_2O_3 上方采用 APCVD 沉积原位重掺杂的 p 型非晶硅层。(5)背面薄膜沉积。传统 PIN 探测器的背面直接使用 APCVD 沉积一层原位重掺杂的 n 型非晶硅。而在 Al_2O_3 钝化结区的 PIN 探测器中，背面先使用 ALD 沉积 10 nm 厚度的 Al_2O_3，然后在 Al_2O_3 上方采用 APCVD 沉积原位重掺杂的 n 型非晶硅层。(6)退火。将制备的 PIN 器件放入退火炉中进行 850 ℃高温退火，以激活掺杂的杂质原子。(7)电极制作。最后使用电子束蒸发的方法在 PIN 器件上沉积 Al 电极。相较于传统 PIN 探测器，Al_2O_3 钝化结区的 PIN 探测器在氧化硅窗口处和背面额外采用 ALD 技术沉积了一层厚度为 10 nm 的 Al_2O_3。

2.2 SiO_2 和 Al_2O_3 薄膜钝化层少子寿命测试

传统的 PIN 探测器仅使用 SiO_2 薄膜作为钝化层，而 Al_2O_3 钝化结区的 PIN 探测器还使用 Al_2O_3 薄膜对 pn 结区进行了钝化。SiO_2 和 Al_2O_3 薄膜沉积在硅衬底上面后，由于它们的钝化作用，能够减少界面处的缺陷和悬挂键，从而降低界面态密度和载流子的复合，进而提高少子寿命。为了直观地显示两种

探测器中所沉积薄膜的钝化效果，使用准稳态光电导方法(QSSPC)来测试硅衬底、硅衬底-SiO_2 薄膜和硅衬底-Al_2O_3 薄膜的少子寿命。在少子密度为 1×10^{15} cm^{-3} 的情况下，它们的测试结果如图 7 中黄色点所示，硅衬底的少子寿命为 652 μs(@ 1×10^{15} cm^{-3})，衬底-SiO_2 薄膜为 824 μs(@ 1×10^{15} cm^{-3})，衬底-Al_2O_3 薄膜为 1 061 μs(@ 1×10^{15} cm^{-3})。相比于硅衬底，在沉积 SiO_2 和 Al_2O_3 薄膜后，少子寿命均有所提高。但 Al_2O_3 薄膜的钝化效果优于 SiO_2 薄膜的钝化效果。少子寿命的提高有利于降低器件的暗电流，从而提高了器件的探测性能。

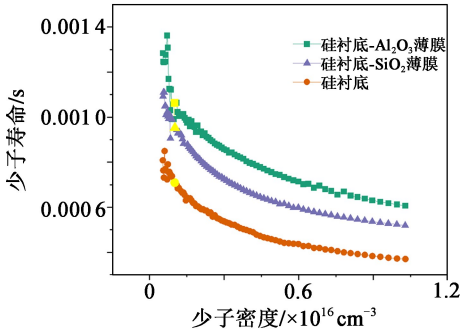


图 7　硅衬底、硅衬底-SiO_2 薄膜和硅衬底-Al_2O_3 薄膜少子寿命测试图

2.3　传统 PIN 探测器与 Al_2O_3 钝化结区的 PIN 探测器的暗态 *I-V* 特性

接着，对上述两种 PIN 探测器在反偏状态下的暗态 *I-V* 特性进行测试。在测试过程中，使用 B1500A 半导体参数分析仪在器件背面 Al 电极上施加从 0～100 V 的电压，同时将正面有源区和保护环的 Al 电极接地。两种探测器的暗态 *I-V* 特性曲线如图 8 所示，传统 PIN 探测器的漏电流在 15～20 nA 之间，而 Al_2O_3 钝化结区的 PIN 探测器的漏电流约为 5 nA。实际测试结果与 TCAD仿真结果

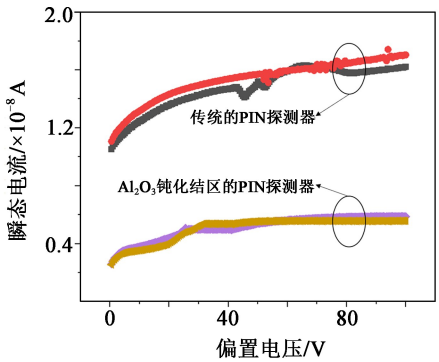


图 8　传统 PIN 探测器与 Al_2O_3 钝化结区的 PIN 探测器的暗态 *I-V* 特性

基本一致，表明 Al_2O_3 成功地钝化了器件结区界面，减少了界面态密度，从而降低了 PIN 探测器漏电流。

2.4　传统 PIN 探测器与 Al_2O_3 钝化结区的 PIN 探测器的能谱测试

最后，将上述两种 PIN 探测器和专用 ASIC 芯片焊接在一块 PCB 板上进行器件的能谱测试。该 ASIC 芯片用于读取 PIN 探测器的输出信号，并进行滤波、放大后传递到能谱多道分析仪中，以观察能谱测试的信号。为获得更好的能量分辨率，将焊接了 PIN 探测器和 ASIC 芯片的 PCB 板放置于温度为 213 K 的低温箱中进行测试。测试过程中两种 PIN 探测器的背面均施加 100 V 电压，同时正面有源区和保护环施加 0 V 电压，以使整个探测器处于反偏状态。然后，在 PIN 探测器上方放置一个 ^{241}Am 元素放射源。^{241}Am 在衰变过程中会释放一定能量的 X 射线，这些射线入射到 PIN 探测器中会产生电子空穴对，而电子空穴对在器件反向偏压下会迅速分离并被电极收集形成电流信号。经过后续的 ASIC 芯片处理和能谱多道分析仪，就可以获得两种探测器对 ^{241}Am 元素的响应能谱。传统 PIN 探测器与 Al_2O_3 钝化结区的 PIN 探测器的 ^{241}Am 元素响应能谱如图 9 所示。传统 PIN 探测器在 ^{241}Am 的 13.81 KeV 能量峰处的能量分辨率为 784 eV，而 Al_2O_3 钝化结区的 PIN 探测器在相同能量下的能量分辨率为 521 eV。Al_2O_3 钝化结区的 PIN 探测器的能量分辨率优于传统 PIN 探测器，这是因为 Al_2O_3 钝化结区减少了器件界面处的表面态密度，从而降低了整个器件的漏电流。

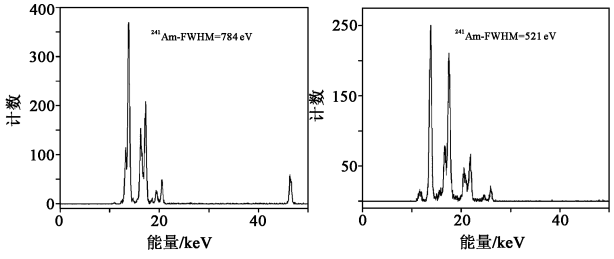


图 9　传统 PIN 探测器与 Al_2O_3 钝化结区的 PIN 探测器的 ^{241}Am 元素测试能谱

3　总结

本文从传统 PIN 探测器的角度出发，通过在结区沉积 Al_2O_3 钝化层改进了 PIN 探测器的器件结构。通过 TCAD 仿真表明，Al_2O_3 钝化结区的 PIN 探测器的漏电流和保护环处的电子电流密度均低于

传统 PIN 探测器，且该探测器对高能粒子射线的响应良好。通过测量 Al_2O_3 薄膜钝化层的少子寿命，发现它从未沉积前的 652 μs 提升至 1 061 μs。随后，对两种 PIN 探测器进行了暗态下的 *I-V* 特性测试和 ^{241}Am 元素的能谱测试。测试结果表明，与传统 PIN 探测器相比，Al_2O_3 钝化结区的 PIN 探测器的漏电流能降低至 5 nA 左右，且器件的能量分辨率可提升至 521 eV。总的来说，Al_2O_3 钝化结区的探测器具有更低的漏电流和更高的能量分辨率，比传统 PIN 探测器表现出更好的探测性能。

参考文献：

[1] Bertuccio G, Ahangarianabhari M, Graziani C, et al. X-ray silicon drift detector-CMOS front-end system with high energy resolution at room temperature[J]. IEEE Trans. Nucl. Sci., 2016, 63(1): 400-406.

[2] Chaudhari P, Singh A, Topkar A, et al. Fabrication and characterization of silicon based thermal neutron detector with hot wire chemical vapor deposited boron carbide converter[J]. Nucl. Instrum. Methods Phys. Res., 2015, 779: 33-38.

[3] Dao V A, Heo J, Kim Y, et al. Optimized surface passivation of n and p type silicon wafers using hydrogenated SiN_x layers [J]. J. Non-Cryst. Solids, 2010, 356(60): 2880-2883.

[4] Das S, Chakraborty A, Mondal A, et al. Silicon PIN diode for detection of electrons, alphas, X-rays and gamma rays[J]. Nucl. Phys., 2015, 60: 976-977.

[5] Egorov O B, Addleman R S, O'Hara M J, et al. Direct measurement of alpha emitters in liquids using passivated ion implanted planar silicon (PIPS) diode detectors[J]. Nucl. Instrum. Methods Phys. Res. Sect. A: Accel., Spectrom., Detect. Assoc. Equip., 2015, 537: 600-609.

[6] Gatti E, Rehak P. Semiconductor drift chamber-an application of a novel charge transport scheme[J]. Nucl. Instrum. Methods, 1984, 225, 608.

[7] Tao K, Chen S, Jiang S, et al. Fabrication of silicon PIN diode with SiGe junction for soft X-ray detector using low-temperature technology[J]. Radiat. Phys. Chem., 2022, 192: 109890.

[8] Lee S C, Jeon H B, Kang K H, et al. Study of silicon PIN diode responses to low energy gamma-rays[J]. J. Korean Phys. Soc., 2016, 69: 1587-1590.

[9] Benick J, Richter A, Hermle M, et al. Thermal stability of the Al_2O_3 passivation on p-type silicon surfaces for solar cell applications[J]. Physica Status Solidi (RRL)-Rapid Research Letters, 2019, 3(7/8): 233-235.

[10] Dingemans G, Kessels W M M. Status and prospects of Al_2O_3-based surface passivation schemes for silicon solar cells[J]. J. Vacuum Science & Technol. A, 2012, 30(4): 040802.

[11] Repo P, Talvitie H, Li S, et al. Silicon surface passivation by Al_2O_3: effect of ALD reactants[J]. Energy Procedia, 2011, 8: 681-687.

[12] Schmidt J, Merkle A, Brendel R, et al. Surface passivation of high-efficiency silicon solar cells by atomic-layer-deposited Al_2O_3 [J]. Progress in Photovoltaics: Research and Applications, 2018, 16(6): 461-466.

[13] Kersten F, Heitmann J, Müller J W. Influence of Al_2O_3 and SiN_x passivation layers on LeTID[J]. Energy Procedia, 2016, 92: 828-832.

[14] Töfflinger J A, Laades A, Leendertz C, et al. PECVD-AlO_x/SiN_x passivation stacks on silicon: Effective charge dynamics and interface defect state spectroscopy[J]. Energy Procedia, 2014, 55: 845-854.

[15] Lelièvre J F, Fourmond E, Kaminski A, et al. Study of the composition of hydrogenated silicon nitride SiN_x : H for efficient surface and bulk passivation of silicon[J]. Solar Energy Materials and Solar Cells, 2019, 93(8): 1281-1289.

[16] Wolf A, Egle J, Mack S, et al. Revised parametrization of therecombination velocity at SiO_2/SiN_x-passivated phosphorus-diffused surfaces[J]. Solar Energy Materials and Solar Cells, 2021, 231: 111292.

[17] Richter A, Benick J, Hermle M. Boron emitter passivation with AI_2O_3 and AI_2O_3/SiN_x stacks using ALD AI_2O_3[J]. IEEE J. of Photovoltaics, 2013, 3(1): 236-245.

[18] Wang L, Luo W, Jia R, et al. Design and fabrication of quasi-double-sided silicon drift detector for X-ray detection [J]. Materials Science in Semiconductor Processing, 2023, 155: 107201.

[19] Huang Junfeng. Research on the characteristics of silicon drift detectors[D]. Beijing: North China Electric Power University, 2020.

[20] Tao K, Chen S, Jiang S, et al. Fabrication of silicon PIN diode with SiGe junction for soft X-ray detector using low-temperature technology [J]. Radiation Physics and Chemistry, 2022, 192: 109890.

[21] Wang B, Jia R, Li X, et al. Simulation of silicon surface barrier detector with PN junction guard rings to improve the breakdown voltage[J]. Micromachines, 2022, 13(11): 1811.

[22] Shrivastava S, Henry R. Process simulation and analysis for PIN detector[C]// 2009 IEEE Circuits and Systems Inter. Conf. on Testing and Diagnosis, 2009: 1-4.

作者简介：

孙熙晨(1988—)，男，硕士，工程师，研究方向为电子科学与技术、半导体器件；

林旭梅(1971—)，女，博士，教授，研究方向为电力电子技术、智能控制及应用。