光电器件

DOI：10.16818/j.issn1001－5868.2023090801

# 一种用于光隔离 IGBT 栅极驱动的智能型 LED 驱动电路

徐　鉴[1]，邓光平[2*]，蒲　熙[2]，刘昌举[2]，张继华[1]

（1. 电子科技大学 集成电路科学与工程学院，成都 611731；2. 重庆光电技术研究所，重庆 400060）

**摘　要：** 采用双极型工艺设计了一种智能型高速 LED 驱动电路，可用于光隔离 IGBT 栅极驱动芯片的输入驱动。该设计采用一种新型逻辑门结构来实现信号传输、故障反馈以及外部置位等功能，同时达到降低信号传输延迟时间的目的。测试结果表明，在常温条件下，LED 驱动电路的输入信号传输延迟时间为 70 ns，复位信号有效到故障消除的延迟时间为 4.59 μs。所设计的驱动电路能够满足光耦隔离 IGBT 栅极驱动芯片的使用要求。

**关键词：** 绝缘栅双极型晶体管；双极型工艺；光耦隔离；故障反馈；LED 驱动电路

**中图分类号：** TN322.8　**文章编号：** 1001－5868(2024)01－0079－05

## Intelligent LED Driver Circuit Based on Bipolar Technology for Optical Isolated IGBT Gate Driver

XU Jian[1], DENG Guangping[2], PU Xi[2], LIU Changju[2], ZHANG Jihua[1]

(1. School of Integrated Circuit Science and Engineering, University of Electronic Technology, Chengdu 611731, CHN; 2 Chongqing Optoelectronics Research Institute, Chongqing 400060, CHN)

**Abstract:** In this study, an intelligent high-speed LED driver circuit is designed using bipolar technology, which can be used as the input driver of an optical isolated IGBT gate driver chip. This design uses a new logic gate structure to realize the functions of signal transmission, fault feedback, and external setting and to reduce the delay time of signal transmission. The test results show that under normal temperature conditions, the input signal transmission delay time of the LED driver circuit is 69.99 ns, and the delay time from the effective reset signal to fault elimination is 4.59 μs. The designed driver circuit can meet the requirements of the optocoupler isolated IGBT grid driver chip.

**Key words:** IGBT; bipolar process; optocoupler isolation; fault feedback; LED driver circuit

## 0　引言

绝缘栅双极型晶体管（Insulated Gate Bipolar Transistor，IGBT）是一种高性能功率半导体器件，因具有饱和压降低、开关速度快等优点，而得到广泛应用，成为电力电子领域主流的开关器件[1]。随着新能源汽车、不间断电源等领域的飞速发展，要求 IGBT 朝着更大的功率密度、更快的开关速度、更高的效率以及更高的可靠性等方向不断优化[2]。光电耦合器具有较高共模抑制比、单向传输、响应快、抗干扰能力强、成本较低等优势，因此在 IGBT 栅极驱动电路的隔离传输中被广泛应用[3]。IGBT 栅极驱动器的市场规模不断扩大，2019 年全球 IGBT 栅极驱动器市场规模约为 30.3 亿美元，预计到 2025 年将达到 52.7 亿美元。

IGBT 可靠工作、正常运行的关键在于其驱动电路的性能，高性能驱动电路的开发和设计是其应用的难点，国内外对高性能 IGBT 栅极驱动电路进行了大量研究。Ramezani 等[4]针对减小芯片面积和提升可靠性对驱动电路的输出级进行了相关研究。Wang 等[5]针对功率器件栅极控制策略提出了一种有源栅极驱动方法，对IGBT的开关瞬态

**收稿日期：**2023－09－08.

* **通信作者：**邓光平

性能进行了优化设计，减小了开关损耗、延迟时间以及米勒平台持续时间。赵乙蔷等[6]提出了一种共模瞬态干扰电路，提高了光耦隔离 IGBT 驱动电路输出级的共模瞬态抗扰度，从而提升了驱动电路的性能。上述对 IGBT 栅极驱动电路的研究主要集中于输出级，而对驱动电路中输入级的研究相对较少，大多数输入级都只具备简单的信号传输功能。

本文主要对光耦隔离 IGBT 栅极驱动电路的输入级进行研究，针对传统栅极驱动电路中输入级功能单一的情况，设计了一款智能型高速 LED 驱动电路，采用新型晶体管-晶体管逻辑门（Transistor-Transistor Logic，TTL）结构，降低了信号传输延迟时间，并将信号传输、故障反馈以及外部置位功能集成到电路中，能在故障发生时将输入信号通路锁存，从而在输入级对 IGBT 提供有效保护，减小 IGBT 损坏的风险。

## 1 LED 驱动电路的整体结构设计

光耦隔离栅极驱动结构如图 1 所示。输入级电路通过驱动发光二极管将输入信号传输到输出级电路，再通过 TIA 和比较器将信号传输到逻辑控制模块，通过控制上拉 PMOS 管和下拉 NMOS 管的开关来控制 IGBT 的工作状态。当 IGBT 出现故障时，输出级电路通过驱动光耦中的 LED 来将故障信号传输到输入驱动电路，输入驱动电路再通过故障检测模块和缓冲电路向外部微控制器报告一个故障状态。本文设计的输入驱动电路主要由驱动模块、故障反馈模块和上电钳制保护模块构成。

驱动模块由 LED 驱动电路和逻辑控制门构成，受输入信号和反馈信号控制，用于驱动 LED 光源。故障反馈模块由故障检测电路和 FAULT 缓冲输出电路构成，后级电路一旦发生故障，故障信号通过光电二极管传输到故障检测电路，故障检测电路一方面会输出一个故障信号经缓冲电路到外部的微控制器，另一方面则会将 LED 驱动逻辑控制电路关闭，直到外部置位信号有效后才将 LED 驱动逻辑控制电路重启；上电保护电路则负责在上电过程中对上述两个模块进行钳制保护，防止故障输出端与 LED 驱动输出端出现误触情况。

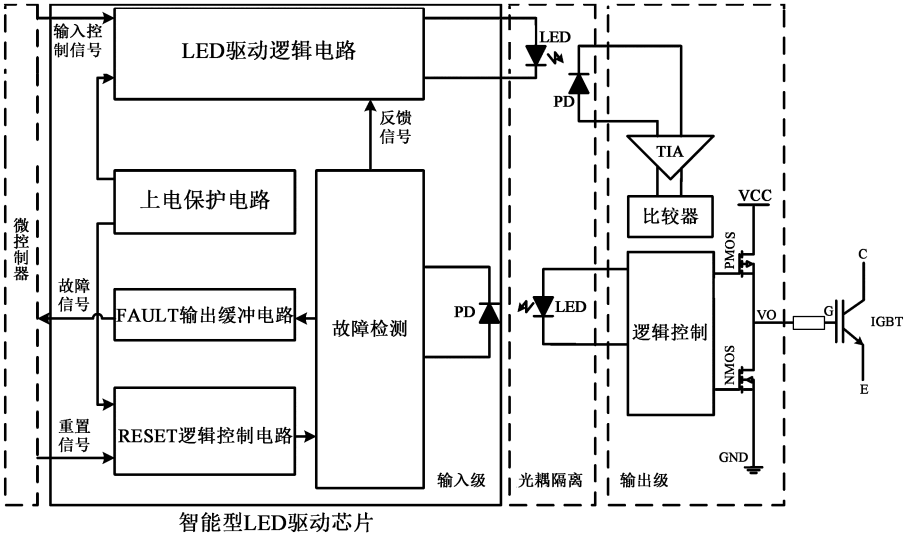



图 1 光耦隔离栅极驱动结构图

## 2 电路设计和性能分析

本文设计的用于光耦隔离 IGBT 栅极驱动电路的输入驱动电路采用双极型电路实现内部的逻辑控制功能以及 LED 芯片的驱动控制，根据所需驱动功能、故障反馈功能、重置功能以及功耗的需求，设计了非典型的 TTL 与门逻辑与 RS 触发器逻辑电路。故障输出端为集电极开路门，当 RS 触发器输出高电平时，一方面将 NPN 管开启，将 $\overline{\text{FAULT}}$ 端拉低向外界报告故障信号，另一方面将与门关闭，停止驱动 LED。输入驱动整体电路结构如图 2 所示。为了更好地模拟故障信号，本文通过并联脉冲电流源、等效电阻和等效电容的方式模拟光敏二极管产生的脉冲信号。

### 2.1 LED 驱动电路

LED 驱动模块功能是传输外部输入信号，VINP，VINN 与故障反馈信号共同控制驱动光耦中

LED，从而将输入控制信号传输到下级电路。本文采用二极管与双极型晶体管相结合的 TTL 逻辑与门结构，其中包含了故障反馈延时电路以及主驱动电路。

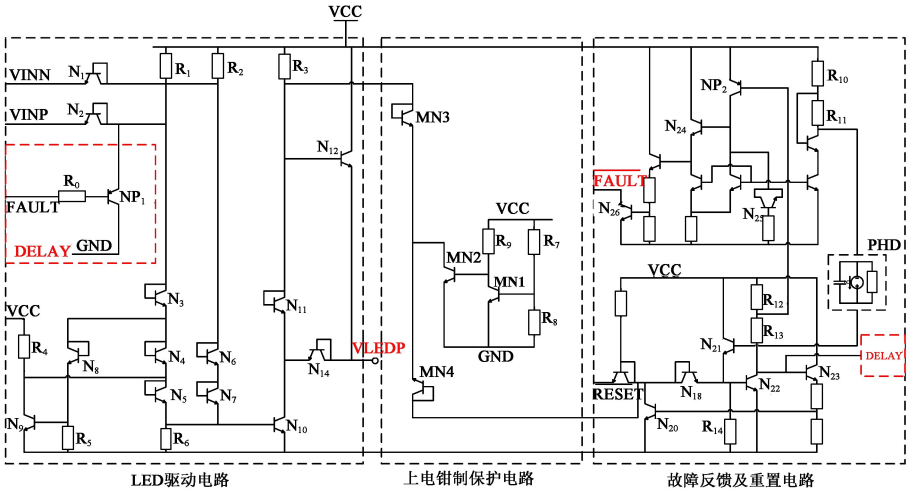



图 2　输入驱动电路整体结构

图 2 中电路上电完成后，反馈信号 FAULT 为高电平，$NP_1$ 关断，此时 DELAY 模块不影响 $V_{LEDP}$。$N_{10}$ 被完全开启，由于 $R_3$ 会消耗大量电压，$V_{LEDP}$ 此时处于低电平。

当外部微控制器产生输入信号时，若 VINP 和 VINN 都为低电平，则 $N_1$ 与 $N_2$ 的基极都被钳制在二极管导通电压使得支路处于关断状态，$N_{10}$ 工作状态未改变，故此时 $V_{LEDP}$ 仍处于低电平；当 VINP 翻转为高电平时，VINP 支路开启，$N_9$ 被开启，从而将 $N_5$ 关断，此时只有微弱的漏电流流过 $R_6$，使得 $N_{10}$ 的基极难以达到二级管导通压降，所以 $N_{10}$ 被关闭，$V_{LEDP}$ 翻转为高电平；若 VINN 也翻转为高电平，此时 VINP 和 VINN 两条支路均开启，VINN 支路有较大导通电流流向 $R_6$，所以 $N_{10}$ 的基极被拉高而将 $N_{10}$ 开启，$V_{LEDP}$ 又翻转为低电平；若 VINP 重新翻转为低电平，$N_{10}$ 的工作状态并不会发生改变，因此 $V_{LEDP}$ 仍为低电平。为了保证在电路的最大开关速度内，功能仍能保持正常，因此在故障反馈延时模块中引入 RC 支路以产生精确的时间延迟来进行时序控制。图 3 为芯片功能仿真波形，$V_{LEDP}$ 在 VINP 为高电平且 VINN 为低电平时，输出高电平。当有故障发生时，$\overline{FAULT}$ 会翻转为低电平，经一段延迟后将 $NP_1$ 开启，$NP_1$ 的开启会将 VINP 支路关闭，使 $N_{10}$ 始终开启，从而使得 $N_{12}$ 开启，强制 $V_{LEDP}$ 输出低电平。

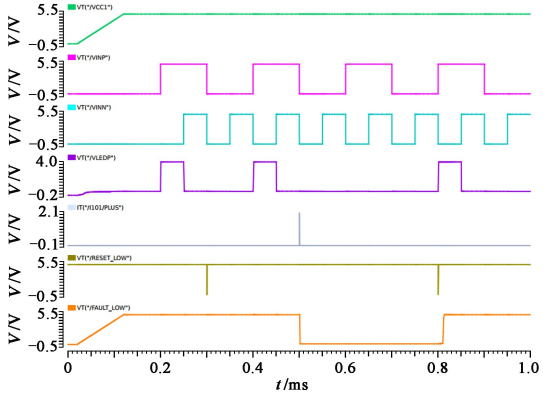



图 3　芯片功能仿真波形

## 2.2　故障反馈及重置电路

故障反馈模块用于接收后级电路的故障信号。一旦有故障发生，本模块一方面向外部微控制器报告一个故障信号，另一方面将 LED 驱动电路关闭，强制 $V_{LEDP}$ 降为低电平，停止对 LED 的驱动。重置电路接受外部有效置位信号，将电路锁存状态解除，恢复正常工作。

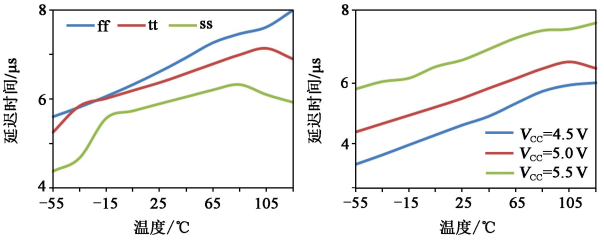
文中的光电二极管采取了等效电路模型进行仿真，电流源代表光电二极管信号；$R_D$ 代表二极管的暗电阻，即零偏置时的结电阻；$C_D$ 代表二极管的寄生电容；当光电二极管接收到光信号时，产生光电流，此时电流经过 $N_{21}$ 和电阻 $R_{14}$ 流向地。

上电完成后，$NP_2$ 处于关闭状态，因此 $N_{26}$ 也处于关闭状态，FAULT 被外部上拉电阻拉至高电平。当后级电路发生故障时，$N_{21}$ 被开启，$N_{21}$ 大量的集电极电流流过 $R_{14}$ 使 $N_{22}$ 基极电位上升，$N_{22}$ 被开启，$R_{12}$ 流经 $N_{22}$ 集电极电流，消耗一定电压，使得 PNP 管 $NP_2$ 开启，从而将 $N_{26}$ 开启，将 $\overline{FAULT}$ 拉低，向外部微控制器报告一个故障状态；

同时 $N_{22}$ 的集电极电位从高电平翻转为低电平，将信号传输到 LED 驱动电路中的 DELAY 模块，从而将 LED 驱动电路关闭。如图 3 所示，当外部复位信号有效时，即 $\overline{\text{RESET}}$ 出现一个低电平脉冲时，电路一方面通过 DELAY 模块解除 LED 驱动电路的锁存状态，另一方面使 $\overline{\text{FAULT}}$ 重新翻转为高电平，为了使电路在最大开关速度内能够正常工作，本文电路在 $NP_1$ 的基极引入了 RC 支路，该支路通过对电容充放电来实现信号的延时，复位信号有效到故障解除延迟时间的表达式为[7]：

$$t_{\overline{\text{RESET(FAULT)}}} = -RC\ln\frac{V_1 - V_t}{V_1} \tag{1}$$

式中，$C$ 为集射短接的晶体管 $N_{25}$ 的等效电容，$V_1$ 为晶体管 $NP_1$ 的基极初始电位，$V_t$ 为 $NP_1$ 开启时的基极电位。由式(1)可知，复位信号有效到故障解除的延迟时间与温度和电源电压有关。图 4 是 $t_{\overline{\text{RESET(FAULT)}}}$ 在不同工艺角下与不同电源电压下随温度的变化曲线。延迟时间会随温度和电源电压的增大而增大。这是因为晶体管的寄生结电容会随温度升高而增大；高的电源电压会增大结的偏置电压，从而增大寄生结电容，使延迟时间增大。




(a) 不同工艺角下　　(b) 不同电源电压下

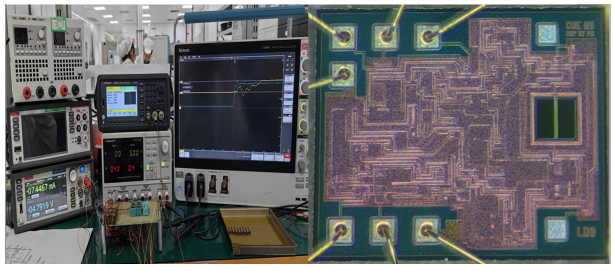
图 4　不同工艺角下及不同电源电压下复位信号有效到故障消除延迟时间温度曲线

### 2.3　上电钳制保护电路

为了防止在上电过程中 $V_{\text{LEDP}}$ 被拉高误驱动 LED 以及 FAULT 被拉低误报告错误状况，本文设计了上电钳制保护电路。在上电过程中，$MN_2$ 最先被开启，$MN_2$ 集电极电位为低电平，因此 $N_{12}$ 的基极和 $N_{18}$ 的基极被二极管钳制在 0.8 V 左右，从而将 $V_{\text{LEDP}}$ 钳制在低电平，FAULT 钳制在高电平，此时存在从电源经电阻 $R_3$、二极管连接的 $MN_3$，$MN_2$ 到地的电流通路以及电源经电阻、二极管连接的 $MN_4$，$MN_2$ 到地的电流通路；当 VCC 上升到将 $MN_1$ 开启时，$MN_2$ 被关闭，电流通路也被关闭，此时有大量电流通过 $N_{10}$，$N_{11}$ 流向地，由于两条通路的变化速度不同，流经电阻 $R_3$ 的电流会发生变化，$N_{12}$ 的基极出现一个电压尖峰，从而使得 $V_{\text{LEDP}}$ 出现尖峰。若 $R_3$ 过小，该电压尖峰就会使 $V_{\text{LEDP}}$ 出现大于二极管导通压降的时刻；若 $R_3$ 过大，则会使 $V_{\text{LEDP}}$ 高电平电位下降。

## 3　测试结果与分析

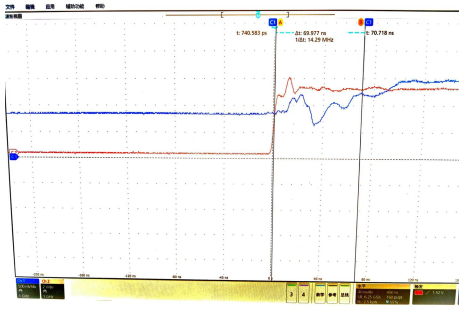
本电路基于 40 V 亚微米双极型工艺进行设计和流片，芯片实物照片如图 5(b)所示，图中右侧方形器件为集成的光电二极管，芯片整体尺寸为 1 365 μm×1 128 μm。芯片的测试系统如图 5(a)所示，其中包括器件测试电路、电源系统、数字示波器与被测器件等。



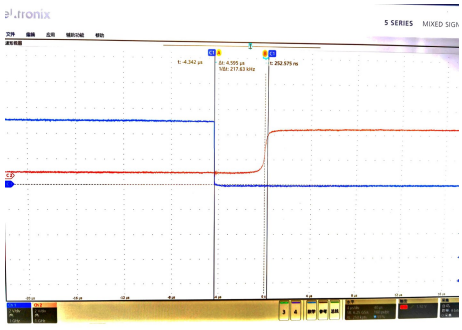
(a) 测试系统　　(b) 芯片实物照片

图 5　测试平台及芯片实物图

图 6 展示了使用示波器测量芯片延迟时间分析的结果，图 6(a)中蓝色波形为芯片的输入驱动电压信号，黄色波形为 $V_{\text{LEDP}}$ 端外接LED的输出波形；图6(b)



(a) 输入信号传输延迟时间测试波形



(b) 复位信号有效到故障消除延迟时间测试波形

图 6　延迟时间测试结果

中黄色波形是外部复位信号，蓝色波形是 $\overline{\text{FAULT}}$ 端外接 3 kΩ 上拉电阻的输出波形。在 5 V 电源供电下，实测结果与仿真结果基本一致。测试结果显示：电路的输入信号传输延迟时间为 70 ns；复位信号有效到故障消除延迟时间为 4.59 μs。

## 4　结论

本文设计了一种适用于光耦隔离 IGBT 栅极驱动芯片的输入驱动电路，对电路的工作原理进行了分析，并采用 40 V 亚微米双极型工艺进行了版图设计和流片。驱动模块采取非典型的 TTL 与门结构，降低了驱动传输延迟。故障反馈模块采取非典型的 TTL RS 触发器结构，集成了置位功能，设计成本低，可靠性高，适用于高集成度的功率驱动模块。后仿真结果表明，设计的输入驱动电路在不同工艺角下复位信号有效到故障消除延迟时间和输入驱动延迟时间随温度变化较小，能够较好实现驱动功能以及复位功能。测试结果表明，输入信号传输延迟时间为 70 ns，复位信号有效到故障消除延迟时间为 4.59 μs。本芯片配置简单，具有很强的通用性。

**参考文献：**

[1] 钱照明，张军明，盛　况. 电力电子器件及其应用的现状和发展[J]. 中国电机工程学报，2014，34(29)：5149-5161.
Qian Zhaoming，Zhang Junming，　Sheng Kuang.　Status　and development of power semiconductor devices and its applications[J]. Proc. of the CSEE，2014，34(29)：5149-5161.

[2] 杨　媛，文　阳，李国玉. 大功率 IGBT 模块及驱动电路综述[J]. 高电压技术，2018，44(10)：3207-3220.
Yang Yuan，Wen Yang，Li Guoyu. Review on high-power IGBT module and drive circuit[J]. High Voltage Engineering，2018，44(10)：3207-3220.

[3] Tavernier F，Steyaert M. High-speed optical receivers with integrated photodiode in 130 nm CMOS[J]. IEEE J. Solid-State Circuits，2009，44(10)：2856-2867.

[4] Ramezani M，Salama C A T. A monolithic IGBT gate driver implemented in a conventional 0.8/spl mu/m BiCMOS process[C]// Proc. of the 10th International Symp. on Power Semiconductor Devices and ICs，1998：109-112.

[5] 赵乙蔷，张有润，康仕杰，等. 用于光隔离 IGBT 栅驱动芯片的高 CMTI 差分 TIA 电路[J]. 微电子学，2023，53(1)：25-30.
Zhao Yiqiang，Zhang Yourun，Kang Shijie，et al. A high CMTI differential TIA circuit for optically isolated IGBT gate driver chip[J]. Microelectronics，2023，53(1)：25-30.

[6] Wang Z，Shi X，Tolbert L M，et al. A $di/dt$ feedback-based active gate driver for smart switching and fast overcurrent protection of IGBT modules[J]. IEEE Trans. on Power Electronics，2014，29(7)：3720-3732.

[7] Paul R Gray，格　蕾，张晓林. 模拟集成电路的分析与设计[M]. 北京：高等教育出版社，2005.

**作者简介：**

徐　鉴(1998—)，男，四川省南充市人，硕士，主要研究方向为探测器读出电路设计。