材料、结构及工艺

DOI：10.16818/j.issn1001－5868.2023101301

顶栅共面结构非晶氧化物薄膜晶体管的低成本制备及性能研究

岳　兰[1,2*]，孟繁新[3*]

（1. 成都大学 电子信息与电气工程学院，成都 610106；2. 贵州民族大学 材料科学与工程学院，贵阳 550025；
3. 成都高新发展股份有限公司，成都 610041）

摘　要： 将溶液法制备的不含镓的非晶InAlZnO薄膜和有机聚甲基丙烯酸甲酯薄膜分别作为沟道层和介质层，制备了顶栅共面结构的非晶氧化物薄膜晶体管（TFT）器件，探讨了沟道层中Al含量对器件性能的影响。结果表明：Al对InZnO薄膜中氧空位的形成能起到一定抑制作用，增加Al含量即可降低沟道层中的电子载流子浓度，使得InAlZnO TFT器件阈值电压正向移动、关态电流减小，以有利于器件开关比的提升。此外，基于沟道层中Al含量的调整可通过优化沟道层/介质层界面状态来促进器件阈值电压滞回稳定性的提升。当沟道层中Al含量为30%时，制备的器件具有最佳综合性能。

关键词： 薄膜晶体管；铟铝锌氧化物；溶液法；顶栅共面结构；低成本

中图分类号： TN321.5　**文章编号：** 1001－5868(2024)02－0242－05

Low-cost Preparation and Study on the Performance of Amorphous Oxide Thin-film Transistors with A Top-gate Coplanar Structure

YUE Lan[1,2]，MENG Fanxin[3]

（1. School of Electronic Information and Electrical Engineering，Chengdu University，Chengdu 610106，CHN；
2. School of Material Science and Engineering，Guizhou Minzu University，Guiyang 550025，CHN；
3. Chengdu High-tech Development Co.，Ltd.，Chengdu 610041，CHN）

Abstract： Thin-film transistors (TFTs) with a top-gate coplanar structure were fabricated using a free-gallium amorphous indium-aluminum-zinc-oxide film as the active layer and a polymethyl methacrylate film as the dielectric layer based on a low-cost solution process method，and the influence of the Al content in the active layer on the device performance was investigated. The results indicated that Al atoms acted as a carrier suppressor in the InZnO films. Therefore，the carrier concentration in the InZnO film decreased with increasing Al content and hence，the threshold voltage of the device moved forward positively，the off-state current of TFTs decreased，and the on/off current ratio of the device improved. Moreover，the hysteresis stability of the threshold voltage improved via the optimization of the trap density in the interface between the active and insulator layers by adjusting the Al content of the active layer. Overall，optimum device performance was achieved at an Al content of 30%.

Key words： thin-film transistors；indium-aluminum-zinc-oxides；solution process；top-gate coplanar structure；low cost

收稿日期：2023－10－13.

基金项目：国家自然科学基金项目(62064001)；贵州省科学技术基金项目(黔科合基础-ZK[2021]一般238)；贵阳市科技计划基金项目(筑科合同[2021]43-2号)；贵州省优秀青年科技人才计划项目(黔科合平台人才-YQK[2023]018)；贵州省教育厅青年科技人才成长项目(黔教合KY字[2017]131).

* **通信作者：**岳　兰，孟繁新

0　引言

非晶氧化物薄膜晶体管（AOS TFT）凭借其较大的迁移率、较高的可见光透过率，以及较低的工艺成本等优势，在透明显示、柔性显示、裸眼 3D 显示等新一代显示领域具有广阔的应用前景[1-2]。2004 年，Hosono 研究组以铟镓锌氧化物（InGaZnO）材料为沟道层在 PET 柔性基底上制备了具有高迁移率（大于 10 cm^2/Vs）的全透明薄膜晶体管，此后铟锌氧化物（InZnO）材料成为制作 TFT 沟道层的研究热点。然而，研究表明 InZnO 材料具有较高的载流子浓度（大于 10^{17} cm^{-3}），使得基于 InZnO 沟道层的 TFT 器件往往呈现出较大的关态电流，从而导致其在实际应用中能耗过高[3]。事实上，铟镓锌氧化物材料正是由于其组分中低负电性镓的存在从而有助于抑制铟锌材料中氧空位的形成来降低铟锌材料的载流子浓度[4]，但镓的价格较高，因此开发少含甚至不含镓的新型非晶氧化物半导体材料成为降低成本和改善铟锌氧化物 TFT 器件性能的一个重要研究方向。铝比镓具有更低的负电性，表明铝离子与氧的结合能力将高于镓离子与氧的结合能力，预示着铝的添加对 InZnO 材料中氧空位的形成能起到更好的抑制作用。此外，氧化铝还具有价格低廉以及可作为非晶态稳定剂等优点[5]。因此，本研究尝试基于低成本的溶液法制备了不含镓的铟铝锌氧化物（InAlZnO）沟道层并应用于 TFT 器件的研制中。

目前，以传统无机材料作为介质层（如氧化硅、氮化硅、氧化铝等）制备的 AOS TFT 器件由于受到无机介质层与 AOS 沟道层制备工艺间兼容性的限制而采用底栅层错结构，该结构中 AOS 沟道层直接暴露在大气环境中，环境中的氧气和水会劣化器件的稳定性[6-7]。尽管该结构的器件往往可利用脉冲等离子沉积技术额外增加一层钝化层对其进行保护，却又同时牺牲了成本。具有良好绝缘特性的有机聚甲基丙烯酸甲酯（PMMA）可利用溶液法来进行低温（小于 150 ℃）制备，且其能与顶栅共面结构器件的制备工艺相兼容，因此将其作为介质层有望低成本实现顶栅共面结构器件的研制。

本文基于低成本的溶液法制备了不含镓的 InAlZnO 沟道层以及有机 PMMA 介质层，研制了顶栅共面结构 InAlZnO TFT 器件，并探讨了 InAlZnO 沟道层中铝含量对器件性能的影响。

1　实验方法

本研究以普通玻璃作为基底，以 InAlZnO 薄膜作为沟道层，以 PMMA 薄膜作为介质层，以铝薄膜作为源电极、漏电极以及栅电极，制备了顶栅共面结构的 InAlZnO TFT 器件。其中，沟道层和介质层均采用溶液法的浸渍提拉技术来制备。器件的源电极、漏电极以及栅电极均采用真空热蒸发的方法制备。具体的制备步骤如下：(1)在普通玻璃基底上利用溶液法制备 InAlZnO 沟道层：将硝酸铟 $In(NO_3)_3 \cdot 4.5H_2O$、醋酸锌 $Zn(C_2H_3O_2)_2 \cdot 2H_2O$ 和氯化铝 $AlCl_3 \cdot 6H_2O$ 溶于乙二醇溶剂（乙醇胺为稳定剂）中，经搅拌且 24 h 静置老化后形成澄清、透明、浓度为 0.25 M 的前驱体溶胶。为了研究 InAlZnO 沟道层中铝含量对器件性能的影响，在保证铟锌摩尔比（In∶Zn=1∶1）不变的情况下，配置了五种不同铝摩尔分数（[Al]/([In]+[Zn]=10%，20%，30%，40%和 50%）的溶胶。对上述溶胶分别进行浸渍提拉镀膜后放入 500 ℃烘箱中退火 2 h，得到不同铝含量的 InAlZnO 沟道层薄膜（50 nm）。(2)利用真空热蒸发的方法结合掩膜制备铝薄膜（90 nm）作为器件的源电极和漏电极。(3)利用溶液法结合浸渍提拉工艺，用溶有聚甲基丙烯酸甲酯的丙酮前驱体溶液低温制备（100 ℃）280 nm 厚的 PMMA 薄膜作为介质层。(4)结合掩膜通过真空热蒸发的方法制备铝薄膜（90 nm）作为栅电极。

利用 X 射线衍射仪（Bruker D，Cu-Kα）分析 InAlZnO 沟道层的微观结构，采用 X 射线光电子能谱（Perkin-Elmer PHI 5000C ESCA）分析 InAlZnO 沟道层中 O1s 的状态，用 Hall 效应测试分析 InAlZnO 沟道层的电学性能，使用表面轮廓仪（Kosaka ET3000）测量薄膜样品的厚度，基于半导体性能测试仪（Keithley 4200-SCS）测试 InAlZnO TFT 器件的电学性能。

2　结果与讨论

图 1 为不同 Al 摩尔百分含量下制备的 InAlZnO 薄膜的 X 射线衍射图谱。从图 1 可以看出，尽管 InAlZnO 薄膜的制备经历了 500 ℃的退火过程，但对应不同 Al 含量 InAlZnO 薄膜的 XRD 谱图中均只呈现出一个馒头状的漫射峰，表明所制备的 InAlZnO 薄膜具有较稳定的非晶结构。在提升薄膜晶体管电学均匀性方面沟道层为非晶态要优于

晶态的情况[8-9]。因此，基于低成本溶液法合成的InAlZnO薄膜作为半导体沟道层具有适宜的微观结构。

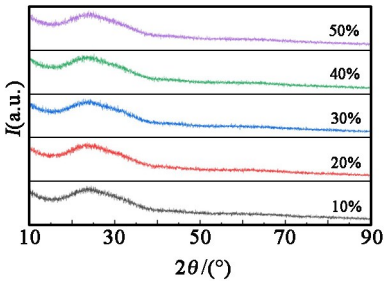


图1 不同Al含量下制备的InAlZnO薄膜的XRD图谱

图2(a)～(e)为不同Al摩尔百分含量下制备的InAlZnO薄膜的O1s的XPS图谱。对O1s峰进行高斯拟合分峰，得到图2(a)～(e)所示的三个峰：O_I(529.9 eV)，O_{II}(531.4 eV)和O_{III}(532.7 eV)[10]。其中，O_I峰对应于严格按照化学剂量比被InAlZnO薄膜中金属离子所包围的氧离子；O_{II}与O_{III}则分别与薄膜中的氧空位及薄膜表面较为松散的结合氧有关。对不同Al含量InAlZnO薄膜的O_{II}与O_I的相对面积百分比进行计算，结果如图2(f)所示，结果表明随着Al含量由10%增加到50%，

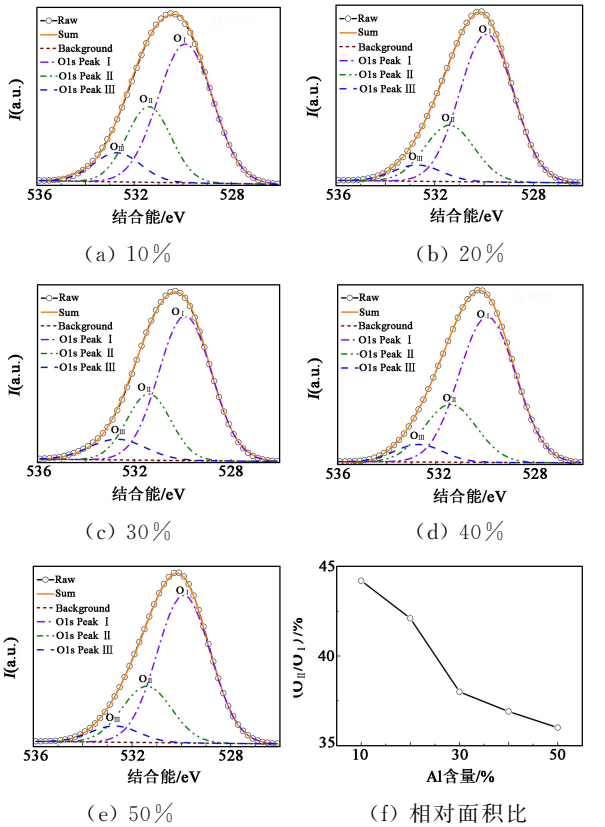


图2 不同Al含量制备InAlZnO薄膜中O1s的XPS图以及O_{II}与O_I的相对面积百分比随Al含量的变化图

O_{II}/O_I由47.2%减小到36.0%，说明Al的添加可以抑制InZnO薄膜中氧空位的形成，这源于Al(1.61)和O(3.45)间负电性的差值高于In(1.78)和O以及Zn(1.65)和O[11]间负电性的差值，使得铝氧间的结合要强于铟、锌与氧的结合。

图3为InAlZnO薄膜的电阻率(ρ)和电子载流子浓度(N)随薄膜中Al含量的变化关系图。从图3可以看出，随着Al含量由10%增加到40%，InAlZnO薄膜样品的载流子浓度由4.20×10^{15}下降到9.17×10^{12} cm^{-3}，电阻率从6.11×10^{1}增大到9.74×10^{4} Ω·cm(对于Al含量更高为50%的样品，由于超出设备量程已无法测得相应的电阻率以及电子载流子浓度)，这与前面XPS的分析结果是一致的，既然Al的添加可以抑制InZnO薄膜中氧空位的形成，而氧空位又能起到提供电子载流子的作用[12]，因此，增加薄膜中Al的含量，能通过抑制薄膜中更多氧空位缺陷的形成来降低薄膜中的电子载流子浓度，使得薄膜电阻率相应增大。

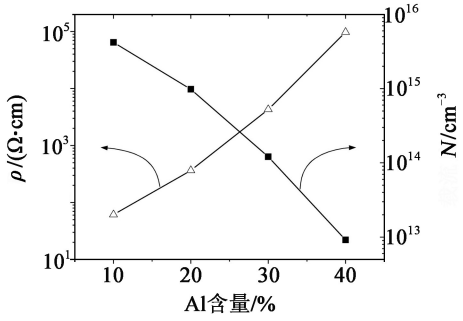


图3 InAlZnO薄膜的电阻率与电子载流子浓度随Al含量的变化关系

为了考察InAlZnO TFT器件电学性能与InAlZnO沟道层中Al含量之间的依赖关系，利用不同Al含量的InAlZnO薄膜为沟道层制备了InAlZnO TFT器件。图4(a)～(e)为不同Al含量InAlZnO TFT器件的正反向扫描转移特性曲线。可以看出，对应不同Al含量的InAlZnO TFT器件在正反向转移特性曲线测试中其阈值电压均呈现出负向移动(表现为逆时针的滞回曲线)，这可能与InAlZnO/PMMA界面处的电荷陷阱有关[13-14]：当施加正栅压时，氧化物半导体层中的载流子浓度增大，然后这些载流子慢慢被InAlZnO/PMMA界面处的电荷陷阱束缚住，栅压被屏蔽掉；当施加负栅压时情况正好相反，被束缚住的载流子被慢慢释放出来。因此，正是由于InAlZnO/PMMA界面处这些电荷陷阱态的存在，使得器件的调制效应变弱，正反

扫转移特性曲线呈现出滞回现象。对正向转移特性曲线和负向转移特性曲线中的阈值电压分别进行计算，通过其差值（$\Delta V_{th}=V_{th,反扫}-V_{th,正扫}$）可反映滞回曲线的开口程度随沟道层 Al 含量的变化情况，结果如图 4(f)所示。可以看出器件的 ΔV_{th} 绝对值随沟道层 Al 含量的增加呈现出先减小后增大的变化趋势（在 Al 含量为 30%时 ΔV_{th} 的绝对值达到了极小值），基于 InAlZnO 薄膜的 XPS 和电学性能分析可知，Al 含量的增加能减少 InAlZnO 沟道层中氧空位的形成，而氧空位对于电子即为一种正电荷捕获陷阱[12]。如图 4(f)，随 Al 含量由 10%增加到 30%，滞回电压绝对值由 17.87 V 减小到 1.26 V，这是由于增加 Al 含量使得 InAlZnO/PMMA 界面处的电荷陷阱减少的原故。当沟道层中 Al 含量进一步由 30%增加到 50%，滞回电压绝对值却由 1.26 V 开始增加到 5.31 V，这可能是由于 Al 含量过高，在薄膜中形成了氧化铝的独立相，其在沟道层/介质层界面处引入了一定捕获陷阱[15]。综上，在沟道层 Al 含量为 30%时，器件的 ΔV_{th} 绝对值较小（1.26 V），表明其具有良好的器件阈值电压滞回稳定性。

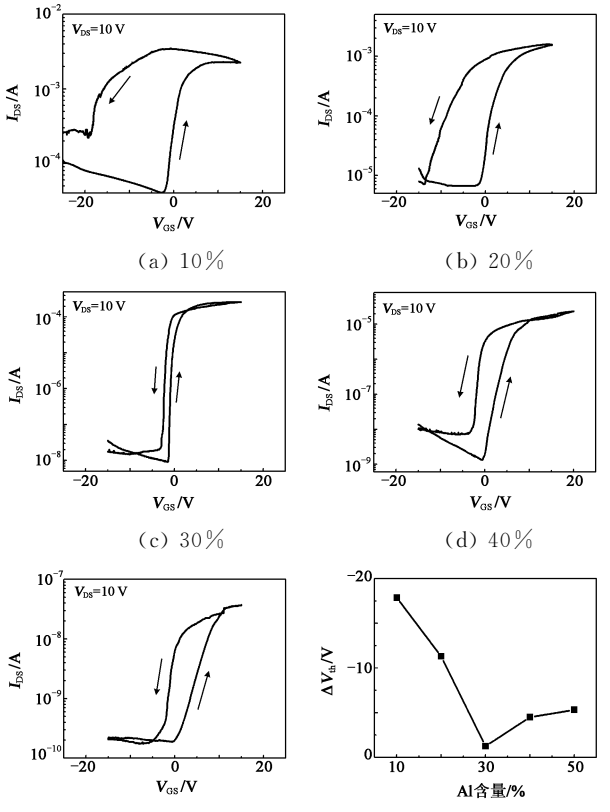


图 4　InAlZnO 薄膜晶体管器件的正反向扫描转移特性曲线及器件滞回电压随沟道层中 Al 含量的变化

由图 4 所示正向转移特性曲线分析得到器件关键电学性能指标，包括亚阈值摆幅（SS）、阈值电压（V_{th}）、开关比（$I_{on/off}$）以及饱和迁移率（μ_{sat}），结果如表 1 所示。从表 1 可以看出，随着 Al 含量由 10%增加到 50%，器件的 SS 值呈现出先减小后增大的变化趋势（当 Al 含量为 30%时 SS 值达到极小值）。SS 的大小能直接反映沟道层/介质层界面状态的好坏，其与沟道层/介质层界面附近的界面电荷密度（N_t）存在如下关式[16]：

表 1　不同 Al 含量 InAlZnO 沟道层的 TFT 器件电学参数

Al 含量/%	SS/Vdec^{-1}	V_{th}/V	$I_{on/off}$	μ_{sat}/(cm^2/Vs)
10	2.58	−2.33	8.14×10^1	61.7
20	2.52	−1.40	2.26×10^2	49.5
30	0.24	−1.04	2.86×10^4	26.8
40	1.66	2.21	1.31×10^4	3.9
50	5.06	2.65	1.99×10^2	0.01

$$N_t=\left[\frac{SS\log(e)}{kT/q}-1\right]\frac{C_{OX}}{q} \tag{1}$$

式中，k 是玻尔兹曼常数，T 是绝度温度，q 是电子的电量，C_{OX} 是介质层薄膜单位面积的电容。根据式(1)可知 SS 值正比于沟道层/介质层界面附近的界面电荷密度。由表 1 可以看出随 Al 含量由 10%增加到 30%，SS 值由 2.58 V/dec 减小到 0.24 V/dec，当沟道层中 Al 含量进一步由 30%增加到 50%，SS 值却由 0.24 V/dec 开始增加到 5.06 V/dec。可见，由 SS 值间接反映出沟道层/介质层界面附近的界面电荷密度随 Al 含量的变化与 ΔV_{th} 绝对值随 Al 含量的变化情况正好符合。在沟道层 Al 含量为 30%时，器件的 SS 值最小（0.24 V/dec），表明该器件在沟道层/介质层界面附近的界面电荷密度最低，其具有良好的沟道层/介质层界面特性。此外，随着 Al 含量由 10%增加到 50%，器件的 V_{th} 由 −2.33 V 正向移动至 2.65 V，这主要与 InAlZnO 沟道层中受栅压调制的电子载流子浓度随 Al 含量增加而降低有关。器件的 $I_{on/off}$ 随着 Al 含量的增加呈现出先增大后减小的变化：随着 Al 含量由 10%增加到 30%，开关比由 8.14×10^1 增大到最大值 2.86×10^4，这主要是因为器件关态电流随沟道层 Al 含量的增加被逐渐降低的原故，此时再进一步增加沟道层中 Al 的含量（由 30%增加到 50%），器件的 $I_{on/off}$ 却开始降低（由 2.86×10^4 降低至 1.99×10^2），这归因于 Al 含量过高使沟道层中受栅压调制的电子载流子浓度太低，导致相应器件开态电流过低。随 Al 含量的增加，器件 μ_{sat} 逐渐降低，这可能是源于 Al^{3+} (0.51，+3)[17] 的半径要小于 Zn^{2+} (0.74，+2)[18]

和 In^{3+}(0.81,+3)[10]的半径,因此增加 Al 的含量降低了 InZnO 材料中近邻金属离子间的重叠效果,相应也降低了电子运输路径轨道的重叠。综上所述,当沟道层 Al 含量为 30%时 InAlZnO TFT 器件的综合性能最优。

3 结论

本文利用溶液法的浸渍提拉工艺制备了不含镓的 InAlZnO 薄膜,以其作为沟道层低成本制备了顶栅共面结构的 InAlZnO TFT 器件,探讨了 InAlZnO 沟道层中 Al 含量对器件性能的影响。结果表明:Al 能有效抑制 InZnO 薄膜中氧空位缺陷的形成,使得 InAlZnO 薄膜中的电子载流子浓度随 Al 含量的增加而降低,致使薄膜的电阻率随 Al 含量的增加呈增大趋势。因此,随着 InAlZnO 沟道层中 Al 含量的增加,InAlZnO TFT 器件的阈值电压正向移动,关态电流和开态电流均减小,开关比在沟道层 Al 含量为 30%时得以最优化;此外,InAlZnO 沟道层中 Al 含量的高低还会影响沟道层/介质层界面处电荷密度的大小,进而影响器件阈值电压的滞回稳定性。综合来看,在 InAlZnO 沟道层中 Al 含量为 30%时制备的器件性能最佳,该器件具备较高的 μ_{sat}(26.8 cm^2/Vs)、较低的 SS(0.24 V/dec)、较小的 ΔV_{th}(1.26 V)以及高于 10^4 的 $I_{on/off}$。

参考文献:

[1] Fei L, Liam G, Jaakko L, et al. Focused review on print-patterned contact electrodes for metal-oxide thin-film transistors[J]. Advanced Materials Interfaces, 2023, 10(7): 2202258-1-2202258-24.

[2] Jeong W P, Byung H K, Hyun J K. A review of low-temperature solution-processed metal oxide thin-film transistors for flexible electronics[J]. Advanced Functional Materials, 2020, 30(20): 1904632-1-1904632-40.

[3] Kwon J Y, Lee D J, Kim K B. Review paper: Transparent amorphous oxide semiconductor thin film transistor[J]. Electronic Materials Lett., 2011, 7(1): 1-17.

[4] Lim W, Kim S, Wang Y L, et al. High-performance indium gallium zinc oxide transparent thin-film transistors fabricated by radio-frequency sputtering[J]. J. of the Electrochemical Society, 2008, 155(6): H383-H385.

[5] Lan L F, Xu M, Peng J B, et al. Influence of source and drain contacts on the properties of the indium-zinc oxide thin-film transistors based on anodic aluminum oxide gate dielectrics [J]. J. Appl. Phys., 2011, 110(10): 103703.

[6] Lin W K, Liu K C, Chen J N, et al. The influence of fabrication process on top-gate thin-film transistors[J]. Thin Solid Films, 2011, 519(15): 5126-5130.

[7] Seo S J, Yang S C, Ko J H, et al. Stability of solution-processed zinc tin oxide thin film transistors [J]. Electrochemical and Solid-State Lett., 2011, 14(9): H375-H379.

[8] Juhyeok L, Dae S C. Heterojunction oxide thin film transistors: A review of recent advances[J]. J. Mater. Chem. C, 2023, 11(6): 5241-5256.

[9] Hee J K, Kyungho P, Hyun J K. High-performance vacuum-processed metal oxide thin-film transistors: A review of recent developments[J]. Wiley, 2020, 28(7): 591-622.

[10] Koo C Y, Song K, Jung Y, et al. Enhanced performance of solution-processed amorphous LiYInZnO thin-film transistors [J]. ACS Appl. Materials and Interfaces, 2012, 4(3): 1456-1461.

[11] Lan W, Liu Y P, Wang B, et al. Structural and optical properties of La-doped ZnO films prepared by magnetron sputtering[J]. Materials Lett., 2007, 61(11-12): 2262-2265.

[12] Jong B S, Ha Y-G, Moon J, et al. Role of gallium doping in dramatically lowering amorphous-oxide processing temperatures for solution-derived indium zinc oxide thin-film transistors[J]. Adv. Materials, 2010, 22(12): 1346-1350.

[13] Liu J, Buchholz D B, Hennek W J, et al. All-amorphous-oxide transparent, flexible thin-film transistors. Efficacy of bilayer gate dielectrics[J]. J. Am. Chem. Soc., 2010, 132(34): 11934-11942.

[14] Jeong Y, Bae C, Kim D, et al. Bias-stress-stable solution-processed oxide thin film transistors [J]. ACS Appl. Materials and Interfaces, 2010, 2(3): 611-615.

[15] Ahn C H, Kong B H, Kim H, et al. Improved electrical stability in the Al doped ZnO thin-film-transistors grown by atomic layer deposition [J]. J. of the Electrochemical Society, 2011, 158(2): H170-H173.

[16] Wager J F. Transparent electronics[J]. Science, 2003, 300(5623): 1245-1246.

[17] Tohsophon T, Wattanasupinyo N, Silskulsuk B, et al. Effect of aluminum and indium co-doping on zinc oxide films prepared by DC magnetron sputtering[J]. Thin Solid Films, 2011, 520(30): 726-729.

[18] Kim M-G, Kim H S, Ha Y-G, et al. High-performance solution-processed amorphous zinc-indium-tin oxide thin-film transistors[J]. J. of the American Chemical Society, 2010, 132(30): 10352-10364.

作者简介:

岳 兰(1982—),女,湖北省汉川市人,博士,教授,硕士生导师,主要研究方向为半导体薄膜材料及器件。