光电探测与调制技术专栏

DOI：10.16818/j.issn1001－5868.2024042805

单片集成式高响应光电探测器件设计

李　明[1]，傅　婧[2*]，蒋君贤[1]，刘戈扬[1]，倪　飘[1]

（1. 重庆光电技术研究所，重庆 400060；2. 集成电路与微系统全国重点实验室，重庆 400000）

摘　要： 针对光电探测单元与标准工艺兼容、单片集成与工艺技术融合难度大等问题，文章基于互补双极标准工艺设计了单片集成式高响应光电探测器件，采用光电探测器和信号处理电路单片集成方案，开展高响应光电探测单元和低延迟高速率信号处理电路的设计与仿真，实现了器件的单片集成、工艺技术融合和高响应光电探测。测试结果表明，该器件光电响应特性和信号处理功能正常，实现了高响应（峰值响应达到 0.462 A/W）、快数据输出速率（最大达 12 Mbd）、低传输延迟（小于 41.8 ns）、低输出逻辑电平（0.15 V）、低输出漏电（小于 1.5 μA）等光电探测要求。所设计的器件整体技术性能优异，可满足小型化、高集成、低成本的光电探测系统应用要求。

关键词： 单片集成；高响应光电探测；低延迟低漏电输出

中图分类号： TN36　**文章编号：** 1001－5868(2024)05－0687－06

Design of Monolithic Integrated High-Response Photodetection Device

LI Ming[1], FU Jing[2], JIANG Junxian[1], LIU Geyang[1], NI Piao[1]

(1. Chongqing Optoelectronics Research Institute, Chongqing 400060, CHN;
2. National Key Laboratory of Integrated Circuits and Microsystems, Chongqing 400000, CHN)

Abstract: To address the compatibility issue of photodetection units with standard processes and the difficulty in combining monolithic integration with process technology, a monolithic integrated high-response photodetection device based on complementary bipolar standard process is proposed. A monolithic integration scheme for photodetectors accompanied by a signal-processing circuit is adopted to conduct the design and simulation of a high-response photodetection unit and a low-latency, high-rate signal-processing unit, thus realizing the monolithic integration of the device, process-technology merging, and high-response photodetection. Test results show that the photoelectric response characteristics and signal-processing functions are normal, and the required photoelectric detection parameters such as high response (peak response reaching 0.462 A/W), high data output rate (maximum of 12 Mbd), low transmission delay (less than 41.8 ns), low output logic level (0.15 V), and low output leakage (less than 1.5 μA) are achieved. The overall technical performance of the proposed device is excellent and satisfies the application requirements of miniaturized, highly integrated, and low-cost photodetection systems.

Key words: monolithic integration; high-response photodetection; low-latency and low-leakage output

0　引言

硅基光电探测器被广泛应用在光电检测、光通信等领域，随着光电探测系统向着小型化、高集成和低成本方向发展，传统探测器、放大电路等分立器件

收稿日期：2024－04－28.
基金项目：国家自然科学基金项目(12305311)；重庆市自然科学基金项目(2024NSCQ-MSX4344).
* **通信作者：**傅　婧

的板级连接方案已无法满足应用需求，故新一代异质结混合集成结构、单片集成结构体现出极大竞争优势和应用前景。相比直接带隙材料的异质结混合集成探测器，单片集成结构探测器具有面积小、封装成本低、寄生小、响应快等优点。

随着探测器的工艺集成和融合技术的发展，硅基探测器已实现与 Bipolar，BCD 和 BiCMOS 等工艺的融合集成。近年来，国内外多家单位致力于高性能单片集成光电探测器件的研究[1-6]，例如 Chou 等基于 0.18 μm CMOS 工艺平台设计了响应度为 0.8 A/W，带宽达到 2 GHz 以上的集成式光电探测器；Youn 等采用 0.13 μm CMOS 工艺研制出硅基光电探测芯片，探测器采用 PD 二极管结构，前级放大器增益约为 3.5 kΩ，传输速率高达 5 Gb/s 以上；Agilent 公司开发的单片集成探测器，其数据输出率达到 10 Mbd，输出上升/下降时间小于 25 ns，传输延迟小于 75 ns，失真脉冲宽度小于 35 ns，电源电流小于 10 mA。电子科技大学、西安电子科技大学、中科院等在单片集成光电探测器的研究方面取得了多项技术进展[7-12]，汉桐科技（武汉）有限公司开发的低速单片集成探测器与国外同类产品性能相当。鉴于国内光电集成器件的制造工艺相比国际先进水平还存在较大差距，导致高性能硅基集成探测器的研究还处于追赶阶段。因此，高响应单片集成光电探测器件研制对光电探测系统性能和工艺集成水平的提升具有重要意义。

针对光电探测器与标准工艺的兼容要求高、单片集成与工艺技术融合难度大等问题，本文基于标准工艺平台开展单片集成式高响应光电探测技术研究，将光电探测单元和信号处理电路进行单片集成，在保留光电探测单元的高响应度性能基础上，实现电流信号的低延迟处理和快速率输出。该技术方案的特点在于结合光电探测单元和信号处理电路的优势实现了单片集成和工艺技术融合，以替代分立器件板级互连方案，降低元件间寄生和器件成本，提升处理速率和可靠性，可满足小型化、高集成、低成本光电探测系统的应用要求。

1 单片集成光电探测器件

单片集成光电探测器件由光电探测单元和信号处理电路组成，通过光电二极管将入射光子转化为光生电流，再利用信号处理电路将光生电流转换为电压信号，结合后级放大电路处理，最终输出满足幅度要求的电压或数字信号。光电探测单元和信号处理电路的性能直接影响器件的响应度、增益、带宽和传输速率等特性。因此，在标准工艺平台下设计高响应度光电探测单元和低延迟、高输出速率的信号处理电路为本文研究重点。

本文基于互补双极标准工艺开展硅基单片集成高响应光电探测器设计，器件结构如图 1 所示，由光电二极管（PD）、前级放大器（A1）、后级放大器（A2）、逻辑控制及输出、基准等模块组成。各模块的功能为：光电二极管探测单元 PD 将光信号转换成电流信号输入前级放大器 A1；前级放大器通过反馈电阻将电流信号转换为电压信号；后级放大器 A2 将前级输出信号放大到满足幅度和增益带宽要求的电压信号；逻辑控制及输出模块实现输出逻辑控制并提高输出负载的驱动能力；前级放大器和后级放大器之间通过耦合电容连接，可保证前后级的直流工作点互不影响，同时较好传输交流信号；基准为放大电路提供偏置。

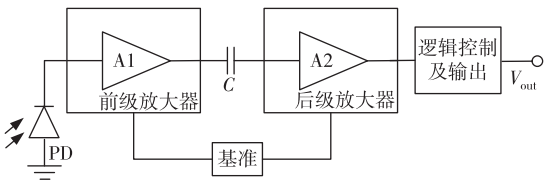


图 1 单片集成器件结构图

2 光电探测单元设计

2.1 光电探测单元设计与仿真

在负偏压工作状态下，硅基光电二极管吸收光子能量产生电子-空穴对，光生载流子在耗尽区电场作用下产生电流，即可将入射光信号转换成电流信号。因硅材料吸收系数决定了光子的入射深度，光生电流主要在耗尽区产生，薄耗尽区会导致入射光子无法全部被吸收。当光电探测单元在反偏电压状态时，电场基本分布在外延耗尽区内，故可通过扩展光电转换区域以提高探测单元的光子吸收率和响应度。本文基于标准工艺平台设计厚外延型光电探测单元，光电二极管结构采用如图 6 所示的 P^+-N^- $-P_{sub}$ 模型，P^+ 区作为正极（Anode），N^- 区作为负极（Cathode），并在二级管表面制作增透膜介质层（Anti-Ref），P 型埋层 BNL 在 N^- 区与衬底之间，N 型的 SDC 底部与 BNL 重叠，隔离岛与 BNL 相连并连接地电位。该结构采用的外延层掺杂浓度较低，当在反偏电压下全耗尽时，耗尽层宽度基本覆盖外延层厚度，可保证入射光子的转换量和探测效率。

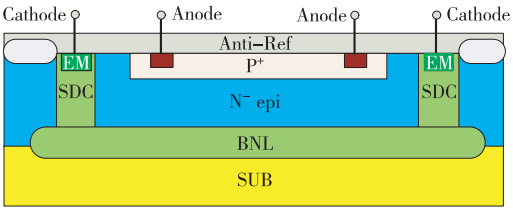


图 2　光电二极管结构图

光电器件的响应度 R 可表征光电探测器的光电转换效率，被定义为单位入射光功率产生的光电流，即光生电流 I_{ph} 与入射光功率 P 的比值。响应度 R 表达式为：

$$R=\frac{I_{ph}}{P} \tag{1}$$

量子效率与探测器耗尽区长度、材料吸收系数、光生载流子在器件表面的复合以及光在器件表面的反射率等因素密切相关，故量子效率 η 表达式为：

$$\eta=\frac{I_{ph}/q}{P/h\nu}=(1-r)\cdot e^{-a(\lambda)d}\cdot(1-e^{-a(\lambda)w}) \tag{2}$$

式中，h 是普朗克常数，ν 是光子频率，r 为反射系数，λ 为入射光波长，q 为电荷量，a 是吸收系数，d 为表面中性区宽度，w 是载流子产生区宽度。

由式(1)与式(2)的关系式得到式(3)，其中 c 为光速。

$$R=\eta\cdot\frac{q}{h\nu}=\frac{q\lambda}{hc}\cdot(1-r)\cdot e^{-a(\lambda)d}\cdot(1-e^{-a(\lambda)w}) \tag{3}$$

从式(3)中可知，为了提高响应度，保证入射光子产生尽可能多的电子-空穴对，可增加抗反射膜介质层的透射率，并使耗尽区尽可能靠近探测器表面，同时增加载流子产生区的厚度，改善材料质量减少表面缺陷或陷阱。

本文设计的光电探测器感光区域总面积约为 800 μm×800 μm，其上方覆盖抗反射层，光电二极管的参数为 $r=0.1$，$d=1$ μm，$w=15.5$ μm，$\lambda=0.65$ μm，$a\approx2\,645$ cm^{-1}，采用 Sentaurus 软件对探测器特性进行二维仿真，仿真条件为：光强 2 mW/mm^2，

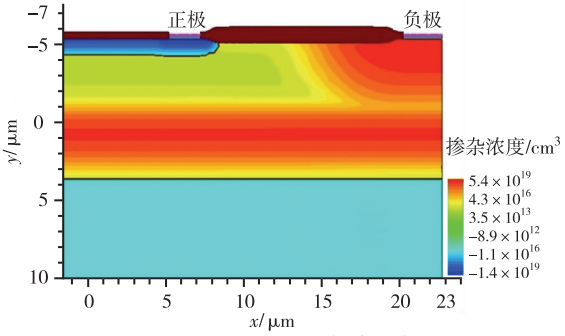


图 3　光电二极管仿真结构

波长 650 nm，仿真结构如图 3 所示，计算得到响应度约为 0.477 A/W。

2.2　增透膜层设计

为减少光在不同材料界面处的反射并保护探测器表面，在光电探测器表面设计了抗反射增透介质膜。根据光学理论，对于单层抗反射层来说，要使得反射率最小，其厚度 d 与空气折射率 n_1 及硅材料折射率 n_2 必须满足要求：

$$d\cdot\sqrt{n_1\cdot n_2}=\frac{\lambda}{4} \tag{4}$$

针对硅基标准工艺兼容性和介质层制作均匀性问题，本文采用 SiO_2 和 Si_3N_4 的双层抗反射增透介质层结构，设计了膜厚为 20.68 nm 的 SiO_2 和 81.51 nm 的 Si_3N_4。采用 200～1 000 nm 波段范围的模拟入射光，设量子效率为 100%，以 90°角入射到探测器表面介质层，抗反射增透介质层仿真结果如图 4 所示。由图可知，200～1 000 nm 波段范围的平均透射率为 81.59%，200 nm 波长以下的透射率小于 80%，650 nm 波长的透射率为 98.95%，1 000 nm 波长的透射率为 88.62%。该双层抗反射介质层结构既可保证光子透射率，又具备钝化层的保护作用。

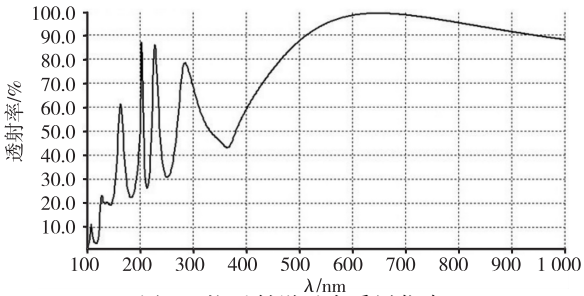


图 4　抗反射增透介质层仿真

3　信号处理电路设计

3.1　前级放大器设计仿真

前级放大器可将探测器的光生电流信号转化为电压信号以供后级电路处理，因此，前级放大器需具有高增益、大带宽等特点。相比电容反馈跨导放大结构、源跟随器等信号注入电路结构，跨阻放大器在输入端与输出端并联了反馈电阻，形成了电压并联负反馈，该负反馈使跨阻放大器具有低输入阻抗、大带宽、高增益、宽动态范围等特点，故本文选择跨阻放大器作为高增益大带宽前级放大器。

光电二极管的等效电路模型[13]包括：光生电流 I_{ph}、光电二极管等效电容 C_{pd} 和等效电阻 R_{sh}。光电二级管等效模型及前级放大电路结构如图 5 所

示，其中，I_{ph}，C_{pd} 和 R_{sh} 并联构成光电二极管等效电路，T_1 与 R_1 构成共射放大器，T_2 与 R_2 构成射级跟随器，R_f 作为反馈电阻跨接 T_1 基极和 T_2 发射极。跨阻放大器的增益 A，带宽 $f_{-3\,dB}$ 可表示为式(5)和式(6)，其中，A_1 为共射级三极管增益，R_{in} 为输入电阻，R_f 为反馈电阻，C_{pd} 为光电二极管的等效电容，C_{bjt} 为三极管输入等效电容。

$$A = A_1 \cdot R_{in} = \frac{A_1}{1+A_1} \cdot R_f \approx R_f \tag{5}$$

$$f_{-3\,dB} = \frac{1}{2\pi R_{in}(C_{pd}+C_{bjt})} \approx \frac{1+A_1}{2\pi R_f C_{pd}} \tag{6}$$

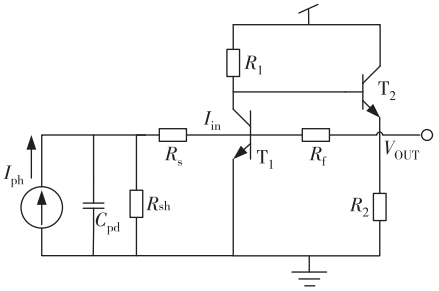


图 5 光电管等效模型及前级放大电路结构

共射结构跨阻放大器的带宽取决于增益、反馈电阻及输入电容，为提高带宽，需合理设计共射放大器的增益和反馈电阻阻值。图 6 为前级放大器的增益-频率特性仿真曲线，从曲线中可知跨阻放大器的放大倍数为 7.854 kΩ，−3 dB 带宽为 25.9 MHz，增益为 39.3 dB，跨阻增益带宽积约为 2.034×10^{11}(Hz·Ω)。

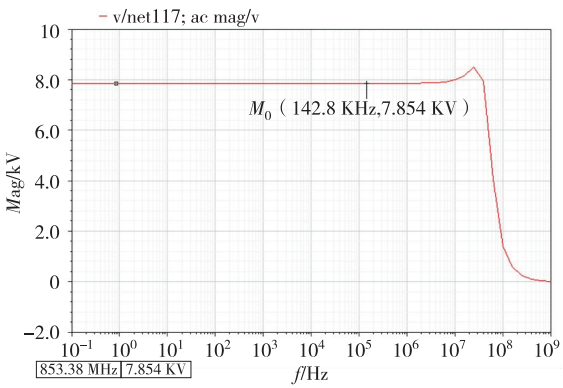


图 6 前级放大器的增益-频率仿真曲线

3.2 后级放大及输出电路设计仿真

后级放大电路将前级放大电路输出的电压信号放大到适当幅度，以供后级电路处理。因整体信号处理电路的带宽取决于前级和后级电路的最小带宽，因此，兼顾后级放大电路的增益和带宽是设计重点。后级放大器电路结构如图 7 所示，T_1 和 T_2 构成共发射极电路以放大基级输入电压，T_3 和 T_4 为共集电极电路，其增益约为 1，可调节输出电阻和下一级的直流工作点，节点 B 到节点 A 的反馈回路主要为 T_1 基极提供直流工作点。

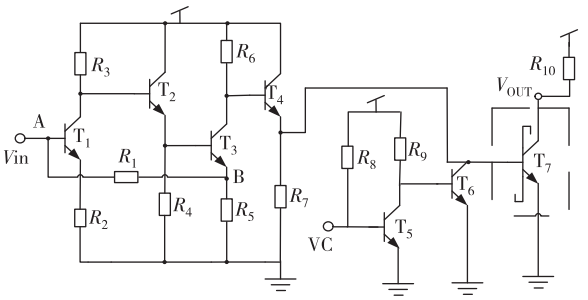


图 7 后级放大及输出级电路结构

后级放大电路的增益-频率特性仿真曲线如图 8 所示，其直流增益为 20.28 dB，−3 dB 带宽为 39.24 MHz，可满足信号放大和带宽设计要求。

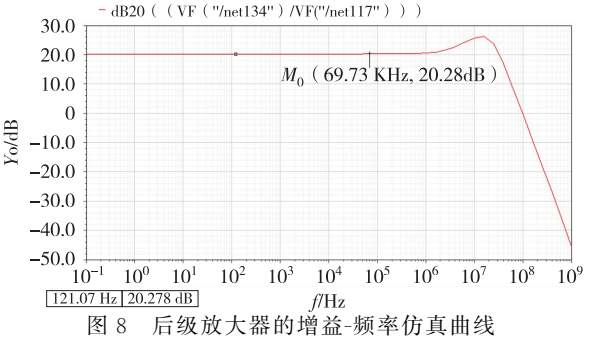


图 8 后级放大器的增益-频率仿真曲线

3.3 整体功能仿真

整体仿真电路由光电二极管的等效电路模型、前级跨阻放大器、后级放大电路、逻辑控制及输出电路组成。为了避免前级放大器和后级电路的直流工作点相互干扰并传输交流信号，两级之间采用电容进行隔离。整体电路信号输入-输出的瞬态仿真结果如图 9 所示。从仿真结果可知：输出上升时间为 19.7 ns，输出下降时间为 6.5 ns，传输延迟时间为 35.2 ns，失真脉冲宽度为 20.3 ns。

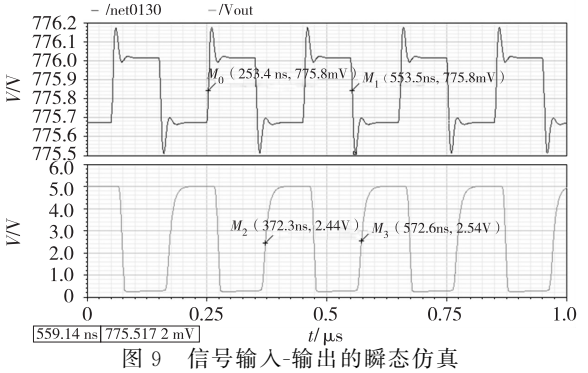


图 9 信号输入-输出的瞬态仿真

逻辑控制及输出电路的瞬态仿真结果如图 10 所示。当 VC 为高电平时，晶体管 T_5 开启，T_6 关断，输出信号 V_{out} 正常输出；当 VC 为低电平时，晶体管 T_5 关断，T_6 开启，输出晶体管被强制关断，输出信号 V_{out} 恒定为高电平。

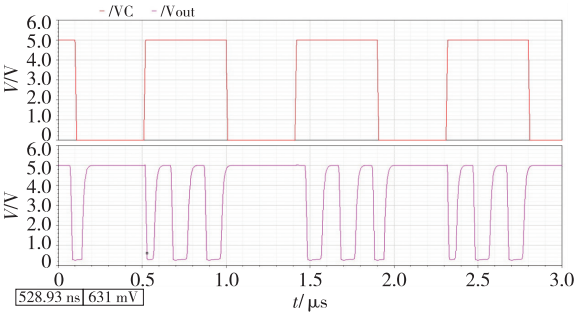


图 10　输出级控制电路的瞬态仿真

4　制样测试

基于互补双极标准工艺开展流片验证，器件样品封装和测试时，先将发光二极管与本文所研制的器件进行配对封装，采用脉冲信号进行发光二极管光源控制，在发光二极管有光或无光条件下进行参数测试。器件测试原理如图 11 所示，测试方法及步骤为：首先，接通 5 V 电源进行供电，并向光源输入 1 MHz 频率的脉冲方波信号，光源的输入电流 I_{Ph} 为 15 mA，占空比为 50%，调节输入信号幅值为 500 mV，采用示波器测试 OUT 输出端的波形，即可测试输出信号的占空比、上升时间、下降时间及传输延迟。在光源有光照条件（I_{Ph} 为 15 mA）下，采用万用表测试输出低电平电压及电源电流；在光源无光照条件（I_{Ph} 为 0 mA）下进行测试，采用电流表测试输出漏电流、输出高电平电源电流。当向光源输入 6 MHz 频率脉冲信号时，采用示波器测试输出信号的最大数据输出率。

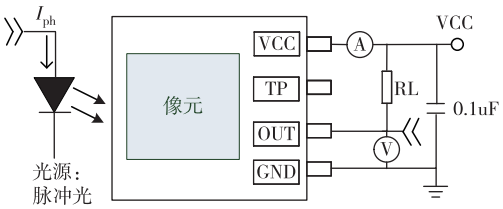


图 11　器件测试原理图

交流信号的输出波形测试结果如图 12 所示，图中黄色信号为输入信号，蓝色信号为输出信号。测试结果表明：当输入 1 MHz 脉冲信号时，器件的数据输出率为 2 Mbd，输出低电平占空比为 53%，输出高电平占空比为 47%，输出上升时间为 21.3 ns，输出下降时间为 7.2 ns，传输延迟小于 41.8 ns，输出逻辑低电平为 0.15 V，高电平输出漏电流小于 1.5 μA，电源电流小于 8.4 mA。当输入 6 MHz 脉冲信号时，器件最大数据输出率可达 12 Mbd。该器件参数测试结果与仿真的误差主要由测试电路系统的连线负载等寄生效应引起，后续待进一步建模仿真以保证吻合精度。

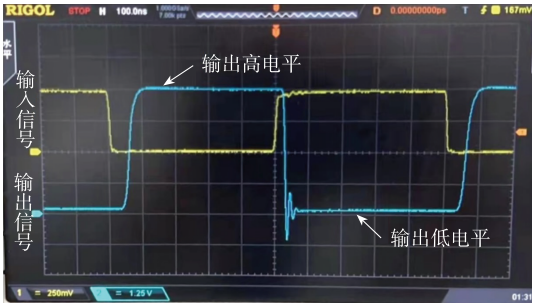


图 12　交流信号的输出波形测试图

对同工艺平台条件下光电二极管陪管进行测试和评价，在 380～1 000 nm 波长范围内的响应度曲线如图 13 所示，其中 650 nm 时响应度为 0.45 A/W，700 nm 时的峰值响应度为 0.462 A/W，当在 1 000 nm 波长时响应度仅为 0.063 A/W，在 380 nm 以下的响应度小于 0.017 A/W。由此可见，较高响应度主要介于 500～850 nm 之间，在小于 500 nm 和大于 850 nm 波长范围内的响应度下降趋势明显，短波段因表面吸收导致响应度几乎降为零，长波段主要因耗尽区吸收率降低而减小。光电探测器的外延浓度和厚度对响应度及峰值响应有较大影响，制作过程的工艺误差会导致测试结果与仿真计算存在差异。器件的外延层耗尽区为光子吸收的主要区域，外延层浓度越小，光电探测器在相同反偏压下的耗尽区宽度越大，耗尽区内产生的光生电流越多，同时探测深度随波长增加而增加，因此，设计厚外延和低外延浓度有利于光子吸收以增加器件响应度。

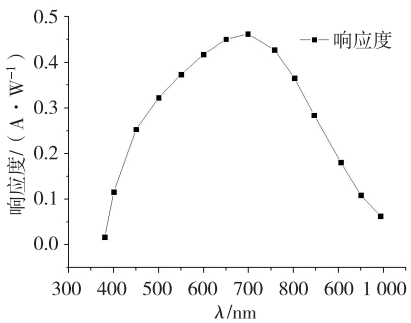


图 13　响应度随波长变化曲线

本文设计器件的峰值响应、传输延迟、最大数据输出率均优于国外同类器件，输出逻辑低电平、上升/下降时间、输出漏电、电源电流与国外水平相当，该器件的整体技术性能优异，可满足小型化光电探测系统的应用要求。

5 总结

针对探测器的响应度要求高、兼容标准工艺及单片集成工艺制作难度大等问题，分析了单片集成探测器件的结构和工作原理，基于互补双极标准工艺开展了单片集成式高响应光电探测技术研究。采用光电探测器和信号处理电路单片集成方案，结合光电探测器和信号处理电路的优势特点，实现了器件的单片集成、工艺融合和高响应光电探测，研制出小型化单片集成式高响应光电探测器件。测试结果表明：器件的光电响应和信号处理电路的功能正常，峰值响应度、最大数据输出率、输出上升/下降时间、传输延迟、输出逻辑低电平、高电平输出漏电等指标满足设计要求。本文研制器件的整体技术性能优异，可满足小型化、高集成、低成本的光电探测系统应用要求，对光电探测系统性能和工艺集成水平的提升具有重要意义。

参考文献：

[1] Chen W Z, Huang S H, Wu G W, et al. A 3.125 Gbps CMOS fully integrated optical receiver with adaptive analog equalizer[C]// IEEE Asian Solid-State Circuits Conference, ASSCC'07, 2007: 396-399.

[2] Radovanovic S, Annema A J, Nauta B. A 3-Gb/s optical detector in standard CMOS for 850 nm optical communication [J]. IEEE J. Solid-State Circuits, 2005, 40(8): 1706-1717.

[3] Chou Fang-Ping, Chen Guan-Yu, Wang Ching-Wen, et al. Silicon photodiodes in standard CMOS technology[J]. IEEE J. Sel. Top. Quantum Electron., 2011, 17(3): 730-740.

[4] 孙小强，刘崧岳，李鹏飞，等. 硅基光开关及阵列研究进展[J]. 半导体光电，2022，43(2)：207-217.
Sun Xiaoqiang, Liu Songyue, Li Pengfei, et al. Review on silicon-based optical switch and switch array[J]. Semiconductor Optoelectronics, 2022, 43(2): 207-217.

[5] Youn Jin-Sung, Lee Myung-Jae, Park Kang-Yeob, et al. 10-Gb/s 850-nm CMOS OEIC receiver with a silicon avalanche photodetector[J]. IEEE J. Quantum Electron., 2012, 48(2): 229-236.

[6] Radovanovic S, Annema A J, Nauta B. High-Speed Photodiodes in Standard CMOS Technology [M]. Berlin: Springer Science & Business Media, 2006.

[7] 孙 博，赵泽平，刘建国. 基于混合集成的高增益光接收模块[J]. 半导体光电，2022，43(2)：243-247.
Sun Bo, Zhao Zeping, Liu Jianguo. High gain receiver optical subassembly based on hybrid integration technology [J]. Semiconductor Optoelectronics, 2022, 43(2): 243-247.

[8] 郜定山，李书轶，蔡丽峰. 硅基集成光子器件先进设计方法[J]. 半导体光电，2022，43(2)：201-206.
Gao Dingshan, Li Shuyi, Cai Lifeng. Advanced designing methods of silicon integrated optical devices[J]. Semiconductor Optoelectronics, 2022, 43(2): 201-206.

[9] 黄家乐，毛陆虹，陈弘达，等. MS/MF CMOS工艺兼容的光电探测器[J]. 半导体学报，2005，26(10)：1995-2000.
Huang Jiale, Mao Luhong, Chen Hongda, et al. A MS/RF CMOS-process-compatible photodetector [J]. J. of Semiconductors, 2005, 26(10): 1995-2000.

[10] 武雪源，杜晓松，刘青霞，等. 纤维状有机光电探测器制备及光电特性研究[J]. 光电工程，2023，50(1)：220151.
Wu Xueyuan, Du Xiaosong, Liu Qingxia, et al. Fabrication and properties of fiber-based organic photodetectors[J]. Opto-Electronic Engineering, 2023, 50(1): 220151.

[11] 王 健，窦志鹏，李光昊，等. 基于DBR增强的850 nm GaAs/AlGaAs单行载流子光电探测器[J]. 半导体光电，2024，45(1)：25-28.
Wang Jian, Dou Zhipeng, Li Guanghao, et al. DBR-enhanced 850 nm GaAs/AlGaAs uni-traveling-carrier photodiode [J]. Semiconductor Optoelectronics, 2024, 45(1): 25-28.

[12] 孔 辉，沈 浩，张忠伟，等. 面向光电子器件的铌酸锂键合技术研究进展[J]. 压电与声光，2023，45(6)：926-934.
Kong Hui, Shen Hao, Zhang Zhongwei, et al. Research progress in Lithium Niobate bonding technology for optoelectronic devices [J]. Piezoelectrics and Acoustooptics, 2023, 45(6): 926-934.

[13] 陈维友，杨树人，刘式墉. 光电子器件模型与OEIC模拟[M]. 北京：国防工业出版社，2001.
Chen Weiyou, Yang Shuren, Liu Shiyong. Optoelectronic Devices Circuit Model and The Circuit-level Simulation of OFIC [M]. Beijing: National Defense Industry Press, 2001.

作者简介：

李 明(1984—)，男，高级工程师，主要从事集成式图像传感器、光电探测器、CIS等研究。