光电器件

DOI：10.16818/j.issn1001－5868.20250127002

# 一种基于异步行列扫描的EVS读出电路

葛晓龙，李泽豪，李春燕，江　琦，周宏宇，常玉春*

（大连理工大学 集成电路学院，辽宁 大连 116024）

**摘　要：** 基于XFAB 180 nm CMOS工艺设计并实现了一种新型事件驱动视觉传感器（EVS）读出电路。系统采用基于事件的仿生视觉传感器架构，重点研究了行列扫描异步时序和事件输出数据量对系统性能的影响。该读出电路基于行列扫描实现异步时序，提高了时间分辨率并降低了读出电路的功耗和延迟。为进一步优化系统性能，采用行事件密度动态判决机制，通过自适应切换数据输出方式显著减少冗余事件输出，使事件读出速率提升至41 Meps。像素阵列集成对数式感光电路、开关电容放大器和双晶体管动态比较器，实现单个像素54.3 nW的超低功耗。在64×64阵列中，当事件率为1 Meps时，系统总功耗为15.31 mW（工作电压为1.8 V），通过动态输出模式切换策略可有效减少50%冗余事件输出。

**关键词：** 新型事件驱动视觉传感器；异步时序；读出电路；模拟集成电路

**中图分类号：** TN43；TP391.41　**文章编号：** 1001－5868(2025)02－0232－08

## An EVS Readout Circuit Based on Asynchronous Row and Column Scanning

GE Xiaolong, LI Zehao, LI Chunyan, JIANG Qi, ZHOU Hongyu, CHANG Yuchun

(**School of Integrated Circuits, Dalian University of Technology, Dalian 116024, CHN**)

**Abstract:** An EVS readout circuit was developed using the XFAB 180 nm CMOS process. The circuit was designed for an event-based vision sensor, analyzing the asynchronous timing of row and column scanners and the impact of event output data volume on circuit performance. Asynchronous timing is implemented through row and column scanning, improving time resolution and reducing the power consumption and delay of the readout circuit. The circuit automatically switches data output methods based on row event density, reducing the output of redundant event information and increasing the event readout rate. Each pixel integrates a logarithmic light sensing circuit, a switch-capacitor amplifier circuit, and a two-transistor comparator to generate event information, with a power consumption of 54.3 nW per pixel. The readout circuit operates at 1.8 V, with a maximum event rate of 41 Meps. In a 64×64 array, the total power consumption of the circuit at an event rate of 1 Meps is 15.31 mW, and the data output switching process is capable of reducing redundant event output by up to 50%.

**Key words:** event-based vision sensor; asynchronous timing; readout circuit; analog IC

## 0　引言

随着科技的不断进步，机器视觉成为当下重要的发展方向之一，广泛应用于安防监控、目标识别和物体追踪等领域。传统的CMOS图像传感器（CIS）采用有源或无源像素结构，在设置一定的曝光时间后，以“帧”的形式输出图像信息。但这种方法存在一定的局限性，例如每次曝光获取的图像信

收稿日期：2025－01－27.

* 通信作者：常玉春

息包含整个场景的内容，在研究运动物体时，静态背景的冗余信息会显著增加，导致图像处理系统负担加重。同时无法得到曝光过程中的图像信息，大大限制了其在高速运动场景中的应用[1]。为了突破传统CMOS图像传感器的限制，早在20世纪初，研究者就开始对生物视觉系统进行研究[2]。随着研究的不断深入，在2008年由Delbruck等提出的时间对比度红外传感器，标志着动态视觉传感器（DVS）的问世[3-4]。同年，Posch等在DVS的基础上增加了一个曝光结构，提出基于异步时间的图像传感器（ATIS）[5]。2013年，Delbruck等结合传统APS和DVS，提出动态有源像素视觉传感器（DAVIS）[6]。2020年，Finateu等提出新型事件驱动视觉图像传感器（EVS）[7]。2023年，Guo提出一种基于行列扫描的EVS技术，目前该技术处于行业内领先水平[8-9]。

EVS在像素级别判断是否检测到超过预定义阈值的事件对比度变化，并通过所谓的“事件”进行编码。这些事件再进一步通过坐标（$x$，$y$）、极性（$p$）和时间戳（$t$）来表征，表明光强的增加或减少[10]。与CIS相比，这种新模式提供了数据压缩功能，减少冗余信息的输出。同时，它能够在低功耗下实现高速低延迟的数据捕获和输出。EVS的特性使其适用于物体跟踪、高速成像和汽车驾驶等领域[11]。

## 1　行列扫描电路

### 1.1　行列扫描电路的工作原理和数据路径

图1为EVS读出电路的数据路径图。当光强变化超过预定义的正或负阈值时，会产生ON/OFF事件，握手逻辑会存储事件并与行列扫描模块进行握手通信[12]。在事件产生后，像素阵列会发送行请求信号$Y_{req}$给行扫描模块进行扫描检测。行扫描模块引入跳过逻辑，使其在一轮扫描过程中可以跳过没有事件的行，提高读出速度。如果行扫描模块选中有事件行，则会产生行应答信号$Y_{ack}$发送回像素阵列，行应答信号$Y_{ack}$会控制该行所有像素将其事件信息流式传输到列总线上[13]，包括事件极性信息$p$和时间戳$t$，同时对产生ON/OFF事件的像素发送像素复位信号RESET将其复位。事件信息会暂时存储在SRAM中，同时根据极性信息产生对应列的列请求$X_{req}$，接着由列扫描模块产生列应答$X_{ack}$信号，将SRAM中事件信息传递给Serializer模块进行处理并输出。

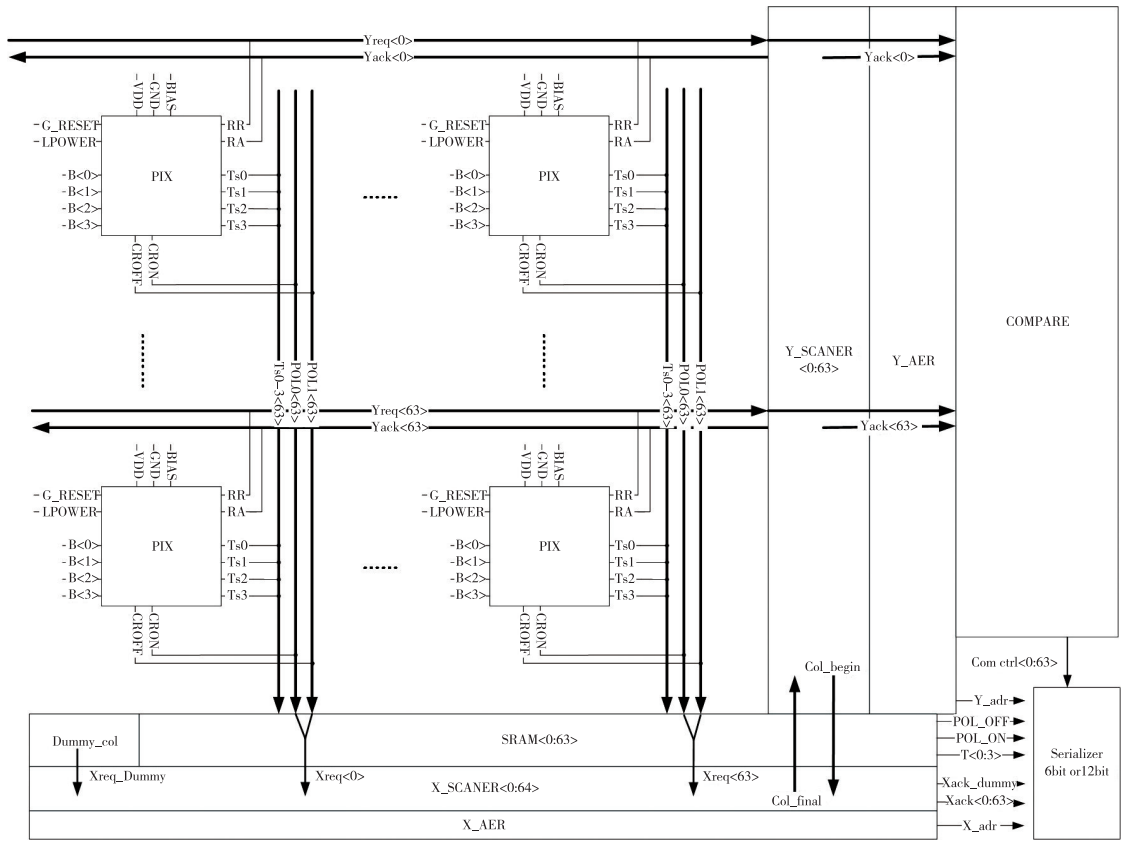



图1　数据传输路径

### 1.2 行列扫描电路的工作时序

现以行扫描电路为例进行说明。图2所示的一组行扫描电路由4个扫描单元Scan_unit、请求采样器和旁路多选器组成，该电路实现了一个带有旁路跳过功能的4 bit移位寄存器，旁路跳过功能通过短接该组内的扫描单元和一个多路选择器实现[8]，多路选择器由cfg信号进行配置，cfg信号由请求采样器产生，表征当前行是否存在事件请求。当检测到组内无事件请求时，信号直接跳转至下一级Row_Scanner，有效避免了无效扫描的时间开销。

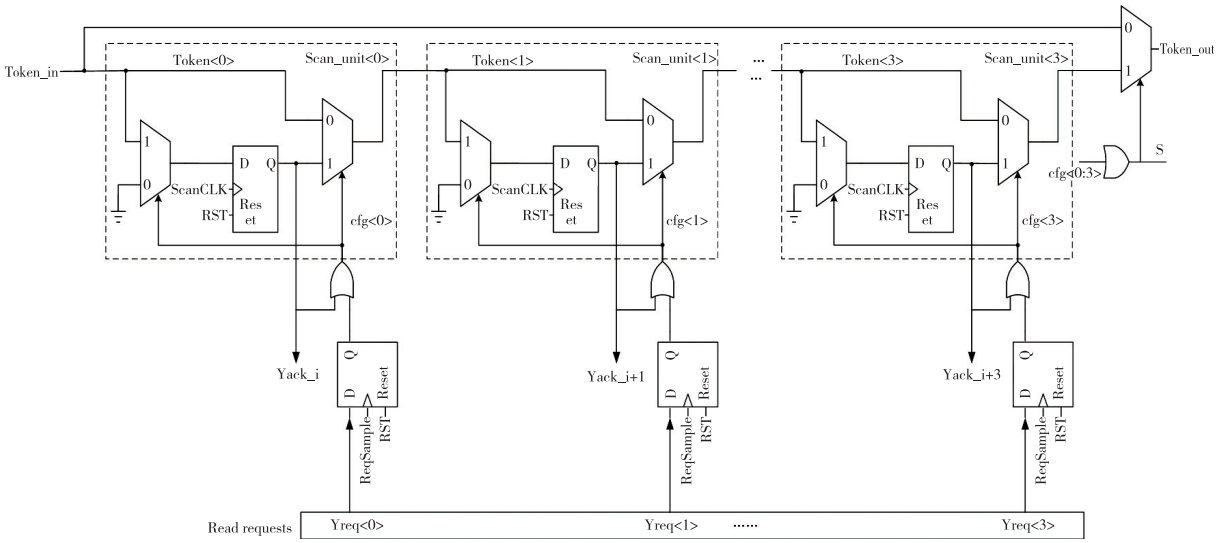



图2 行扫描电路

图3为行扫描电路同步时序图，$Y_{req}\langle 0:3\rangle$和$Y_{ack}\langle 0:3\rangle$为行请求和行应答信号。红色虚线指示和行采样时钟ReqSample上升沿对齐的时刻，绿色虚线指示和行扫描时钟ScanCLK上升沿对齐的时刻，蓝色虚线指示和位置标记Token_in上升沿对齐的时刻，黑色虚线指示行请求$Y_{req}$产生的时刻。

接下来对电路功能进行举例说明。首先复位信号RST对电路进行初始化复位。$t_1$时刻没有事件请求，在经过扫描时不产生$Y_{ack}$应答信号。$t_3$时刻第1行和第2行有事件请求，$Y_{req}\langle 1:2\rangle=1$，被采样时钟ReqSample采样，cfg取1，表示该行有事件请求。$t_4$时刻位置标记Token_in产生，用来表示被选中行的位置。因为$Y_{req}\langle 0\rangle=0$，第0行没有事件，Token_in立即传递到第1行。ScanCLK在$t_5$时刻采样这个标记，产生行应答信号$Y_{ack}\langle 1\rangle$。标记传递到下一个有事件的行，即第2行。另一个像素可能在$t_6$时刻产生新的事件请求，ReqSample在$t_7$时刻再次进行采样，等待标记到达时产生应答信号$Y_{ack}\langle 3\rangle$。ScanCLK在ReqSample之后，两者形成交替脉冲读出所有事件。在扫描单元之间加入旁路网络，避免没有事件行的扫描单元的传播延迟。与组之间的旁路网络分层实现组与组之间的跳过和单元与单元之间的跳过，大幅提高读出电路的速度。

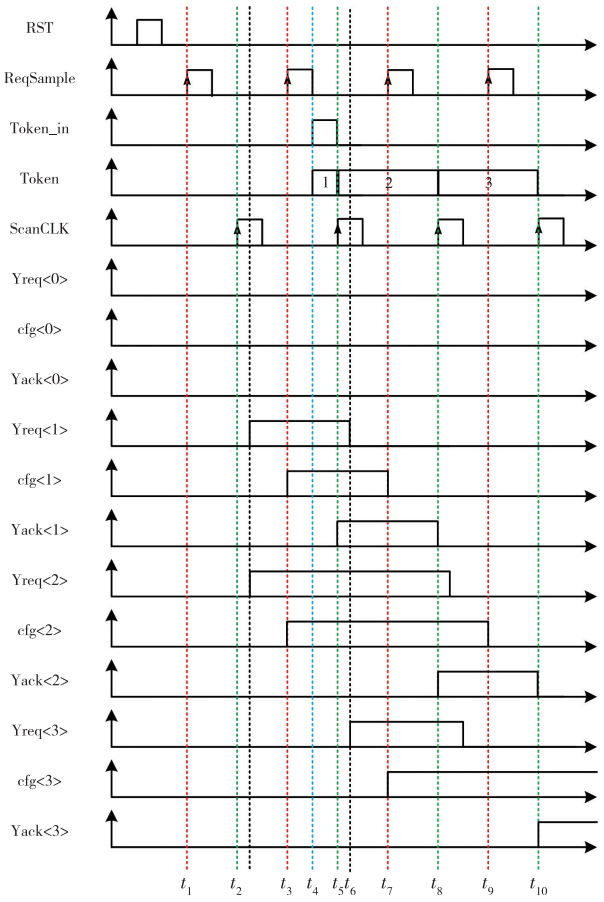



图3 行扫描电路同步时序图

如果ReqSample和ScanCLK是同步时钟，就可能会出现当事件产生时不能立即被处理，需要等待ReqSample和ScanCLK上升沿的到来。因此，本研究设计一种异步时序，实现更快的读出速度。

图4为异步时序流程。在行扫描前，行扫描接口会检测阵列中是否存在有事件请求的行。若检测到事件产生，行扫描电路将自动生成ReqSample脉冲，对当前存在的请求进行采样。行扫描会跳过无事件的行，直到扫描到首个有事件行时，生成首个ScanCLK脉冲，选中该行，并触发列扫描。列扫描过程中，系统会跳过无事件的列或产生列应答$X_{ack}$信号，处理全部有事件的列后，生成col_final信号，作为新的ScanCLK脉冲。行扫描继续对后续有事件的行进行请求采样和选中扫描，并循环此过程，直到所有行处理完毕。此时，再生成一次ReqSample脉冲用来更新行请求寄存器，并检测是否有新产生的未处理行。如果没有未处理行，则扫描电路等待新的事件产生；如果有未处理行，则扫描电路将生成首个ScanCLK脉冲开始循环处理。

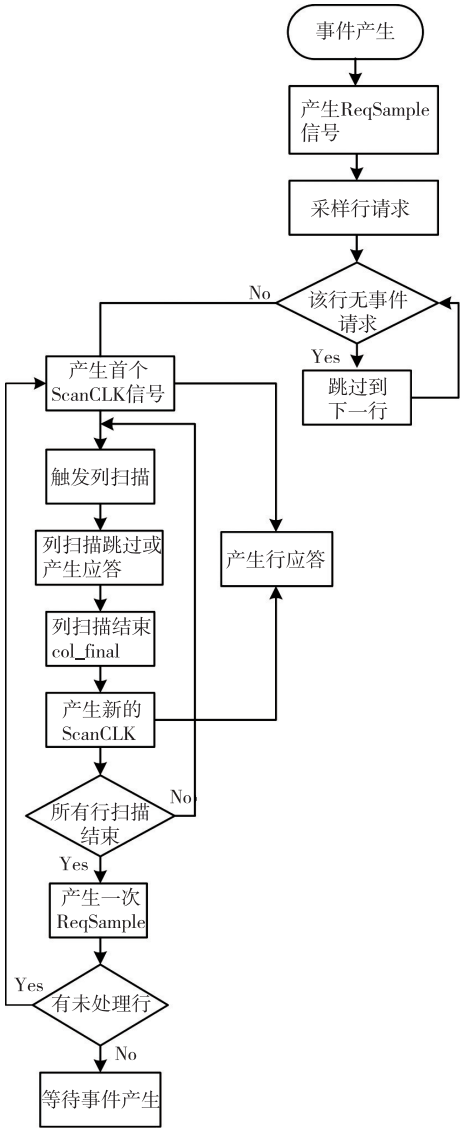



图4　异步时序流程图

图5为异步时序图。$Y_{req}\langle 0:3\rangle$和$Y_{ack}\langle 0:3\rangle$为行请求和行应答信号，$X_{req}\langle 0:3\rangle$和$X_{ack}\langle 0:3\rangle$为列请求和列应答信号，Y_ReqSample和Y_ScanCLK为自动生成的行采样和扫描时钟，X_ReqSample和X_ScanCLK为列采样和扫描时钟，col_final为列结束信号。绿色的虚线指示和Y_ReqSample与Y_ScanCLK上升沿对齐的时刻，箭头代表自动生成；红色的虚线指示根据col_final生成新的Y_ScanCLK，蓝色的虚线指示和列应答$X_{ack}$对齐的时刻。接下来对电路功能进行举例说明。首先复位信号RST对电路进行初始化复位。$t_1$时刻第1行第0,1列和第3行第2列产生事件请求，行扫描检测到有事件生成，生成Y_ReqSample脉冲对所有行进行采样，行请求寄存器：$cfg\langle 0\rangle=0$，$cfg\langle 1\rangle=1$，$cfg\langle 2\rangle=0$，$cfg\langle 3\rangle=1$。紧接着生成首次Y_ScanCLK脉冲，行扫描跳过无事件的第0行选中第1行触发列扫描，在列扫描的X_ReqSample和X_ScanCLK时钟控制下依次产生列应答$X_{ack}\langle 0\rangle$和$X_{ack}\langle 1\rangle$。$t_3$时刻第2行第3列产生了新的事件和Y_ReqSample采样将$cfg\langle 2\rangle$拉高，此时行扫描还在处理第1行。$t_4$时刻列扫描结束生成col_final信号作为新的Y_ScanCLK。行扫描选中下一有事件行即第2行，触发列扫描产生列应答$X_{ack}\langle 3\rangle$，列扫描结束$t_7$时刻再次生成新的Y_ScanCLK。行扫描选中第3行处理，在$t_9$时刻生成col_final信号作为新的Y_ScanCLK。当所有行处理结束后，在$t_{11}$时刻生成一次Y_ReqSample，用来更新行请求寄存器cfg的状态，因为$t_6$时刻第0行第1列产生了新的事件请求，所以$cfg\langle 0\rangle=1$，$cfg\langle 1:3\rangle=0$，在$t_{12}$时刻会生成新的首次Y_ScanCLK脉冲进行新一轮次的行列扫描。

当有事件产生时自动生成ReqSample和ScanCLK，立刻开始对事件的处理，大幅提高读出电路的速度。同时行扫描和列扫描均实现了跳过功能，可以进一步加快读出速度。因为列扫描结束生成新的ScanCLK，使得每一行的处理时间随着该行有效事件列数改变，事件率不再受到行扫描速度的限制，从而实现更高的事件率。

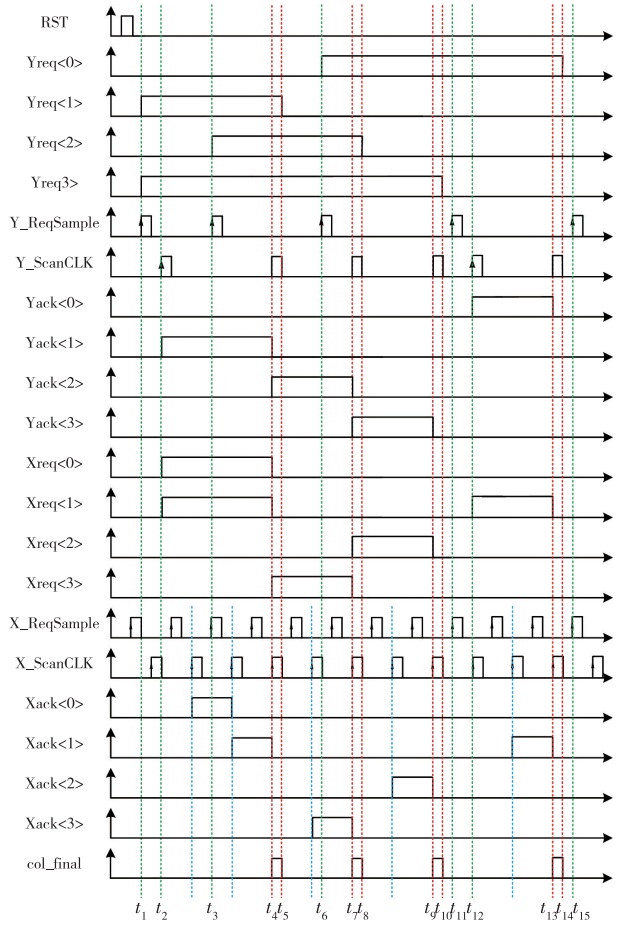



图5 异步时序图

## 2 数据输出方式的切换

### 2.1 两种数据输出方式的比较

当数据输出时钟频率固定时，在确保事件信息不丢失的前提下，输出数据量越小，则事件信息传输速度越快，从而直接提升EVS的帧率。

传统的数据输出方式在AER基础上输出事件信息[14-15]，将有事件像素的行地址、列地址、极性和时间戳信息依次输出。有效列输出方式是基于对事件信息$(x,y)$，$p$和$t$直接编码输出。对于一个$2^N\times 2^N$的阵列，每一个事件需要$N$ bit行地址、$N$ bit列地址、2 bit极性信息和$B$ bit时间戳。当一行有多个事件时，可以只输出一次行地址。假设一行有$M$个有效列，该输出方式一行的数据量为$N+(N+2+B)\times M$ bit。

另一种输出方式为逐列输出方式，它基于组编码方式输出[16]。对于一个$2^N\times 2^N$的阵列，直接输出所有列的极性信息和时间戳，在外部解码时根据极性信息的位置可以得出有事件列的列地址，除此之外，每一行都需要一个$N$ bit的行地址。该输出方式一行的数据量为$N+(2+B)\times 2^N$ bit。

逐列输出方式虽然节省了列地址信息，但是输出了无效列的极性和时间戳信息。然而当行事件密度较大时，列地址信息就会比无效列的极性和时间戳信息有更大的数据量。

当两种输出方式数据量相同时得到：

$$M=\frac{(2+B)\times 2^N}{(N+2+B)} \tag{1}$$

本次设计$N=6$，$B=4$，可得$M=32$。当一行中有多于32列有事件时，采用逐列输出方式数据量更小，反之采用有效列输出方式数据量更小。当最差情况即所有列都有事件时，采用逐列输出方式数据量仅为传统有效列输出方式的50%。

由公式(1)可得：

$$\frac{M}{2^N}=\frac{2+B}{N+2+B} \tag{2}$$

显然，$N$越大，$M/2^N$就越小。阵列越大，采用逐列输出方式更优。

本设计在列扫描电路前引入一个虚拟列，该列用来存储行地址，这样逐列输出方式每一列的事件信息为6 bit，有效列输出方式每一列的事件信息为12 bit，因此采用的列采样和扫描时钟也不同。

### 2.2 事件密度的判断

最优的方法是将两者结合，在事件密度小时采用有效列输出方式，在事件密度大时采用逐列输出方式。而事件密度相对大小，可以与公式(1)计算结果比较得出。

图6为行事件密度判断的电路图。行请求总线与每列的请求下拉NMOS相连，由固定偏置电流的上拉PMOS控制行请求总线的复位。由等效模型可知，行请求总线的电压值与一行中的有事件列数关系为：

$$V_{\mathrm{req}}=I\frac{R}{M} \tag{3}$$

式中，$M$为有事件列数，$M\neq 0$，若当$M=0$时，$V_{\mathrm{req}}=3.3$ V。

比较器负端接行请求总线电压$V_{\mathrm{req}}$，正端接外部配置的$V_{\mathrm{ref}}$。$V_{\mathrm{ref}}$的产生电路与行请求总线电压产生相同，控制开关由外部SPI配置，生成不同具有事件列数的基准电压。本次设计$M=32$，配置SPI〈0:31〉为高电平，SPI〈32:64〉为低电平，$V_{\mathrm{ref}}$与一行有32个有事件列时的$V_{\mathrm{req}}$相同。通过比较器结果可以得到事件密度的相对大小，$CMP_OUT=1$，事

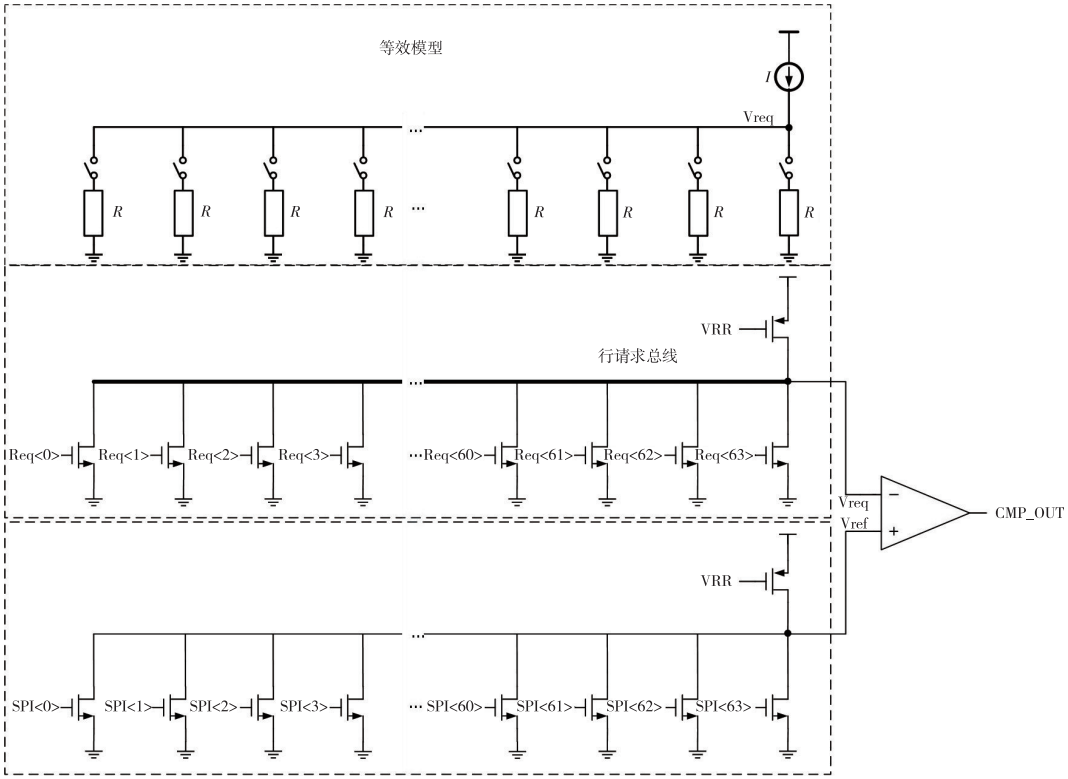



图 6　基于行请求总线的事件密度判断电路

件密度大，采用逐列输出方式；*CMP_OUT*=0，事件密度小，采用有效列输出方式。

## 3　电路仿真和测试结果

### 3.1　异步行列扫描电路仿真结果

模拟光强变化的像素输入仿真条件为：第 1 行的第 0 列、第 63 列像素输入相同的光强增强的变化，第 63 行第 0 列像素输入与第一行相同的光强增强的变化，第 63 行第 63 列像素输入光强减弱的变化。读出电路在 1 μs时完成初始化。仿真结果如图 7 所示。从事件产生到自动产生 ReqSample 脉冲间隔 1.2 ns，采样到行请求后生成 ScanCLK 脉冲，ReqSample 脉冲和 ScanCLK 脉冲间隔为 15 ns，脉冲宽度为 15 ns。$V_1$时刻第 1 行和第 63 行同时产生事件，行扫描在 $V_2$到 $V_3$对第 1 行进行处理，在 $V_3$到 $V_4$对第 63 行进行处理。行扫描器在处理完第 1 行后立刻对第 63 行进行处理，列扫描器在处理完第 0 列后立刻对第 63 列进行处理，实现对没有事件的行和列的跳过。

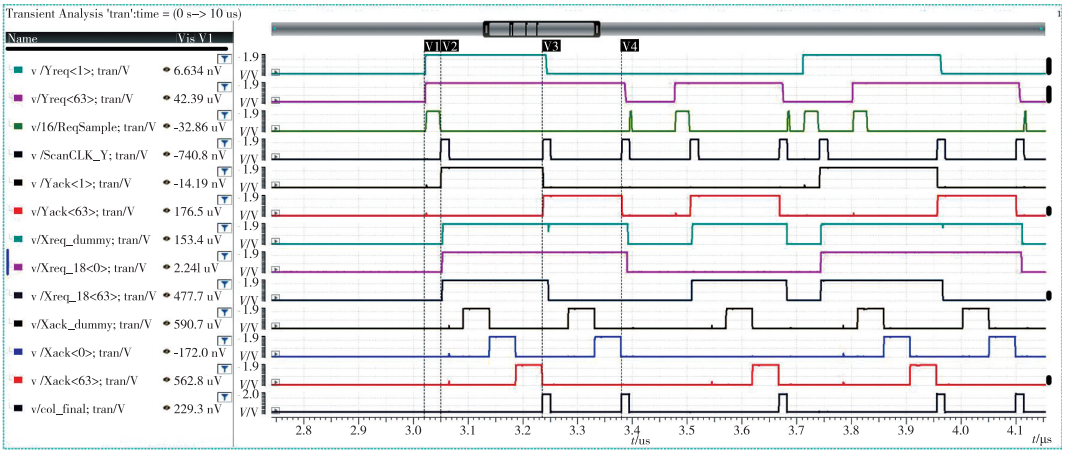



图 7　行列扫描异步仿真时序图

### 3.2 数据输出方式切换电路测试

在原有电路基础上添加事件密度比较器和数据输出切换模块，因为比较器的判断需要一定的时间，这就使得行列扫描电路需要等待比较器结果，所以比较器的速度尤为关键。

测试方法为在比较器负端输入 594.4 μV 和 896.1 μV 的方波，正端输入固定的 716.9 μV，测试比较器的精度和速度。表 1 为不同工艺角下的比较器延迟。取最差情况为 59.27 ns，因此行列扫描要先等待至少 60 ns 才可以开始工作。

模拟光强变化的像素输入仿真条件为：第 1 行的第 0 列到第 32 列，共 33 个像素输入相同的光强增强的变化，该行事件密度大；第 2 行第 0 列第 30 列，共 31 个像素输入与第一行相同的光强增强的变化，该行事件密度小。仿真结果如图 8。$V_1$ 和 $V_2$ 之间是对第 1 行的读出，该行事件密度大，比较器输出为高，故采用逐列输出方式，将所有列即〈0:63〉列逐个产生应答；$V_2$ 和 $V_3$ 之间是对第 2 行的读出，该行事件密度小，比较器输出为低，故采用有效列输出方式，只对有效列即〈0:30〉列产生应答。仿真验证了 EVS 读出电路工作正常，事件密度判断正确并切换为了正确的数据输出方式。

表 1 比较器在不同工艺角下的延迟（单位：ns）

| 工艺角 | $V_{IN}$/μV | |
|---|---|---|
| | 594.4～896.1 | 896.1～594.4 |
| tt | 22.37 | 39.27 |
| fs | 22.39 | 38.85 |
| ff | 28.39 | 28.13 |
| ss | 16.97 | 59.27 |
| sf | 22.43 | 39.56 |

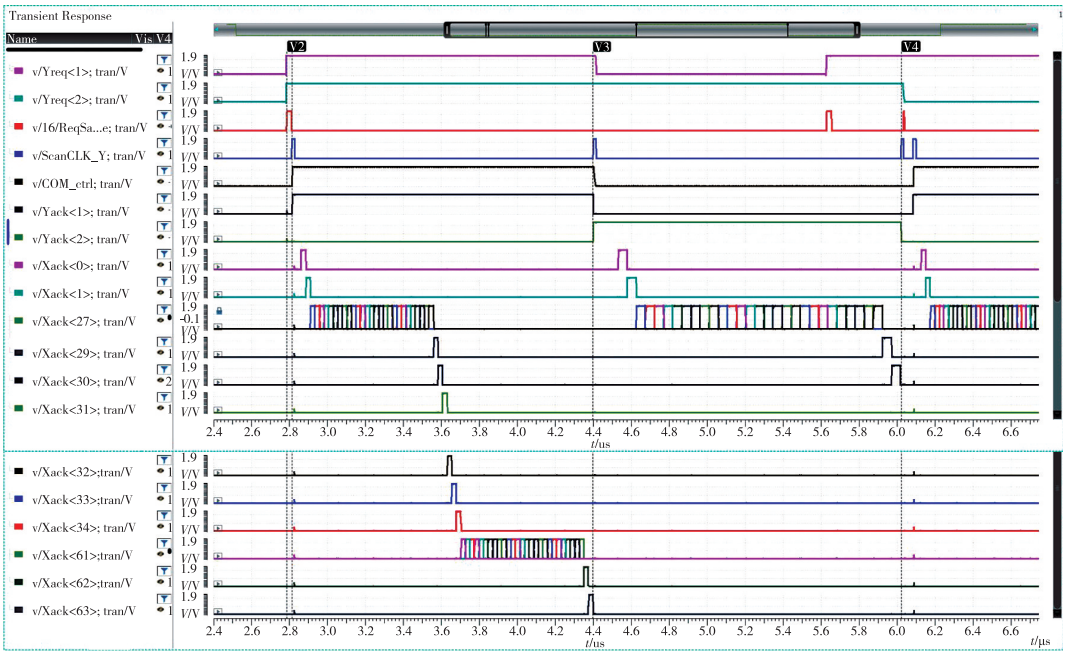



图 8 电路数据输出方式切换仿真时序图

## 4 总结

介绍了 EVS 读出电路中的行列扫描模块的工作原理，重点分析了异步时序的设计思路和实现方式。并在此基础上引入数据输出方式切换的功能，主要进行了两种输出方式数据量的计算和比较，并设计了一种基于行请求总线的事件密度判断电路来选择更优的输出方式。提出一种行列扫描的异步时序，并设计了一种基于该时序的 EVS 读出电路，解决了同步时序对事件处理不够及时的问题，同时提高了 EVS 整体的读出速度和事件率。

**参考文献：**

[1] 方应红，徐 伟，朴永杰，等. 事件视觉传感器发展现状与趋势[J]. 液晶与显示，2021，36(12)：1664-1673.
Fang Yinghong，Xu Wei，Piao Yongjie，et al. Development status and trend of event-based vision sensor [J]. Chinese Journal of Liquid Crystals and Displays，2021，36(12)：1664-1673.

[2] Nickells R W. The first steps in seeing [J]. Archives of Ophthalmology，1999，117(4)：550.

[3] Lichtsteiner P，Posch C，Delbruck T. A 128×128 120 dB

30 mW asynchronous vision sensor that responds to relative intensity change[C]// 2006 IEEE International Solid State Circuits Conference-Digest of Technical Papers, 2006: 2060-2069.

[4] Lichtsteiner P, Posch C, Delbruck T. A 128×128 120 dB 15 $\mu $s latency asynchronous temporal contrast vision sensor[J]. IEEE Journal of Solid-State Circuits, 2008, 43(2): 566-576.

[5] Posch C, Matolin D, Wohlgenannt R. An asynchronous time-based image sensor[C]// 2008 IEEE International Symposium on Circuits and Systems (ISCAS), 2008: 2130-2133.

[6] Berner R, Brandli C, Yang M, et al. A 240×180 10 mW 12 μs latency sparse-output vision sensor for mobile applications [C]// 2013 Symposium on VLSI Circuits, 2013: C186-C187.

[7] Finateu T, Niwa A, Matolin D, et al. 5.10 a 1 280×720 back-illuminated stacked temporal contrast event-based vision sensor with 4.86 μm pixels, Gepsreadout1.066, programmable event-rate controller and compressive data-formatting pipeline [C]// 2020 IEEE International Solid- State Circuits Conference-(ISSCC), 2020: 112-114.

[8] Guo M, Chen S, Gao Z, et al. A three-wafer-stacked hybrid 15-MPixel CIS 1-MPixel EVS with 4.6-GEvent/s readout, in-pixel TDC, and on-chip ISP and ESP function[J]. IEEE Journal of Solid-State Circuits, 2023, 58(11): 2955-2964.

[9] Guo M, Chen S, Gao Z, et al. A 3-wafer-stacked hybrid 15 MPixel CIS 1 MPixel EVS with 4.6 GEvent/s readout, in-pixel TDC and on-chip ISP and ESP function[C]// 2023 IEEE International Solid-State Circuits Conference (ISSCC), 2023: 90-92.

[10] 孔德磊, 方　正. 基于事件的视觉传感器及其应用综述[J]. 信息与控制, 2021, 50(1): 1-19.
Kong Delei, Fang Zheng. A review of event-based vision sensors and their applications[J]. Information and Control, 2021, 50(1): 1-19.

[11] 李家宁, 田永鸿. 神经形态视觉传感器的研究进展及应用综述[J]. 计算机学报, 2021, 44(6): 1258-1286.
Li Jianing, Tian Yonghong. Recent advances in neuromorphic vision sensors: A survey[J]. Chinese Journal of Computers, 2021, 44(6): 1258-1286.

[12] Xiang X, Zhu L, Li J, et al. Temporal up-sampling for asynchronous events[C]// 2022 IEEE International Conference on Multimedia and Expo (ICME), 2022: 1-6.

[13] Brandli C, Berner R, Yang M, et al. A 240×180 130 dB 3 μs latency global shutter spatiotemporal vision sensor[J]. IEEE Journal of Solid-State Circuits, 2014, 49(10): 2333-2341.

[14] Boahen K A. Point-to-point connectivity between neuromorphic chips using address events [J]. IEEE Transactions on Circuits and Systems Ⅱ: Analog and Digital Signal Processing, 2000, 47(5): 416-434.

[15] Dong S, Bi Z, Tian Y, et al. Spike coding for dynamic vision sensor in intelligent driving[J]. IEEE Internet of Things Journal, 2019, 6(1): 60-71.

[16] Son B, Suh Y, Kim S, et al. 4.1 A 640×480 dynamic vision sensor with a 9 μm pixel and 300 Meps address-event representation [C]// 2017 IEEE International Solid-State Circuits Conference (ISSCC), 2017: 66-67.

## 作者简介：

**葛晓龙**(2000—)，男，河南省平顶山市人，硕士研究生，主要研究方向为模拟集成电路设计；

**常玉春**(1973—)，男，教授，博士生导师，研究方向包括CMOS图像传感器及图像信号处理电路等。