光电技术及应用

DOI：10.16818/j.issn1001－5868.20250311001

基于FOG信号处理电路的SiP键合线仿真分析

王甲强[1*]，仇海涛[1]，贺　洋[2]，石海洋[2]

（1. 北京信息科技大学 高动态导航技术北京市重点实验室，北京 100101；2. 北京航天时代光电科技有限公司，北京 100094）

摘　要： 高精度光纤陀螺仪（FOG）的发展方向呈现集成化和小型化趋势，其核心目的在于通过结构优化实现器件微型化的同时保证测量精度的提升。文章基于系统级封装方式，将光纤陀螺信号处理电路的ADC、FPGA、DAC裸芯（DIE）通过键合线工艺集成至单一基板。针对金丝键合线的物理参数（线径、跨距、弧高）对信号完整性的极大影响，构建精细化电磁仿真模型，系统探究键合线几何参数与基板微带线宽度间的耦合效应对信号传输质量的影响机制。通过引入L9(3⁴)正交试验法，对四组关键参数组合开展多目标优化分析，得到针对FOG信号处理电路的SiP键合线及基板微带线最佳组合方案，为光纤陀螺信号处理电路的系统级封装集成化提供工程实践参考。

关键词： 光纤陀螺仪；键合线；回波损耗；插入损耗；正交化试验

中图分类号： TN253　**文章编号：** 1001－5868(2025)02－0327－09

Simulation Analysis of SiP Bonding Wires in FOG Signal Processing Circuits

WANG Jiaqiang[1], QIU Haitao[1], HE Yang[2], SHI Haiyang[2]

(1. Beijing Key Laboratory of High Dynamic Navigation Technology, Beijing Information Science & Technology University, Beijing 100101, CHN; 2. Beijing Aerospace Times Optical-Electronic Technology Co., Ltd., Beijing 100094, CHN)

Abstract: The development of high-precision fiber optic gyroscope (FOG) shows a distinct trend toward system integration and structural miniaturization. The primary objective is to achieve device miniaturization through structural optimization while maintaining high measurement accuracy. In this study, the ADC, FPGA, and DAC dies of a FOG signal processing circuit were integrated onto a single substrate using gold wire bonding technology within a system-in-package (SiP) framework. To address the substantial impact of the physical parameters of gold bonding wires (e.g., wire diameter, span, and arc height) on signal integrity, a high-fidelity electromagnetic simulation model was developed to systematically investigate the coupling effects between the geometric parameters of gold bonding wires and the width of substrate microstrip lines on signal transmission performance. An L9(3^4) orthogonal experimental design was employed to conduct multi-objective optimization across four groups of critical parameter combinations, yielding an optimal configuration of SiP bonding wires and substrate microstrip lines tailored for FOG signal processing circuits. These findings provide practical guidance for SiP integration in FOG signal processing circuits and valuable insights for engineering applications.

Key words: fiber optic gyroscope; bonding wire; return loss; reflection loss; orthogonal experiment

收稿日期：2025－03－11.

基金项目：国家自然科学基金项目(61703040).

*通信作者：王甲强

0 引言

光纤陀螺仪(FOG)是一种基于Sagnac效应的高精度角速度传感器。根据最新研究数据,实验室级FOG零偏稳定性已达0.000 1 °/h,商业产品覆盖0.000 5~10 °/h精度范围,其核心性能指标已达到或接近高性能惯导系统的理论极限。在精度需求逐步满足后,工程化应用中的体积约束、质量限制与成本控制等矛盾逐渐凸显,推动FOG向集成化方向发展成为当前研究的重要趋势[1]。

FOG现有集成化研究主要聚焦于光学子系统优化,包括基于光子集成回路(PIC)的光学器件集成方案与多层缠绕的环形敏感线圈集成技术[2-3]。相较之下,信号处理电路的小型化研究存在明显滞后,特别是在系统级封装(SiP)框架下的电路集成技术仍处于起步阶段[4]。值得关注的是,金丝键合线作为SiP互连体系的核心组件,其电气特性与力学行为直接影响高频信号传输质量与系统可靠性[5]。然而,现有文献关于FOG专用信号处理电路的金丝键合线建模仿真研究很少。

本文针对FOG信号处理电路SiP封装中的金丝键合线优化问题,在Ansys HFSS中建立三维电磁仿真模型,并通过参数优化分析方法,重点研究键合线物理参数(弧高、跨距、线径)与基板微带线宽度对信号完整性(SI)的影响规律,为FOG电路封装设计提供理论支撑[6]。

1 FOG信号处理电路及键合线特性分析

1.1 陀螺信号处理电路结构

光纤陀螺闭环检测电路主要是产生偏置调制以及数字相位阶梯波信号,施加到Y波导上,实现对光相位差信号的调制,同时完成光纤陀螺干涉信号的数字解调,实现对光纤陀螺系统的闭环控制,检测出光纤陀螺的相位差信号,并变成数字信号输出。信号处理电路如图1中实线部分所示,主要由探测器、前置放大器、A/D转换器、数字逻辑电路、D/A转换器、运算放大器等组成[7-8]。因光纤陀螺仪电路一般由分立器件构成,这使得其部分体积较大,很大程度上阻碍了光纤陀螺仪的发展[9]。

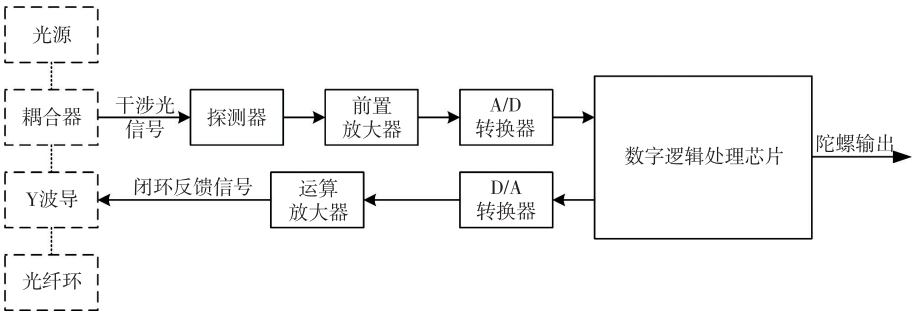


图1 光纤陀螺闭环电路图

本文将此光纤陀螺闭环电路中的信号处理电路的A/D转换器、数字逻辑处理芯片、D/A转换器的裸芯(DIE)采用SiP技术集成到单个基板[10],替代分立器件,从而达到缩小光纤陀螺体积的目的。

1.2 金丝键合线结构特征及关键参数

在SiP技术中最常采用键合线形式进行分立器件之间的信号传输,本研究采用的键合线物理模型如图2所示,通过键合线连接光纤陀螺仪的FPGA、ADC、DAC裸芯的焊盘(Pad)到基板微带线,进而进行信号传输[11]。键合线的等效电路模型可以由低通滤波器原型网络表示,如图3所示,该网络由两个并联电容器C,一个串联电阻器R和串联电感器L组成的低通滤波器网络来表示。该模型中起主要作用的是键合线的串联电感L,而并联电容C很小,可以用开路短截线近似求得,适当增加键合传输线的宽度以提高并联电容,可以在一定频带范围内补偿串联电感的作用[12]。

对于长为l、直径为d的键合线,其等效电感L和等效电容C分别可以参考公式(1)和(2):

$$L=\left(\frac{\mu_0 l}{2\pi}\right)\times\left[\ln\left(\frac{4l}{d}\right)+\mu_r\tan\left(\frac{4l}{d}\right)-1\right] \quad (1)$$

$$C=\varepsilon_r\varepsilon_0\left(\frac{A}{h_w}\right) \quad (2)$$

当键合线直径d与趋肤深度d_s之比满足$d/d_s<3.394$时,键合线等效电阻R可参考公式(3),即:

$$R=\left(\frac{4\rho l}{\pi d^2}\right)\times\cos\left[0.041\left(\frac{d}{d_s}\right)^2\right] \tag{3}$$

否则，电阻 R 可参考公式(4)，即：

$$R=\left(\frac{4\rho l}{\pi d^2}\right)\times\cos\left(0.25\frac{d}{d_s}+0.2654\right) \tag{4}$$

式中，μ_0 和 ε_0 是自由空间的磁导率和介电常数，μ_r 和 ε_r 是键合线的磁导率和介电常数，ρ 和 d_s 分别是键合线的电阻率和表面趋肤深度，A 是键合线的焊盘面积。

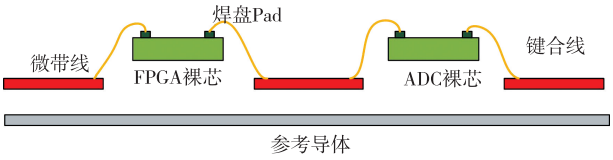


图 2　FOG 键合线物理模型

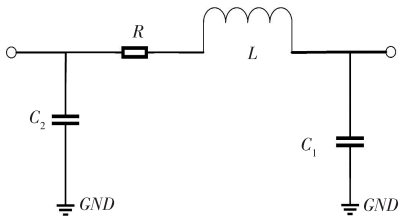


图 3　键合线等效电路模型

2　键合线参数对系统性能的影响规律

采用全波仿真分析软件 Ansys HFSS，对键合线互连电路的微波特性进行建模、分析，可以计算出不同尺寸的键合线互连电路的各个模型参数和微波传输特性[13]。表 1 展示了模型的主要信息。

表 1　模型主要信息

模型组成	材料	厚度/mm	介电常数
裸芯	Gallium_arsenide	0.104	12.9
基板	Rogers RT/duroid 5880(tm)	2.5	2.2
键合线	Gold	—	1
微带线	Copper	—	1

2.1　键合线随频率变化的整体趋势

为探究键合线几何参数对高频传输特性的影响规律，本节系统分析 0.1～3 GHz 频域内键合线散射参数（S 参数）的演变特征。如图 4 和 5 所示，当频率从 0.1 GHz 上升至 3 GHz 时，回波损耗 S_{11} 由 −48.682 dB 递增至 −21.420 dB，插入损耗 S_{21} 由 −0.014 dB 递减至 −0.097 dB，这表明随着频率的增加，信号传输质量在衰减。值得注意的是，在 3 GHz 临界频率点，S_{11} 仍优于 −20 dB 技术规范，S_{21} 衰减量维持在 −0.097 dB 以内（对应传输效率为 97.8%），表明键合线互连结构在宽频带范围内保持优良的信号完整性，此特性可以满足高速 FOG 跨芯片信号的相位一致性要求，为本研究提供了关键依据。

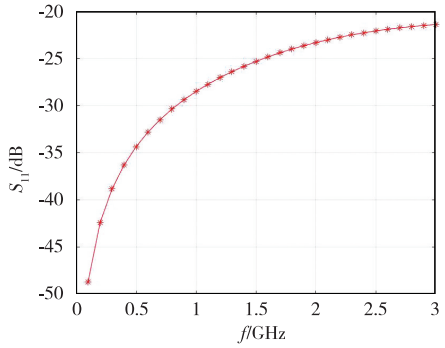


图 4　S_{11} 整体趋势图

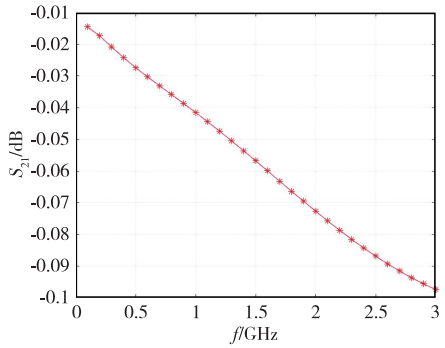


图 5　S_{21} 整体趋势图

2.2　键合线直径因素的影响

为表征键合线直径对高频传输损耗的耦合作用机制，采用基于参数化建模方法设计对照实验。在约束弧高 H 为 0.2 mm 与跨距为 0.8 mm 的条件下，构建直径 D 为 0.005～0.025 mm 五组梯度化实验样本，计算 0.1～3 GHz 频率范围内的散射参数矩阵，解析几何特征与传输损耗的映射关系，实验结果如图 6 和 7 所示。

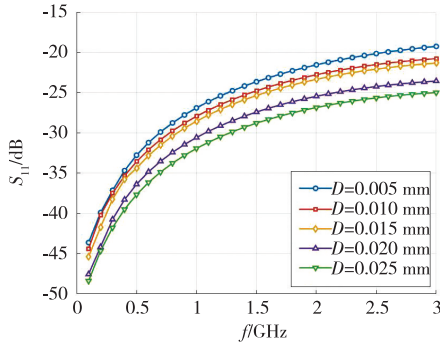


图 6　不同键合线直径下 S_{11} 趋势图

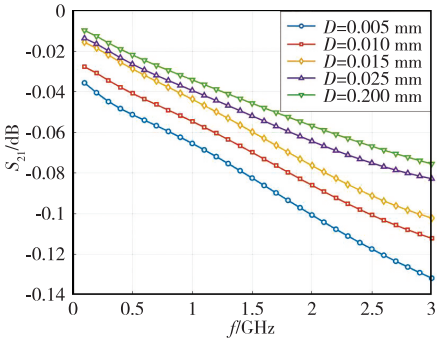


图7 不同键合线直径下S_{21}趋势图

如仿真结果所示，在不同直径下，随着频率增加，回波损耗S_{11}整体逐渐增大，插入损耗S_{21}减小，通过对比，得出同一频率点处回波损耗S_{11}随着键合线直径的增大而减小，插入损耗S_{21}随着直径D的增大而增大，表明键合线线径的增大显著改善了高频传输性能。该现象可通过导体欧姆损耗模型解释：

$$\alpha_c = \frac{R_S}{2Z_0} \propto \frac{1}{D\sqrt{f}} \tag{5}$$

式中，α_c为导体衰减常数；导体趋肤效应电阻$R_S = \sqrt{\pi f \mu_0 \rho}$与线径成反比，表明增大线径$D$可有效抑制趋肤效应引起的功率损耗[14]。

由宽频带S参数分析可知，键合线导体直径与信号传输效率呈正相关。基于本研究中光纤陀螺数字逻辑单元的核心工作频率为300 MHz，现重点分析该特征频点的传输特性，仿真结果如图8。

图8展示了300 MHz频点处散射参数随键合线直径的演变规律：当直径D由0.005 mm增至0.025 mm时，回波损耗S_{11}由−36.481 dB改善至−40.407 dB，插入损耗S_{21}由−0.043 dB提升至−0.017 dB，对应传输效率从99.0%升至99.6%。此规律可归因于趋肤深度δ与直径的尺度关系，即：

$$\delta = \sqrt{\frac{\rho_{Au}}{\pi f \mu_0}} \approx 4.18 \tag{6}$$

式中，$f = 300\ \text{MHz}$，$\rho_{Au} = 2.44 \times 10^{-8}\ \Omega\cdot\text{m}$。当$D \gg \delta$时，导体有效横截面积$A_{eff} \approx \pi D\delta$随$D$线性增大，从而降低单位长度电阻$R = \rho / A_{eff}$，抑制高频损耗。尽管增大线径可提升传输性能，但需权衡金线成本、可靠性及空间限制等工程约束。因此，本研究后续提出基于帕累托最优的多目标优化策略，通过量化性能增益与成本及可靠性代价的权衡关系，选择出最优方案。

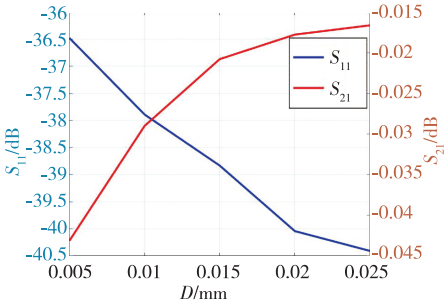


图8 300 MHz处S参数随直径变化趋势图

2.3 键合线跨距因素的影响

经过研究键合线直径D对信号传输质量的影响，本节系统研究键合线跨距L对传输损耗的影响机制。约束直径D为0.015 mm、弧高为0.8 mm，构建跨距为0.4～1.2 mm的梯度化实验样本，频率范围为0.1～3 GHz，计算S参数，表征跨距L与传输损耗的映射关系，仿真结果如图9和10所示。

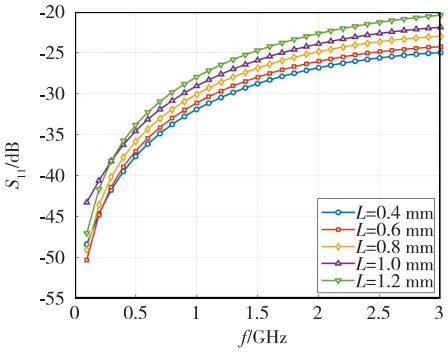


图9 不同键合线跨距下S_{11}趋势图

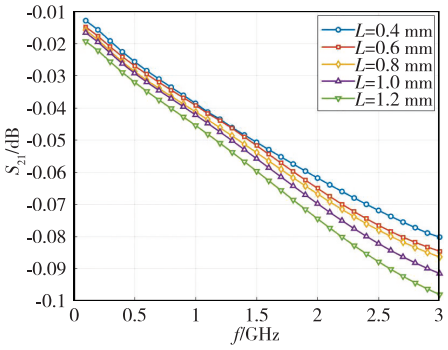


图10 不同键合线跨距下S_{21}趋势图

结果如图9和10所示，随着频率增加，回波损耗S_{11}在逐渐增大，插入损耗S_{21}在逐渐减小。当跨距L从0.4 mm增至1.2 mm时，在同一频率点处的回波损耗S_{11}在逐渐恶化，插入损耗S_{21}随跨距扩展呈现非线性衰减，这表明键合线跨距越大，信号传输质量逐渐变差。该现象可以归结为：

$$Z(L) = j\omega L_{self} + \sum_{k=1}^{N} j\omega M_k \tag{7}$$

式中，$L_{self}=\frac{\mu_0}{2\pi}L\left(\ln\frac{2L}{D}-1\right)$为键合线自感，$M_k$为相邻键合线互感。跨距增大导致自感线性增长（$L_{self}\propto L$），同时互感耦合系数$M/L_{self}$从0.18（$L$=0.4 mm）降至0.09（$L$=1.2 mm），引发信号路径相位失真（$\triangle\phi=\arctan(\omega L/Z_0)$）。

根据以上分析结果，基于本研究中光纤陀螺数字逻辑单元的核心工作频率为300 MHz，重点分析该频点处键合线跨距L对传输性能的影响，仿真分析结果如图11所示。

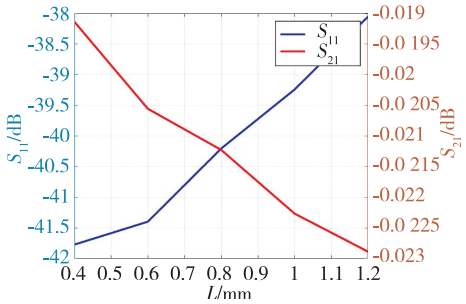


图11　300 MHz处S参数随跨距变化趋势图

由上图可知，在光纤陀螺FPGA的300 MHz工作频率下，回波损耗S_{11}由跨距L为0.4 mm时的−41.772 dB上升到1.2 mm时的−38.053 dB，插入损耗S_{21}由跨距为0.4 mm时的−0.019 dB衰减到1.2 mm时的−0.023 dB，对应传输效率也由99.56%减小到99.47%。由此可知，随着键合线跨距的增加，信号传输性能逐渐变差。因此，在工程设计过程中，要尽量减小SiP集成的键合线跨距以保证信号传输质量。然而，由于基板焊盘间距等因素的限制，需要进行优化分析以确定最佳方案。

2.4　键合线弧高因素的影响

键合线弧高也是影响信号传输的因素之一，通过建立直径D为0.015 mm和跨距L为0.8 mm的键合线模型，从而分析在0.1～3 GHz宽频带范围内弧高参数对传输特性的影响规律。通过仿真分析，得出实验结果如图12和13所示。在实验中分别建立了弧高H为0.1，0.15，0.2，0.25和0.3 mm，频率范围为0.1～3 GHz模型，如仿真结果所示，回波损耗S_{11}随频率的增加整体呈现增长趋势，插入损耗S_{21}随频率增加呈现递减趋势。而在同一频点处，随着弧高的增加，回波损耗S_{11}呈现明显递增趋势，插入损耗S_{21}呈现递减趋势，这些数据表明键合线弧高的增加会导致信号完整性的恶化，具体表现为电磁反射增强与传输效率降低的双重负面效应。

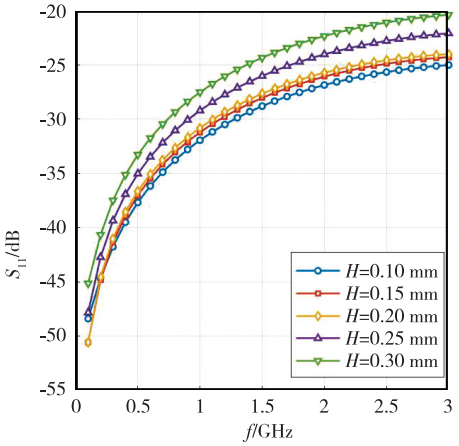


图12　不同键合线弧高下S_{11}趋势图

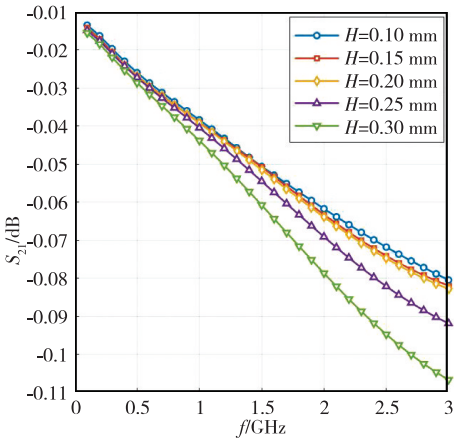


图13　不同键合线弧高下S_{21}趋势图

值得注意的是，弧高为0.25，0.3 mm的S_{21}随频率增加的衰减趋势更加迅速，这表明弧高超过0.25 mm会引起剧烈的信号传输损失。弧高对传输性能的影响源于几何结构变化引起的电磁耦合效应，相邻键合线间的寄生电容可表征为：

$$C_{coupling}=\frac{\varepsilon_0\varepsilon_r A}{d_{eff}} \tag{8}$$

式中，ε_0为真空介电常数，其值取8.854×10^{-12} F/m；ε_r为介质基板的相对介电常数，本研究中的ε_r=2.2；A为耦合区域有效面积；$d_{eff}=\sqrt{H^2+(L/2)^2}$为有效耦合间距，其随弧高$H$增大而显著增加。当弧高从0.1 mm增至0.3 mm时，有效间距d_{eff}扩大至41.2%，导致耦合电容$C_{coupling}$降低至24%，键合线自感$L_{self}=\frac{\mu_0}{2\pi}H\left(\ln\frac{4H}{D}-0.75\right)$增长58%，加剧高频相位延迟。这表明本研究中光纤陀螺SiP设计中，需要谨慎优化键合线的弧高参数，进而获得更优的传输性能。

基于上述分析，针对本实验中光纤陀螺系统的

FPGA 300 MHz频率的工作特性，为更准确地捕捉系统性能对键合线弧高的敏感性，将工作频率处的S参数随键合线弧高变化的趋势进行详细刻画，并通过仿真分析对其影响规律进行评估，结果于图14所示。由仿真结果可知，在本研究涉及FPGA的300 MHz核心工作频率下，回波损耗S_{11}随弧高增加呈现整体上升趋势，由弧高为0.1 mm时的−41.772 dB上升到0.3 mm时的−37.494 dB，插入损耗S_{21}呈现整体衰减趋势，由弧高为0.1 mm时的−0.019 7 dB下降到0.3 mm时的−0.022 dB。由此可知，随着键合线弧高的增加，信号传输性能逐渐变差。在光纤陀螺SiP集成中键合线弧高要尽量减小，以保证信号完整性，同时又考虑到电磁兼容性、工艺可行性等约束，因此，需要进行优化，选择出最佳方案。

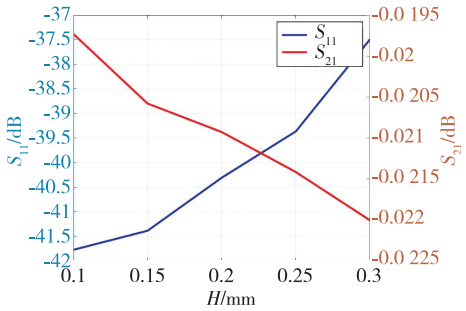


图14 300 MHz处S参数随弧高变化趋势图

2.5 微带线宽度因素的影响

在FPGA，ADC和DAC的裸芯通过金丝键合线实现基板互连的工艺框架下，除上文中探究的键合线几何参数外，基板微带线的几何特征参数同样构成影响高速信号完整性的关键因素。为此，本小节同样建立三维全波电磁仿真模型，重点探究与键合线焊盘直接互连的基板微带线宽度（W）对宽频带传输特性的作用机制。实验设计中固定键合线基本参数：线径D=0.015 mm、跨距L=0.8 mm、弧高H=0.2 mm，通过参数化扫描微带线宽度W，在0.1～3 GHz频段内系统分析S参数。仿真结果将揭示微带线宽度对信号传输的影响，为SiP设计中传输线几何参数的协同优化提供量化依据。

根据以上分析，固定键合线参数，构建微带线宽度W为0.05～0.1 mm的五组梯度化实验样本，计算S参数，仿真结果如图15和16所示。由图可以看出，在同一频点处，随着微带线宽度的增加，回波损耗S_{11}呈现明显递减趋势，插入损耗S_{21}呈现递增趋势。并且值得注意的是，S_{21}在微带线宽度为0.05和0.062 5 mm时衰减剧烈，表明微带线宽度低于0.075 mm时，微带线的传输效率大幅下滑，因此在实际工程中要考虑微带线宽度大于0.075 mm。

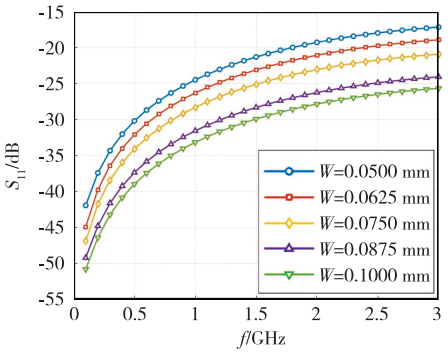


图15 不同微带线宽度下S_{11}趋势图

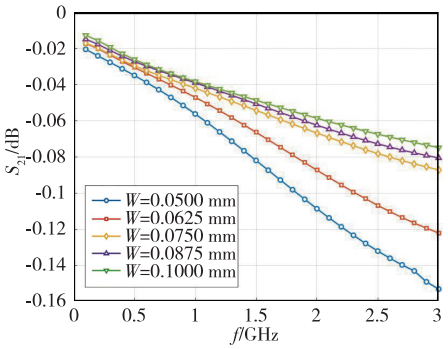


图16 不同微带线宽度下S_{21}趋势图

同时，取出本研究所述光纤陀螺FPGA工作频率下的S参数，如图17可知，随着微带线宽度的增加，0.1 mm的传输效率相较于0.05 mm时升了0.05%，因此在本设计中要考虑增大微带线宽度，但同时又因为基板面积有限，要考虑布线密度，为此将在后文对数据进行优化分析，进而选择出最佳方案。

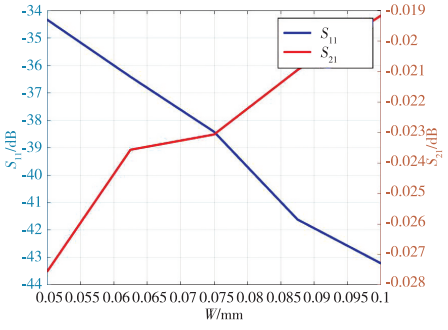


图17 300 MHz处S参数随微带线宽度变化趋势图

3 基于正交试验的键合线参数优化

正交化实验（Orthogonal Experiment）是一种通过设计实验来高效分析多个因素及其交互作用的

方法[15]。采用L9(3⁴)正交表设计实验，考察直径D、跨距L、弧高H及微带线线宽W对反射系数S_{11}和传输系数S_{21}的影响，进而分析得出传输效率最高的最佳组合。表2列出了进行参数优化的实验因子，从上文所述实验数据中选择出每组的最小值、中间值及最大值作为实验因子。表3列出了9组实验参数组合及其对应的S_{11}与S_{21}实测值。实验数据显示，S_{11}范围为－30.37～－40.87 dB，S_{21}范围为－0.111～－0.018 dB，表明参数变化对两指标均具有显著的调控作用。

表2　参数优化L9(3⁴)正交实验因子

因素	水平1	水平2	水平3
D	0.005	0.015	0.025
L	0.4	0.8	1.2
H	0.1	0.2	0.3
W	0.05	0.075	0.1

表3　正交参数实验设计及实测值

实验号	D/mm	L/mm	H/mm	W/mm	S_{11}/dB	S_{21}/dB
1	0.005	0.4	0.1	0.05	－30.372 296	－0.050 744
2	0.005	0.8	0.2	0.075	－36.898 981	－0.075 139
3	0.005	1.2	0.3	0.1	－35.827 713	－0.111 875
4	0.015	0.4	0.2	0.1	－39.444 864	－0.021 297
5	0.015	0.8	0.3	0.05	－31.331 243	－0.031 049
6	0.015	1.2	0.1	0.075	－38.893 062	－0.024 960
7	0.025	0.4	0.3	0.075	－35.329 997	－0.021 388
8	0.025	0.8	0.1	0.1	－40.873 018	－0.018 443
9	0.025	1.2	0.2	0.05	－35.211 748	－0.023 516

3.1　极差分析

如表4所示，通过计算各因素水平下S_{11}的均值及极差，发现弧高H对S_{11}的影响最为显著（极差R=2.95 dB），其次为直径D（R=2.77 dB）。其中，H_3(0.3 mm)和D_3(0.025 mm)分别使S_{11}达到最小值。如表5所示，S_{21}的极差分析结果表明，直径D对其影响占主导地位（R=0.058 dB），最优水平为D_3(0.025 mm)。其余因素（L，H和W）的极差均小于0.025 dB，影响较小。

表4　S_{11}的极差分析

因素	水平1 /dB	水平2 /dB	水平3 /dB	R/dB
D	－34.37	－36.56	－37.14	2.77
H	－36.71	－37.16	－34.21	2.95

注：表只列出了显著因素，不显著因素L，W方差分析结果未列出

表5　S_{21}的极差分析

因素	水平1 /dB	水平2 /dB	水平3 /dB	R/dB
D	－0.079	－0.026	－0.021	0.058

注：表只列出了主要因素，非主要因素L，W等分析结果未列出

3.2　方差分析

为验证各因素的统计显著性，对S_{11}和S_{21}分别进行方差分析，结果如表6和7所示。S_{11}：弧高H和直径D的影响显著（p<0.05），其平方和（SS）分别占总变异的38.2%和31.6%。S_{21}：仅直径D具有显著性（F=15.25），贡献率达53.0%。

表6　S_{11}的方差分析

因素	平方和（SS）	自由度	均方（MS）	F	显著性（p<0.05）
D	19.32	2	9.66	4.21	是
H	22.15	2	11.08	4.83	是

注：表只列出了显著因素，不显著因素L，W方差分析结果未列出

表7　S_{21}的方差分析

因素	平方和（SS）	自由度	均方（MS）	F	显著性（p<0.05）
D	0.006 1	2	0.003 05	15.25	是

注：表只列出了显著因素，不显著因素L，W等方差分析结果未列出

3.3　多目标优化与帕累托前沿

帕累托前沿是多目标优化中所有最佳妥协方案的集合，每个解代表一种独特的优化策略。为平衡S_{11}与S_{21}的优化目标，绘制帕累托前沿，如图18所示。实验8（S_{11}=－40.87 dB，S_{21}=－0.018 dB）位于前沿顶点，表明其同时实现最低反射损耗与最高传输效率。在以上分析基础上，进一步采用综合评分法（权重：S_{11}占比40%，S_{21}占比60%），实验8以满分（100分）被选为最优组合（表8）。权重分配原则是S_{11}已接近理论最优，实验数据显示所有S_{11}均小于等于－30.37 dB，最优值达到－40.87 dB，在此背景下S_{11}进一步优化边际效应较低，故赋予较低权重。而S_{21}值分布在－0.018～－0.112 dB之间，最优值和最差值差异显著，表明传输效率对参数变化敏感，需优先优化，故赋予较高权重。

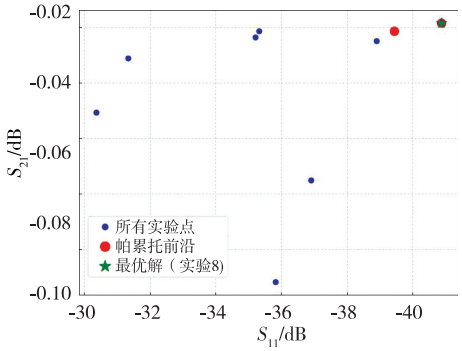


图18　S_{11}和S_{21}的帕累托前沿分析图

表8 综合评分表

实验号	S_{11}/dB	S_{21}/dB	S_{11}得分	S_{21}得分	综合得分	排名
1	−30.37	−0.051	0.0	57.4	34.4	8
2	−36.90	−0.075	63.5	39.4	48.3	6
3	−35.83	−0.112	53.3	0.0	21.3	9
4	−39.44	−0.021	90.4	96.8	94.2	2
5	−31.33	−0.031	8.5	86.2	54.6	5
6	−38.89	−0.025	85.1	92.6	89.7	3
7	−35.33	−0.021	50.5	96.8	78.9	4
8	−40.87	−0.018	100.0	100.0	100.0	1
9	−35.21	−0.024	49.4	93.6	75.7	7

通过正交实验与多目标分析，确定最佳参数组合为方案8：D=0.025 mm（即1 mil金线），L=0.8 mm，H=0.1 mm，W=0.1 mm。该组合下，S_{11}=−40.87 dB，S_{21}=−0.018 dB，综合性能最优。本部分验证了直径对传输效率的核心作用，为光纤陀螺SiP设计提供了理论依据，并将此最佳实验组合应用到光纤陀螺信号电路的SiP设计中，如图19所示。

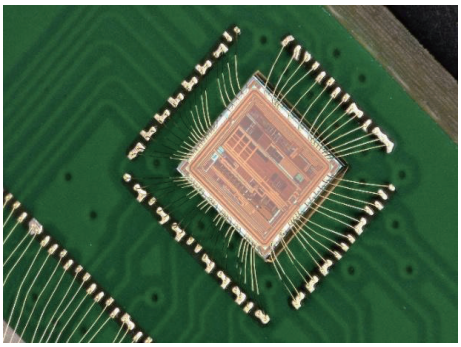


图19 最优方案实际工程图

4 总结

为缩小光纤陀螺仪的体积，本文采用SiP技术集成光纤陀螺信号处理电路的ADC，FPGA和DAC于一体。由于各裸芯之间采用金丝键合线进行信号传输，键合线的物理参数（线径、弧高、跨距）及基板微带线宽度会影响信号传输质量，因此将全波电磁仿真建模方法引入到光纤陀螺信号处理电路的SiP集成领域，并提出基于参数优化的键合线布局改进方案，得到最佳参数组合为D=0.025 mm（即1 mil金线），L=0.8 mm，H=0.1 mm，W=0.1 mm，在该组合下，S_{11}=−40.87 dB，S_{21}=−0.018 dB，综合性能最优，为工程实现提供了理论依据及实际指导，进而提高了光纤陀螺信号处理电路SiP集成系统的信号完整性。

参考文献：

[1] 胡建帮，王贵腾. 光纤陀螺仪的原理、应用及发展[C]// 2023年全国智能导航技术研讨会论文集. 2023：19-24.
Hu Jianbang, Wang Guiteng. The principle, application and development of fiber optic gyroscope[C]// Proceedings of the 2023 National Symposium on Intelligent Navigation Technology. 2023：19-24.

[2] 雷 明，李豪伟，于晓之，等. 集成化光纤陀螺发展现状及趋势[J]. 半导体光电，2022，43(4)：666-671.
Lei Ming, Li Haowei, Yu Xiaozhi, et al. Development status and trend of integrated fiber optic gyroscope [J]. Semiconductor Optoelectronics, 2022, 43(4)：666-671.

[3] Sanders G A, Strandjord L K, Williams W, et al. Improvements to signal processing and component minaturization of compact resonator fiber optic gyroscopes [C]// Proceedings of the DGON Inertial Sensors and Systems Conference (ISS), 2018：1-22.

[4] 李 搏，李健壮，黄晓宗. 小尺寸数字闭环光纤陀螺信号处理电路[J]. 中国惯性技术学报，2017，25(3)：356-359.
Li Bo, Li Jianzhuang, Huang Xiaozong. Signal processing circuit of small-sized digital closed-loop FOG[J]. Journal of Chinese Inertial Technology, 2017, 25(3)：356-359.

[5] Zhou H, Zhang Y, Cao J, et al. Research progress on bonding wire for microelectronic packaging[J]. Micromachines, 2023, 14(2)：432.

[6] 沈仕奇. 系统级封装中的键合线互连电路的优化设计[J]. 集成电路应用，2024，41(1)：65-67.
Shen Shiqi. Design and optimization of bonding wire interconnect circuits in system level packaging[J]. Application of IC, 2024, 41(1)：65-67.

[7] Yang D. Technology research of digital closed-loop fiber-optic gyroscope[J]. Applied Mechanics and Materials, 2012, 241/244：1056-1059.

[8] Lu J, Pan X, Ying J, et al. A kind of integrated method discuss of FOG signal processing circuit[J]. Proc. SPIE, 2014：92972O.

[9] Zhao Y, Tang R, Zhang X, et al. A fiber optic gyroscope based on integrated optoelectronic devices[J]. Proc. SPIE, 2023, 12968.

[10] Wang H, Ma J, Yang Y, et al. A review of system-in-package technologies：Application and reliability of advanced packaging[J]. Micromachines, 2023, 14(6)：1149.

[11] 赵 科，李茂松. 高可靠先进微系统封装技术综述[J]. 微电子学，2023，53(1)：115-120.
Zhao Ke, Li Maosong. An overview of high reliability advanced microsystem packing technologies [J]. Microelectronics, 2023, 53(1)：115-120.

[12] Wang T P, Lu Y F. Fast and accurate frequency-dependent behavioral model of bonding wires[J]. IEEE Transactions on Industrial Informatics, 2017, 13(5)：2389-2396.

[13] 杨玲玲，孙　玲，孙海燕. IC封装中键合线传输结构的仿真分析[J]. 电子与封装，2014，14(9)：1-4，24.
Yang Lingling，Sun Ling，Sun Haiyan. Simulation analysis of bond wire transmission structure in IC package [J]. Electronics & Packaging，2014，14(9)：1-4，24.

[14] Yuile A，Schulz A，Müller J，et al. Analysis of selective bonding processes using reactive multi-layers for system integration on LTCC based SiPs [J]. Microsystem Technologies，2022，28(9)：1995-2009.

[15] 李峻光，王　霄，乔　俊，等. 红外探测器芯片高可靠性键合工艺研究[J]. 半导体光电，2024，45(1)：117-121.
Li Junguang，Wang Xiao，Qiao Jun，et al. High-reliability bonding process of infrared detector chip[J]. Semiconductor Optoelectronics，2024，45(1)：117-121.

作者简介：

王甲强(1997—)，男，宁夏回族自治区隆德县人，硕士研究生，主要研究方向为导航制导与控制、光纤陀螺系统级封装；

仇海涛(1974—)，男，山东省临沂市人，博士，副研究员，主要研究方向为导航制导与控制。