光电技术及应用

DOI：10.16818/j.issn1001－5868.20250421001－王之傲

盖革模式单光子探测器的低盲时间读出电路设计

王之傲[1,2]，马英杰[1*]，刘俊良[3]，黄松垒[1]，李　雪[1]，龚海梅[1,2*]

（1. 中国科学院上海技术物理研究所，上海 200083；2. 上海科技大学 信息学院，上海 201210；
3. 山东大学 信息科学与工程学院，济南 250100）

摘　要： 基于0.18 μm CMOS混合信号工艺，设计了一款8×8阵列结构的读出集成电路（ROIC），适用于盖革模式InGaAs/InP雪崩光电二极管阵列。该读出电路具备帧内自由异步多回波探测的功能。电路像元中心距为100 μm，集成了电容式主动淬灭电路和14位时间数字转换器（TDC），可实现4 μs的帧周期长度和1 ns的时间分辨率。相较于其他多回波探测方案，所设计电路通过引入像素SRAM阵列和双模式触发器阵列，实现在较小像素中心距下的单帧内像素自恢复并连续探测三次光子回波的探测。采用16通道并行输出架构，在125 MHz读出时钟频率下，系统数据读出时间为1.34 μs。有效探测时间占比最高达75%，表明该结构在准连续盖革模式探测领域具有一定优势，能够实现全时域范围内较低盲区的光子检测。

关键词： 激光雷达；盖革模式APD；3D成像；时间数字转换器；多回波探测

中图分类号： TN432　**文章编号：** 1001－5868(2026)01－0124－07

Towards Blind Time-Free Framed Readout Circuit for Geiger-Mode Single Photon Avalanche Photodiode Array

WANG Zhiao[1,2], MA Yingjie[1], LIU Junliang[3], HUANG Songlei[1], LI Xue[1], GONG Haimei[1,2]

（1. Shanghai Institute of Technical Physics Chinese Academy of Sciences, Shanghai 200083, CHN; 2. School of Information Science and Technology, ShanghaiTech University, Shanghai 201210, CHN; 3. School of Information Science and Engineering, Shandong University, Jinan 250100, CHN）

Abstract: An 8×8 framed readout integrated circuit (ROIC) for a Geiger-mode InGaAs/InP avalanche photodiode array with a pixel pitch of 100 μm was designed using a 0.18 μm CMOS mixed-signal process. The design incorporates a capacitive active quenching circuit and a 14-bit time-to-digital converter, achieving a range gate duration of 4 μs with a time resolution of 1 ns. Compared with other multiple-echo-detection ROICs, the proposed design introduces pixel SRAM arrays and a dual-mode flip-flop array, enabling multiple laser-echo timing capability within a reduced pixel pitch. A short readout time of 1.34 μs was realized through a 16-channel output architecture operating at a readout clock frequency of 125 MHz. Furthermore, a duty cycle of up to 75% for the range gate time was achieved, demonstrating the potential of this design for quasi-continuous Geiger-mode detection with low blind time across the entire time domain.

Key words: LiDAR; Geiger mode APD; 3D imaging; TDC; Multi-echo detection

收稿日期：2025－04－21.

基金项目：国家自然基金项目（62274169，62175250）.

* **通信作者：**马英杰，龚海梅

0　引言

单光子探测器是一种有极高光信号探测灵敏度的光电探测器。尤其是近年来量子信息技术、自动驾驶技术以及荧光成像技术的快速发展，单光子探测器在稀疏光子探测领域受到了越来越多的关注[1-2]。针对当前主流的近红外波段三维单光子成像技术，InGaAs/InP GmAPD阵列探测器通过记录首个返回激光光子触发的雪崩像素飞行时间（ToF）信息实现测距，例如像素间距50 μm的128×32阵列[3]和256×64阵列[4]。同步读出电路（ROIC）被广泛用于GmAPD阵列，其工作模式为每帧将所有像素设置为探测状态，在经过一定的帧周期时间后统一将探测器进行复位，随后通过多并行通道同步输出时间信息[5]。当采用10～100 kHz中等帧率（典型探测门控时间长度为1～10 μs）时，每帧仅能记录一个由光信号或暗电流触发的雪崩事件。相比之下，异步ROIC是针对光子计数机制的长距离自由空间激光通信应用提出的[6-7]。其APD像素可独立运行、淬灭，并对光子飞行时间进行量化和输出，像素刷新率高达500 kHz[8]。

然而，尽管异步探测模式的电路能获得很高的探测时间占比，但其存在高功耗与传输带宽不足的缺陷，这也限制了目前报道的最大阵列规模仅为32×32[9]。相较而言，采用大像素阵列的帧同步ROIC更适用于高空间分辨率三维激光成像。然而，由于缺乏自复位功能，等待下一帧统一复位期间的全局盲区不可避免，此期间GmAPD像素处于失能状态，将丢失所有入射信号光子[10]。此外，现有同步ROIC的首光子成像机制也制约了传感器光子动态范围，在实际激光雷达应用中，常出现目标信号到达前环境背景光或后向散射激光光子导致的饱和现象[11-12]。

本研究提出一种8×8 InGaAs/InP GmAPD阵列混合模式ROIC，其所有像素在单帧内异步运行，但同步输出，能够在一帧内探测三次光子回波信号。相较于其他多回波电路采用的寄存器组存储数据结构[13-14]，所设计的电路采用随机存储器阵列（SRAM）和双模式移位寄存器的结构进行多回波的数据缓存，适合在面积较小的像素中进行布置，也为进一步缩小像素中心距提供了一种解决方案。

1　读出电路模块设计

图1展示了GmAPD ROIC的整体架构，该架构由延迟锁相环（DLL）时钟生成电路和8×8像素电路组成。64个像素被划分为16个并行输出通道，每4个像素串联构成一个通道。每个像素电路单元集成有控制逻辑、有源淬灭电路（AQC）、移位寄存器和缓冲存储器。

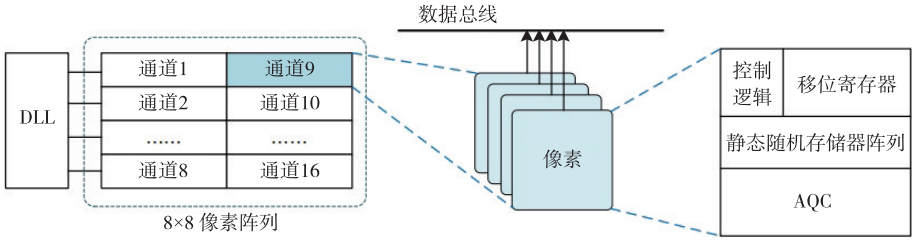


图1　GmAPD读出电路的全局架构

图2为有源淬灭电路的详细原理图。为适配具有不同光敏区设计及反向击穿电流-电压（*I-V*）特性的InGaAs/InP GmAPD阵列，该电路引入带可调参考电压的快速比较器（工作于5 V电压域），通过与淬灭晶体管配合来检测GmAPD的雪崩电流。复位充电时间控制器与死区时间控制器则通过周期性充放电操作实现GmAPD像素的自运行模式。

可配置时间复位充电电路的设计难点在于前级死时间控制电路发出的复位脉冲脉宽相当窄，难以被触发器正常捕获。为解决该问题，将死时间控制模块输出的复位脉冲输入触发器的D端，而将经过一小段延迟之后的复位脉冲输入触发器的时钟端。通过这一设计，可以将较短的复位脉冲锁存到D触发器中。被锁存后的复位脉冲再经过计时电路进行计时，在计时结束后将异步计数器全部复位，从而停止对GmAPD的充电过程。

为实现高精度时间测量并扩展帧周期时间长度，本设计采用两级级联时间数字转换器（TDC）结构。粗计数级采用四相时钟采样TDC结合真单相时钟（TSPC）寄存器，这种配置最大限度地降低了触发延迟和功耗，可实现1 ns的精细时间分辨率。同时，粗计数级采用10位线性反馈移位寄存器（LFSR）阵列替代常

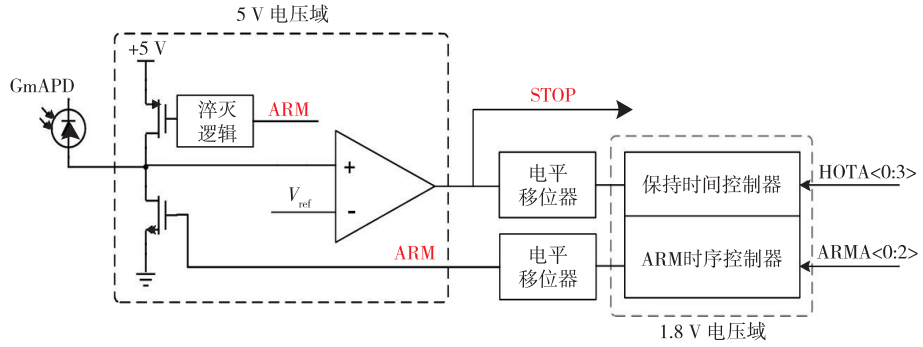


图 2 TDC 和像素内存储电路的结构

规计数器,LFSR 阵列能确保每次进位操作仅发生单比特翻转,能够有效降低计数误差。相比于常规的计数器,LFSR 计数器在反馈回路中添加了线性反馈函数,对计数器中的数据在反馈环路中进行异或操作,确保每次进位时只有一位发生翻转,在降低电路整体的动态功耗的同时,也降低误码概率。LFSR 计数器的电路设计如图 3 所示。

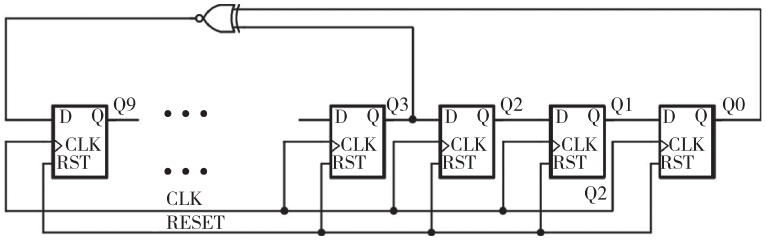


图 3 高段位 TDC 使用的 LFSR 触发器结构

细计数段的 TDC 则采用真单相时钟触发器(TSPC)构成的时钟插值结构。由于传统的触发器本质上由两相时钟驱动,并且包含晶体管的数量较多,通常触发器内部的晶体管数量都在 20 个及以上。尽管传统静态触发器结构锁存的信号具有更好的稳定性,但是晶体管数量过多会导致硬件成本上升、动态功耗增加,尤其是会带来充放电节点较多的问题,对时间敏感的 ToF 量化功能造成一定影响。针对上述的问题,所设计的细计数段位 TDC 采用 TSPC 触发器作为计时模块。TSPC 触发器的结构示意图如图 4 所示。

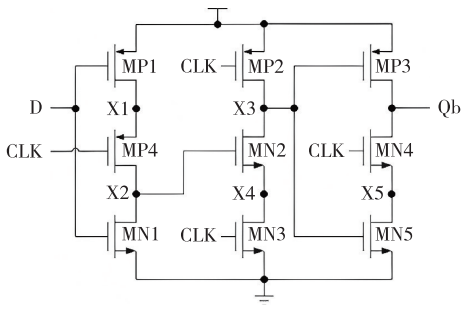


图 4 TSPC 触发器结构

为实现单帧内像素级多回波测量能力,本文提出一种带存储-传输复用结构的像素级存储器。该存储器通过双模式触发器阵列(DMFA)配合两个 14 位静态随机存储器阵列(SRAM Array),可存储并输出最多三次激光回波的时间量化信息。像素电路的架构如图 5 所示。

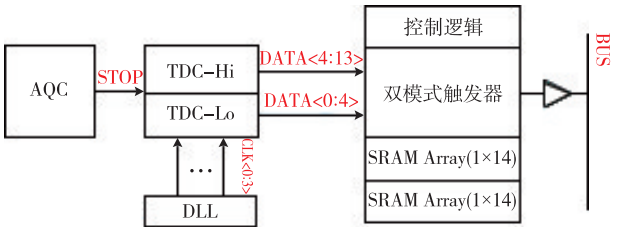
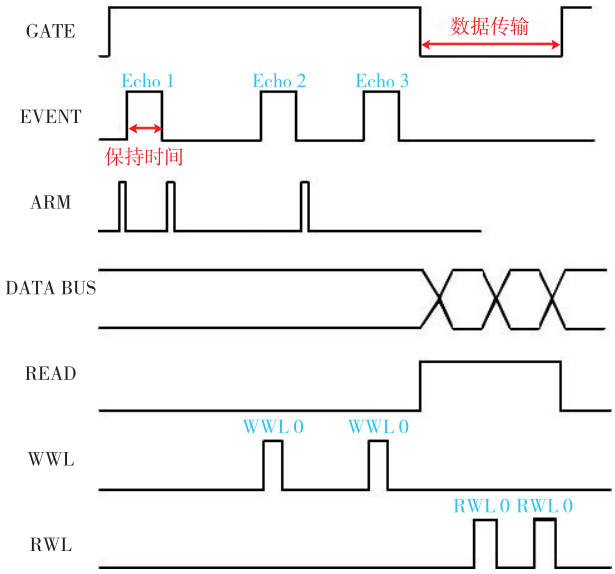


图 5 像素电路的架构

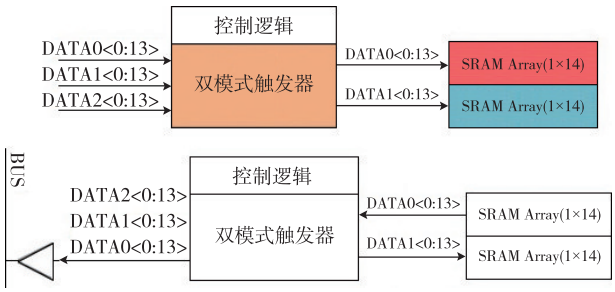
2 读出电路逻辑设计

图 6(a)展示了 ROIC 的时序原理图。其中 EVENT 信号表示 InGaAs/InP GmAPD 像素产生的雪崩事件信号,ARM 信号用于使能 GmAPD 的过偏压充电。GATE 信号控制一帧的持续时间,最大可达 $2^{12}T_{bin}$(当 T_{bin} 为 1 ns 时对应 4 μs)。比较器采用 5 V 电压域下的两级运算放大器结构,通过优化晶体管宽长比提升第二级放大器的电流驱动能力,从而使淬灭单元的响应速度提高至仿真验证的 1 ns 以内(低于 TDC 时间分辨率)。为适应探测器阵列在不同工作条件下的暗计数特性,采用 3 位调节码

HOTA<0:2>控制死区时间模块，并通过截取该脉冲生成 ARM 信号（其自动复位淬灭逻辑的功能由 3 位调节码 ARMA<0:2>控制）。该架构可实现像素在帧内异步自由运行。为降低功耗并提升 SPAD 淬灭深度，AQC 采用 5 V 与 1.8 V 双电压域架构，通过交叉耦合电平转换器实现域间电压转换。



（a）电路全局时序



（b）写入和读出过程中的数据流向

图 6　电路时序与数据流向

在多回波功能的实现中，关键在于存储每个像素内多个回波的时序信息并通过总线串行输出数据。目前报道的多回波系统大多采用三组触发器作为存储阵列[15-16]，这种方法降低了时序设计的复杂度，并且可以通过对同步门控单回波探测电路的简单改进得到。然而，随着对探测距离要求的提高，高时间分辨率和多回波探测会导致数据总量增加。当使用触发器进行数据存储时，将造成显著的芯片面积增大和动态功耗上升，给像素尺寸缩减和阵列规模扩展带来挑战。

多回波探测逻辑部分的电路工作流程如下。在探测器待测阶段和淬灭阶段，外部控制的使能信号一直处于高电平，主动淬灭电路和量化、存储电路处于探测运行状态。当每一帧 EN 高电平的上升沿到来时，TDC 开始计时，同时将所有的 SRAM 模块恢复为低电平状态。当探测到第一次光子回波信号时，主动淬灭电路对探测器进行淬灭，同时 EVENT 电平升高。EVENT 信号的上升沿会被传输到 TDC 的 STOP 端口，同时 EVENT 的上升沿会经过约 0.5 ns 的延时单元后被传输到 DMFA 的输入端。经过这一过程，第一次光子回波信号的量化数据就会被采集到 DMFA 中，同时回波计数状态机在完成第一次光子回波的探测之后会进入下一状态。同时第一组 SRAM 的字线会被打开，第一次光子回波的时间量化信息会被同时存储在 DMFA 和 SRAM 中。当第二次光子回波信号到来时，TDC 将继续将量化之后的数据传输到 DMFA 中。由于 DMFA 已经存储了上一次光子信号回波的量化数据，需要打开第二组 SRAM 存储器的字线并关闭第一组 SRAM 的字线，将第二次光子回波信号的数据存入 SRAM 中。此时 DMFA 和第二组 SRAM 中存储的是第二次光子回波的量化信息。当第三次光子回波到来时，第二组 SRAM 的字线将会关闭，量化完成的数据将不会再储存到任意一组 SRAM 中，量化数据被直接存储在 DMFA 中，等待后续进入传输状态时直接输出。同时，状态机回到初始状态，在状态机的控制下探测器的自动充电复位被停止，TDC 被复位并停止计数直到下一帧的 EN 信号上升沿到来时才会重新开始工作。DMFA 具体结构如图 7 所示。

当一帧结束时 EN 信号会在外部时序的控制下变成低电平，此时像素进入传输状态。在传输过程中信号是以串行输出的模式经由总线传输到片外，而本工作中设计的 ROIC 是由四个像素一组共用一条总线，在传输时依次扫描读出四个像素内共十二次回波的量化信息。为了尽可能减少外部时序的提供，本工作的 ROIC 传输过程中的字信号在像素内部生成，每一组信号传输完成时传输计数器会发出一个传输时钟长度的高电平脉冲，驱动回波次数状态机进入下一组数据的传输。传输的过程和写入的过程呈倒序。首先，当像素进入传输状态时，DMFA 也会进入传输状态。第一组经由总线被传输到片外的数据是第三次回波的量化信息，这一组数据没有在 SRAM 中进行存储，而是直接存储在

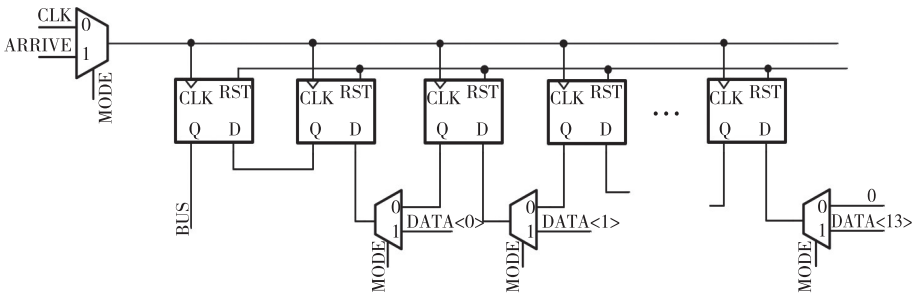


图7 双模式寄存器阵列(DMFA)的结构示意图

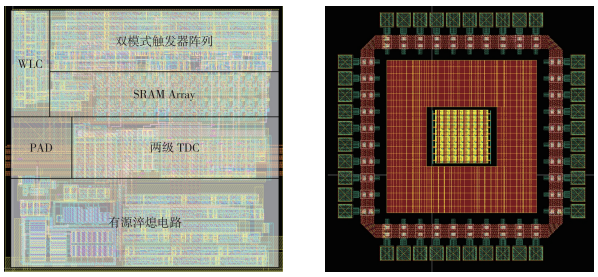
DMFA中。当DMFA切换到传输模式时,数据可以直接由读出时钟控制,经过串并转换串行输出到总线上。第二组数据则是第一次光子信号的量化数据,由于这一组数据存储在SRAM中,而SRAM的驱动能力有限,无法直接驱动内部存储的信号传输进入DMFA中等待传输,需要先对位线预充电再进行读出。当第一组数据传输结束的脉冲发出时,首先停止对SRAM读位线的充电,然后再打开SRAM的读位线,设置DMFA的模式为写入模式,最后给DMFA提供一个上升沿,将读取到SRAM读位线上的数据写入DMFA中。上述过程之间每一步都需要提供一定时间的物理延迟,避免产生SRAM中的数据没有被读出或者数据没有被正常写入DMFA中的误码状况产生。通过重复这一过程,两组SRAM中的数据就全部完成了经由总线的传输过程。

由于四个像素共用一条输出总线,需要依次扫描输出每个像素的数据。在每个像素内设置一个READ信号,当前一个像素的三组数据全部传输完成时,后一个像素的READ信号就会被抬高到高电平,使得后一个像素进入传输状态。各通道首个像素的初始状态由外部信号控制。为满足时序电路约束条件(如保持时间和建立时间),实际设计中需根据仿真结果插入延迟单元,以确保读出时序正确。

3 电路版图和仿真结果

该ROIC整体规模为8×8共64个像素,且像素内包含TDC和多回波存储控制电路,需要铺设电源网络以防止距离电源较远的像素发生电源跌落。在像素中预先用顶层金属和次顶层金属铺设电源网络并连接到3.3 V,1.8 V和地电位三个电位,然后在电路整体版图中铺设电源网络并与像素中的电源网络连接。

如图8所示,除了电源网络外,每个像素中的TDC都需要为其提供四相分相时钟。为了保证多相时钟信号到达每个像素时的延迟一致,还需要在整体电路中铺设H型时钟树网络。在铺设时钟树时,需要在每个像素单元周围留下5 μm宽的时钟线布线通道,在布线通道中单独布置时钟树布线和缓冲器。同时,对四条时钟线进行等间隔排布,既保证四相时钟能同时到达像素内,也能避免像素内的信号对时钟信号产生串扰。最后,在电路外围布置焊盘和ESD电路,左右两侧布置16条总线信号的输出引脚,上下两侧布置控制信号和时钟电路的输入引脚,共计40个引脚,读出电路版图总尺寸为3.8 mm×3.8 mm。



(a) 单像素版图结构 (b) 读出电路全局版图

图8 电路版图

由于器件参数与理想电路的仿真存在差异,TDC时间分辨率在不同场景下会偏离理想值,表现为差分非线性(DNL)和积分非线性(INL)特性。通过仿真并对DNL进行积分,可同步获得积分非线性特性,如图9所示。实测结果显示:DNL范围为−0.6~0.9 LSB,INL范围为−1.1~1.5 LSB,符合设计指标要求,可以用于时间分辨率为1 ns的光子飞行时间量化。

为验证电路功能,对包含四个像素的单个通道进行时序仿真。仿真中采用InGaAs/InP GmAPD像素的等效SPICE模型,以模拟其动态*I-V*特性。所采用的GmAPD电流激励分别设定在550 ns,800 ns和1 270 ns三个时刻,如图11所示。串行输出

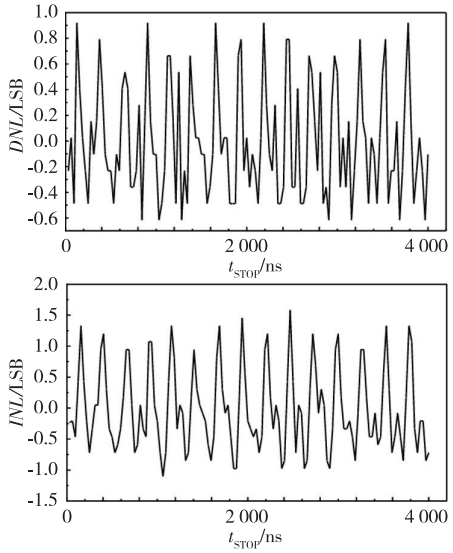


图 9　TDC 的 DNL 和 INL 仿真结果

数据采用温度计码和 LFSR 码分别对低段位 4 位数据和高段位 10 位数据进行编码：

550 ns：编码数据为 01010001010110，解码时间为 550 ns。

800 ns：编码数据为 00100011100110，解码时间为 800 ns。

1 270 ns：编码数据为 00100011100110，解码时间为 1 270 ns。

这些结果验证了电路对三个回波的成功检测与精确量化。需特别说明的是，仿真采用的读出时钟频率为 125 MHz。当单次检测窗口跨度为 4 μs 时，单个通道完成全部数据传输耗时约为 1.34 μs。考虑像素死时间对有效探测时间占比的影响，在整个时域上可实现的有效探测时间占比如图 10 所示。

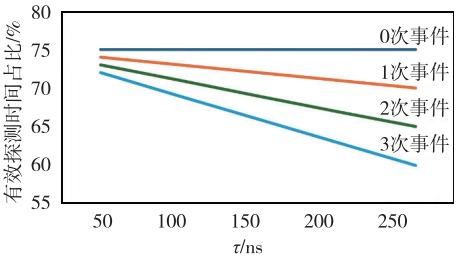


图 10　有效探测时间占比与死时间长度关系

可以看出，GmAPD 在整个时域中最高可实现 75% 的有效探测时间占比。与传统同步门控 GmAPD ROIC（通常有效探测时间占比为 10%）相比，本电路可实现准连续的单光子检测能力。功耗仿真结果显示 ROIC 整体的功耗约为 16 mW，与异步探测模式的电路相比功耗有所降低。电路仿真结果的波形如图 11 所示。

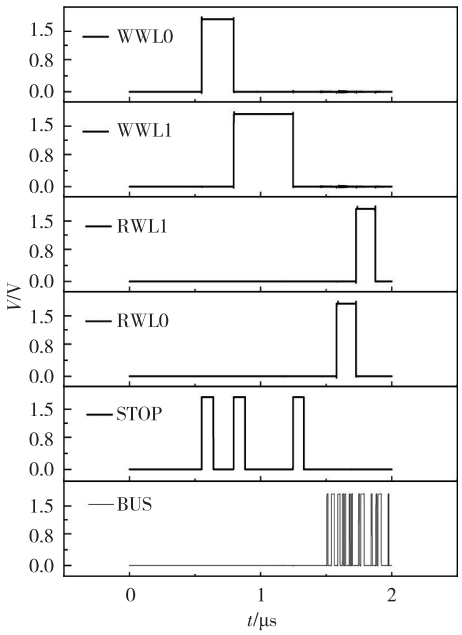


图 11　读出电路仿真结果

4　结论

本文设计了一款 8×8 像素、100 μm 间距的 InGaAs/InP GmAPD 阵列门控 ROIC。该设计实现了 4 μm 的单帧长度（时间分辨率为 1 ns）与 1.34 μs 的快速读出时间，通过引入像素级 SRAM 阵列和双模式触发器阵列，获得了多激光回波时序测量功能。在整个时域范围内实现了高达 75% 的有效探测时间占比，剩余 25% 的死区时间可通过采用高速数据传输电路（如 LVDS）和更先进制程工艺进一步压缩。提出的低盲时间多回波探测架构，对 GmAPD 阵列读出电路向大面阵和小像素方向发展提供了思路。然而，电路还存在一些可以改善的地方。例如，当前 TDC 单元仍然使用了单个像素独享的方案，每个像素中都放置一个 TDC 会导致在对光子飞行时间进行量化时的动态功耗随着像素规模的增加急剧上升，后续可以改进 TDC 为像素间复用的结构，降低功耗和单个像素的面积，便于小像素大面阵探测器的实现。此外，随着像素中心距的缩小，在像素内设计数字电路进行信号的处理变得更加困难，可以考虑使用堆栈式的工艺，将 GmAPD 传感器、前端模拟电路和数字信号处理电路分层设计，提高整个电路的密度，增加探测效率。

参考文献：

[1] Subramaniam A. A neuromorphic approach to image processing

and machine vision[C]//2017 Fourth International Conference on Image Information Processing, 2017: 1-6.

[2] Zappa F, Tisa S, Tosi A, et al. Principles and features of single-photon avalanche diode arrays [J]. Sensors and Actuators A: Physical, 2007, 140(1): 103-112.

[3] Jahromi S, Jansson J P, Keränen P, et al. A 32 × 128 SPAD-257 TDC receiver IC for pulsed TOF solid-state 3-D imaging [J]. IEEE Journal of Solid-State Circuits, 2020, 55(7): 1960-1970.

[4] Younger R D, Donnelly J P, Goodhue W D, et al. Crosstalk characterization and mitigation in Geiger-mode avalanche photodiode arrays [C]//2016 IEEE Photonics Conference, 2016: 260-261.

[5] Niclass C, Favi C, Kluter T, et al. Single-photon synchronous detection [J]. IEEE Journal of Solid-State Circuits, 2009, 44(7): 1977-1989.

[6] Hiskett P A, Bonfrate G, Buller G S, et al. Eighty kilometre transmission experiment using an InGaAs/InP SPAD-based quantum cryptography receiver operating at 1.55 μm [J]. Journal of Modern Optics, 2001, 48(13): 1957-1966.

[7] Buttafava M, Villa F, Castello M, et al. SPAD-based asynchronous-readout array detectors for image-scanning microscopy[J]. Optica, 2020, 7(7): 755-765.

[8] Cheng A Y, Xin-Yu Zhao B, Li-Jing Li C, et al. First-photon imaging with independent depth reconstruction [J]. APL Photonics, 2022, 7(3): 036103.

[9] Xu W, Zhen S, Xiong H, et al. Design of 128 × 32 GM-APD array ROIC with multi-echo detection for single photon 3D LiDAR[J]. Proc. SPIE, 2021, 11763: 117634A.

[10] Frach T, Prescher G, Degenhardt C, et al. The digital silicon photomultiplier—principle of operation and intrinsic detector performance [C]//2009 IEEE Nuclear Science Symposium Conference Record, 2009: 1959-1965.

[11] Kumagai O, Ohmachi J, Matsumura M, et al. 7.3 a 189 × 600 back-illuminated stacked SPAD direct time-of-flight depth sensor for automotive LiDAR systems[C]//2021 IEEE International Solid-State Circuits Conference, 2021: 110-112.

[12] Lipatov A, Okunev O, Smirnov K, et al. An ultrafast NbN hot-electron single-photon detector for electronic applications [J]. Superconductor Science Technology, 2002, 15(12): 1689-1692.

[13] Wang J, Huang Z, Chen B, et al. A 32 × 32 flash LiDAR SPAD sensor with up-to-1kfps motional target detection by threshold-adaptive 2D dynamic vision[C]//2024 IEEE Custom Integrated Circuits Conference, 2024: 1-2.

[14] Williams G M, Compton M A, Huntington A S. High-speed photon counting with linear-mode APD receivers [J]. Proc. SPIE, 2009, 7320: 732012.

[15] Pietri G. Progress in photomultiplier tubes for scintillation counting and nuclear physics [J]. IRE Transactions on Nuclear Science, 1962, 9(3): 62-72.

[16] Remondino F, Stoppa D. TOF Range-Imaging Cameras [M]. Berlin: Springer, 2013.

作者简介：

王之傲(2000—)，男，硕士研究生，主要研究方向为单光子探测器的读出电路设计；

马英杰(1988—)，男，博士，研究员，主要研究方向为单光子探测器件及应用；

龚海梅(1965—)，男，博士，研究员，主要研究方向为先进红外焦平面可靠性封装和实验技术、新型探测组件技术等。