光电器件

DOI：10.16818/j.issn1001－5868.20260206002

面向CMOS图像传感器的电流自适应瞬态增强型LDO

陈泽璐[1,2]，袁红辉[1]，唐青海[1,2]，李滨倞[1,2]，曾　贺[1]，程正喜[1*]

（1. 中国科学院 上海技术物理研究所 红外探测全国重点实验室，上海 200083；2. 中国科学院大学，北京 100049）

摘　要： 低压差线性稳压器（LDO）因其低噪声且易于集成的特性，成为CMOS图像传感器（CIS）片上电源管理方案的首选。面向CIS在低功耗与常规读出模式间切换时的瞬态响应及高速全分辨率读出模式下的负载能力需求，基于CSMC 0.5 μm工艺设计了一款电流自适应瞬态增强型无片外电容（OCL）LDO。电路采用密勒补偿技术优化极点分布以确保环路在全负载范围的稳定性；通过嵌入推挽级电路及引入瞬态增强电路提升了LDO的瞬态响应特性；引入负载电流自适应电路以提升LDO的最大负载电流。仿真结果表明，LDO能够稳定输出3.3 V的电压，片上电容仅需1.5 pF，系统在全负载电流范围内的相位裕度大于45°；负载电流在1 μs内进行1～200 mA的阶跃测试时，上冲电压为24.7 mV，下冲电压为21.8 mV；所提出的OCL-LDO最大负载电流可达350 mA。

关键词： CMOS图像传感器；无片外电容LDO；瞬态增强；电流自适应

中图分类号： TN432　**文章编号：** 1001－5868(2026)02－0284－07

Design of A Current-Adaptive and Transient-Enhanced Low Dropout Regulator for CMOS Image Sensors

CHEN Zelu[1,2], YUAN Honghui[1], TANG Qinghai[1,2], LI Binliang[1,2], ZENG He[1], CHENG Zhengxi[1]

(1. National Key Laboratory of Infrared Detection Technologies, Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083, CHN; 2. University of Chinese Academy of Sciences, Beijing 100049, CHN)

Abstract: Low dropout regulators (LDO) have become the preferred choice for on-chip power management in CMOS image sensors (CIS) owing to their low noise and high integration feature. To meet the transient response requirements of CIS during mode switching and the load capacity requirements in the high-speed readout mode, in this study, a current-adaptive transient-enhanced output-capacitorless (OCL) LDO is designed based on the CSMC 0.5 μm process. The circuit optimizes pole distribution using Miller compensation to ensure loop stability across the full load range. Embedding a push-pull stage and introducing a transient enhancement circuit improve the transient response, while a load-current adaptive circuit enhances the maximum load capability. Simulation results show that the LDO provides a stable output of 3.3 V with an on-chip capacitance of only 1.5 pF and a phase margin greater than 45°. Under a load step of 1～200 mA within 1 μs, the overshoot and undershoot are 24.7 and 21.8 mV, respectively. The proposed OCL－LDO achieves a maximum load current of 350 mA.

Key words: CMOS image sensor; output-capacitorless; fast transient; current adaptation

收稿日期：2026－02－06.

*通信作者：程正喜

0　引言

CMOS图像传感器(CIS)因其高集成度、低功耗及成本优势,已在航天遥感、医疗成像及消费电子等领域占据主导地位。随着CIS分辨率与帧率的不断提升,为确保CIS的性能需求,片上电源管理技术变得越来越重要。CIS普遍采用卷帘快门曝光方式和逐行读出的电路架构,电源电压在CIS读出过程中的瞬态波动会耦合至模拟信号链,导致图像中出现行条纹噪声以及其他非均匀性问题[1]。应用于CIS芯片的片上电源管理方案包括DC-DC转换器和低压差线性稳压器(LDO),尽管DC-DC转换器具有较高的能量转换效率,但鉴于CIS对噪声的敏感程度,LDO因具备更低的输出纹波和更高的集成度,更适合在CIS中集成[2]。

传统LDO通常依赖微法级的片外电容来维持主极点和瞬态响应速度[3],增加了成本及IO引脚资源的占用,难以满足CIS高集成度的需求。因此,无片外电容LDO(OCL-LDO)成为CIS电源管理芯片的首选方案[4]。OCL-LDO面临的挑战是在保持稳定性的同时,提升瞬态性能。针对这一问题,文献[5]采用有源前馈频率补偿结合瞬态增强电路的方案,但由于负载电流范围有限,无法适配大面阵CIS的电流需求。文献[6]通过多环路反馈控制及摆率增强技术实现稳定性和瞬态性能的提升,但代价是需要较大的片内补偿电容,显著增加了芯片面积。文献[7]提出一种NMOS超级源随器(SSF)并采用自适应零点补偿技术拓宽了负载范围,但轻载下其环路稳定性严重衰退,导致系统存在最小负载电流限制,无法满足CIS待机模式下的低功耗要求。

CIS在工作过程中需要在低功耗待机模式与常规读出模式之间快速切换,以及在高速全分辨率读出期间保证稳定性,其负载电流呈现出阶跃变化与宽范围的特征。为兼顾系统在模式快速切换过程中的瞬态电流需求以及在大电流负载下的环路稳定性,本文提出一种基于推挽式复合功率管结构及瞬态检测与过冲抑制电路的瞬态增强型OCL-LDO。通过对功率管栅极等效电容进行快速充放电以提高瞬态响应速度,降低输出端的电压过冲。同时,引入的负载电流自适应电路有效拓展了OCL-LDO的负载电流范围。

1　电路结构

1.1　OCL-LDO的电路结构

本文提出的OCL-LDO架构如图1所示。在瞬态响应优化方面,该设计在传统LDO结构的基础上引入了功率管栅压瞬态检测与过冲抑制电路,通过检测LDO输出电压的瞬态波动,对主功率管(M_P)的栅极节点进行快速充放电。此外,LDO的误差放大器(EA)加入推挽级(Push-Pull Stage)结构以增强EA对功率管栅极结点的驱动能力,从而减小输出端的电压过冲。在环路稳定性方面,推挽级结构为密勒补偿提供级间增益以强化极点分裂效应,保证了系统在全负载范围内的环路稳定性。在负载能力扩展方面,电路采用多功率管协同的策略,逻辑控制电路根据主功率管M_P和栅极电压V_G的变化控制辅助功率管(M_{PA1}和M_{PA2})的工作。在轻负载区间,电路仅启用主调节环路驱动M_P工作;当负载电流需求增加,致使V_G电压下降到设定的阈值范围时,依序激活两个辅助功率管工作,为负载提供电流,这种基于负载电流检测的电流自适应设计在保证环路稳定性的同时,显著增大了LDO的负载能力。

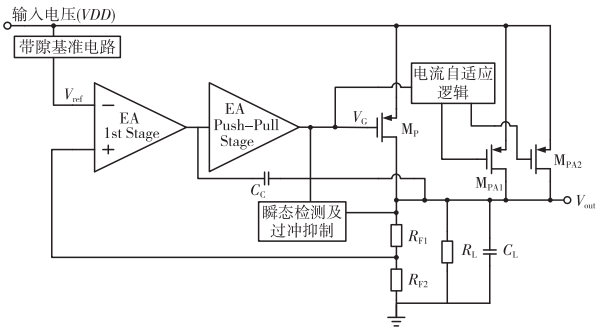


图1　OCL-LDO系统框图

2　电路性能分析

2.1　OCL-LDO的稳定性分析

图2展示了所提出的基于推挽级架构的OCL-LDO电路拓扑图。误差放大器采用折叠式共源共栅(Folded Cascode)结构以提供高直流增益,由晶体管M_1～M_{11}组成,其中M_2和M_3构成输入差分对,M_1为EA提供偏置电流。作为该OCL-LDO的关键部分,推挽式复合功率管模块由推挽驱动级(M_{12}～M_{17})、电阻R_Z和主功率管M_P共同组成。在频率补偿方面,C_C是密勒补偿电容,C_1和C_2分别对应EA输出节点、推挽级输出节点的等效寄生电容,

而C_3是M_P栅极处的等效总寄生电容。输出电压通过由电阻R_{F1}和R_{F2}组成的反馈电阻分压网络，被反馈回EA输入端。负载电容和负载电阻分别由C_L和R_L表示。

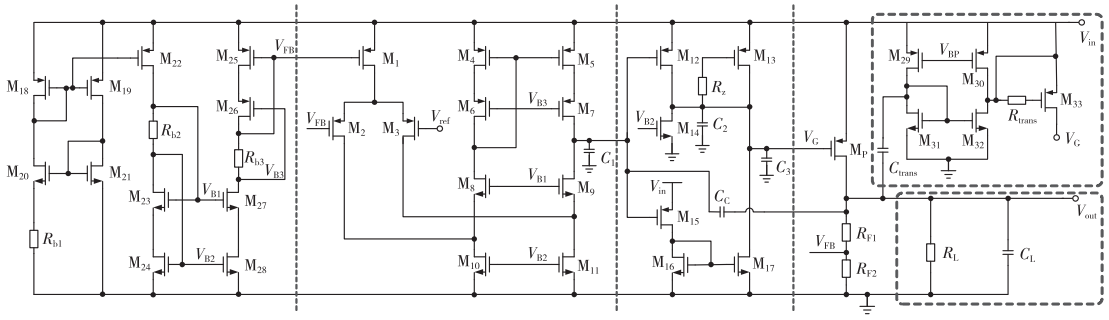


图2 OCL-LDO的电路拓扑图

推挽级在电路中起到阻抗变换作用。利用所提出的推挽电路结构，EA输出端的高阻抗节点能够与功率管栅极大的节点寄生电容C_3解耦，避免低频极点的引入。设计采用极点分裂技术优化极点分布，利用跨接在LDO的输出节点V_{out}和EA输出节点之间的电容C_C实现密勒补偿，借助于推挽级提供的增益，使EA的输出端成为环路的主极点，同时将次极点移动至更高频率，确保LDO在宽负载范围的稳定性。在瞬态过冲抑制层面，推挽复合功率管能够对主功率管M_P的栅极等效电容C_3进行快速充放电，提升LDO的瞬态响应速度。

为评估系统频率稳定性，图3给出了OCL-LDO的简化小信号等效模型。引入以下合理假设以简化计算：$g_{m2}R_1\gg1$，$g_{m12}R_2\gg1$，$g_{m13}R_3\gg1$。

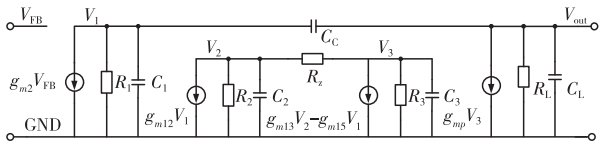


图3 OCL-LDO的小信号等效模型

系统的开环传递函数可表达为：

$$H(s)=\frac{-g_{m2}g_{mp}R_1R_LA_{(c)}\left[1+\left(\frac{g_{m15}R_ZC_2}{g_{m13}}-\frac{C_C}{g_{mp}}\right)\frac{s}{A_{(c)}}\right]}{(1+g_{mp}R_1R_LA_{(c)}C_Cs)\left(1+\frac{g_{m15}g_{mp}R_ZC_2+g_{m6}C_L}{g_{m13}g_{mp}A_{(c)}}s+\frac{C_pC_L(R_2+R_Z)}{g_{mp}g_{m13}R_2A_{(c)}}s^2\right)} \tag{1}$$

其中，$A_{(c)}=g_{m12}R_Z+g_{m16}/g_{m13}$代表图2中推挽级电路部分的小信号增益。由传递函数可知，系统存在一个主极点、一对非主极点复数极点及一个零点。系统的直流增益和主极点（−3 dB带宽）ω_{p1}的计算式为：

$$A_v=g_{m2}g_{mp}R_1R_LA_{(c)} \tag{2}$$

$$\omega_{p1}=\frac{1}{g_{mp}R_1R_LA_{(c)}C_C} \tag{3}$$

为评估OCL-LDO在宽负载范围内的频率特性，分别在不同负载条件下进行环路稳定性讨论：

1）低至中等负载电流：在此负载范围内功率管M_P主要工作在亚阈值区，其跨导g_{mp}较小。传递函数可以简化为：

$$H(s)=\frac{-g_{m2}g_{mp}A_{(c)}R_1R_L\left(1-\frac{C_C}{g_{mp}A_{(c)}}s\right)}{\left(1+g_{mp}R_1R_LA_{(c)}C_Cs\right)\left(1+\frac{C_L}{g_{mp}A_{(c)}}s+\frac{C_pC_L(R_2+R_Z)}{g_{mp}g_{m6}A_{(c)}R_2}s^2\right)} \tag{4}$$

由公式（4）可知，在该负载条件下环路的DC增益和主极点频率均保持恒定。此时环路稳定性受限于右半平面（RHP）零点和非主复数极点的频率，RHP零点的位置向更高频率移动了$A_{(c)}$倍。非主复数极点的位置表达为：

$$|\omega_{p2}|=|\omega_{p3}|=\sqrt{\frac{g_{mp}g_{m13}R_2A_{(c)}}{(R_2+R_Z)C_3C_L}} \tag{5}$$

由于$g_{mp}\propto\sqrt{I_{LOAD}}$，随负载电流增加，$\omega_{p2}$和$\omega_{p3}$向高频方向移动，系统稳定性瓶颈发生在空载状态。

因此可以通过调节 C_C 并将非主复数极点设计在单位增益带宽（UGB）之外来满足相位裕度要求。

$$H(s)=\frac{-g_{m2}g_{mp}R_1R_LA_{(c)}\left(1+\dfrac{g_{m15}R_ZC_2}{g_{m13}A_{(c)}}s\right)}{(1+C_Cg_{mp}R_1R_LA_{(c)}s)\left[1+\dfrac{g_{m15}C_2}{g_{m13}A_{(c)}}s+\dfrac{C_pC_L(R_2+R_Z)}{g_{mp}g_{m13}R_2A_{(c)}}s^2\right]} \tag{6}$$

在高负载区域，原本限制带宽的右半平面（RHP）零点转化为高频左半平面（LHP）零点，不再对相位裕度产生负面影响。非主极点仍然遵循公式（5）。由于功率管跨导 g_{mp} 的提升，ω_{p2} 和 ω_{p3} 被推至更高的频率，保证了系统在重载下的稳定性。

密勒补偿电容 C_C 的取值（尺寸条件）通过以下公式得到：

$$C_C=\frac{2\sqrt{2}\,g_{m2}}{|p_2|}=2\sqrt{2}\,g_{m2}\sqrt{\frac{(R_2+R_Z)C_3C_L}{g_{m13}g_{mp}R_2A_{(c)}}} \tag{7}$$

为确保 OCL-LDO 全负载范围的环路稳定性，C_C 的取值需覆盖最大负载电容 C_L 和最小跨导 g_{mp} 的边界情况。从公式（7）可知，C_C 的尺寸条件正比于 $\sqrt{C_3C_L}$。相比于传统密勒补偿中 C_C 的大小需要与负载电容 C_L 呈线性关系，该设计能够有效降低密勒补偿电容的尺寸，降低芯片的面积成本。

2.2　LDO瞬态行为分析

所提出 OCL-LDO 在负载电流阶跃上升时的瞬态响应机制如图 4 所示。当负载电流 I_{LOAD} 发生瞬态增加时，输出端 V_{out} 随之产生下冲电压。经电阻网络反馈后，EA 输出端电压迅速降低，迫使推挽级电路中的 M_{13} 和 M_{17} 管分别处于关断和导通状态。此时 M_{17} 支路作为强下拉通路，迅速抽取主功率管 M_P 栅极节点的电荷，使其栅压快速下降，从而实现功率管开启速度的提升，以快速提供负载的瞬态电流需求，减小输出节点的下冲电压。

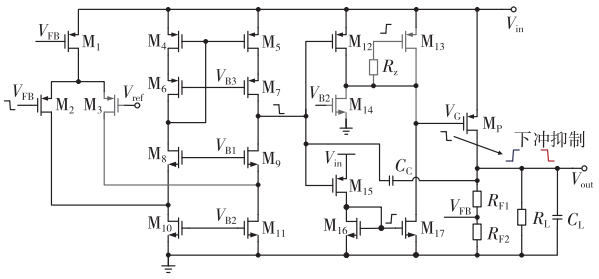


图 4　LDO 负载电流瞬态增加响应机制

反之如图 5 所示，当 I_{LOAD} 发生瞬态减小时，V_{out} 产生上冲电压。此时推挽级工作状态翻转，晶体管 M_{13} 和 M_{17} 分别处于导通和关断状态。M_{13} 向 M_P 的栅极注入电荷，使其电压快速升高，从而实现功率管关断速度的提升，减小输出节点的上冲电压。

2）中等至高负载电流：当负载电流进一步增大时，晶体管 M_P 进入饱和区，其跨导 g_{mp} 显著提升。此时传递函数可以表达为：

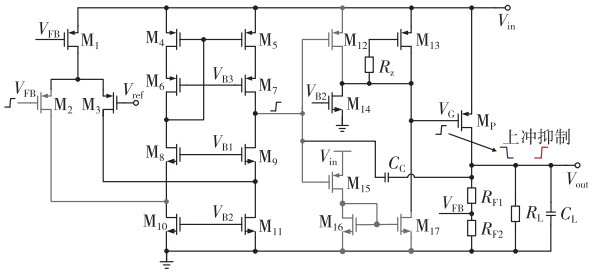


图 5　LDO 负载电流瞬态减小响应机制

2.3　瞬态增强电路设计

如图 6 所示（图 2（e）中的部分电路），设计中嵌入了独立的瞬态检测与过冲抑制电路。M_{29} 和 M_{31} 管，以及电容 C_{trans} 组成了高通滤波瞬态检测电路；M_{30}，M_{32}，M_{33} 及 R_{trans} 构成了电压过冲抑制支路，其中 R_{trans} 用来调节 M_{33} 管的静态栅压，保证电路在无瞬态需求时提供稳定的直流工作点。

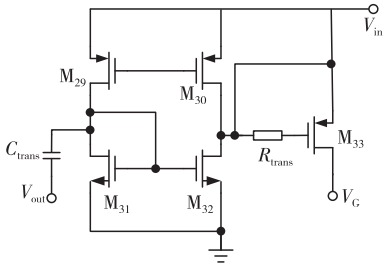


图 6　瞬态增强电路拓扑图

电路瞬态响应机制如下：当负载发生阶跃上升导致输出电压下冲时，输出端的负向阶跃信号经电容 C_{trans} 耦合至内部节点。经过 M_{32} 反相放大后，使得 M_{33} 的栅极电压升高，迫使 M_{33} 进入截止区，此时原本注入 V_G 的预加载电流关断，等效于在 V_G 节点产生了下拉电流，使功率管栅极电压 V_G 快速降低，从而有效抑制电压下冲。

当负载发生阶跃下降导致输出电压上冲时，耦合至输入端的正向阶跃信号经放大后，驱动 M_{33} 进

入强反型区。此时M_{33}支路作为低阻通路向V_G节点注入瞬态大电流，使功率管栅压快速上升，从而加速功率管的关闭，抑制输出电压的下冲。

2.4 负载电流自适应电路设计

CIS在工作过程中需要在低功耗待机模式（小电流负载）与常规读出模式（中等电流负载）之间快速切换，且需要保证高速全分辨率（大电流负载）读出期间的电源稳定性。因此，在保证LDO瞬态响应的同时，LDO需要满足大电流负载下的环路稳定性，本文为此提出一种负载电流自适应调节电路。

图7所示为基于栅压检测的负载电流自适应控制电路。由于主功率管处于负反馈系统中，其栅源电压V_{GS}与负载电流I_{LOAD}正相关，可通过监测V_G的电压变化，依序控制辅助功率管支路导通，以扩展OCL-LDO在大电流负载条件下的驱动能力。

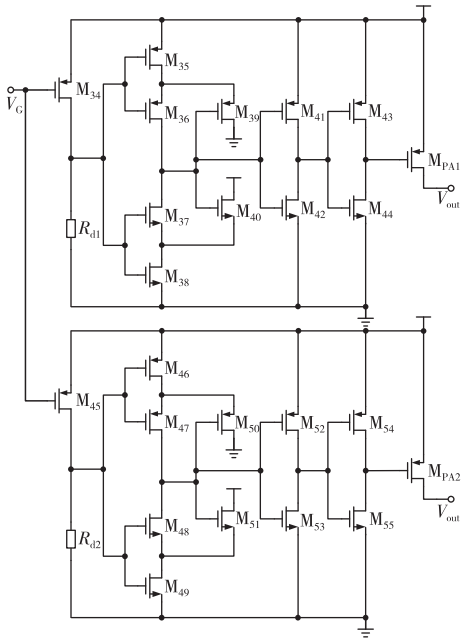


图7 负载电流自适应电路拓扑图

电路包含两级结构相同，但阈值电压、迟滞窗口不同的控制通路。第一级由M_{34}镜像主功率管流过的电流，经过电阻R_{d1}转换为电压信号；后接迟滞比较器（M_{35}～M_{40}）及级联驱动器（M_{41}～M_{44}）。当负载电流增加导致M_{34}镜像的源漏电流增大时，主功率管M_P栅极电压V_G下降至第一个临界阈值，电阻R_{d1}上的压降增大，即比较器输入端电位上升。当超过比较器翻转阈值时，比较器输出状态发生翻转，信号经由反相器链整形缓冲后，驱动第一级辅助功率管M_{PA1}导通，以扩展LDO负载电流驱动能力。

第二级控制通路由M_{45}～M_{55}及电阻R_{d2}构成，通过调整M_{45}的宽长比及R_{d2}阻值，设定了更低的V_G触发电平。当负载电流进一步增大使得V_G下降至第二阈值时，第二级通路被激活，驱动第二级辅助功率管M_{PA2}导通，实现电流驱动能力的阶梯式扩展。

电路设计中，比较器引入了电压迟滞窗口，以覆盖辅助功率管导通期间因电流分流引起的V_G瞬态回升，防止电路产生逻辑振荡。此外，级联反相器链采用逐级增大的设计尺寸，以优化对大尺寸功率管M_{PA1}和M_{PA2}栅极寄生电容的驱动能力，降低开启延时。

3 仿真结果验证与分析

3.1 版图设计

本文提出的OCL-LDO基于CSMC 0.5 μm CMOS工艺设计。版图设计中，功率管采用叉指结构以优化电流密度，EA与瞬态增强电路采用共质心匹配布局；电源网络布局采用多Pad并联策略，并将模拟电源与数字电源隔离；LDO电压反馈支路采用开尔文连接法；此外，芯片预留多个测试专用Pad。值得一提的是，该LDO片上补偿电容仅为1.5 pF。图8展示了芯片的整体版图设计。

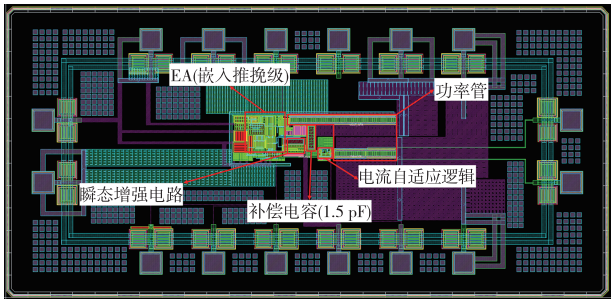


图8 OCL-LDO的整体版图设计

3.2 瞬态响应验证与分析

图9为所提出OCL-LDO输出端电压V_{out}有无瞬态增强电路时的负载瞬态响应曲线。与没有加入瞬态增强电路的LDO相比，当负载电流I_{LOAD}在1 μs的时间内从0上升至200 mA时，V_{out}输出电压的下冲幅度由33.3 mV减小至21.8 mV，减小了34.5%，下冲电压恢复时间为1.07 μs；输出电压的上冲幅度由34.7 mV减小至24.7 mV，减小了28.8%，上冲电压恢复时间为1.06 μs。由此可知，所设计的瞬态增强电路对OCL-LDO的过冲电压改善效果较为明显。

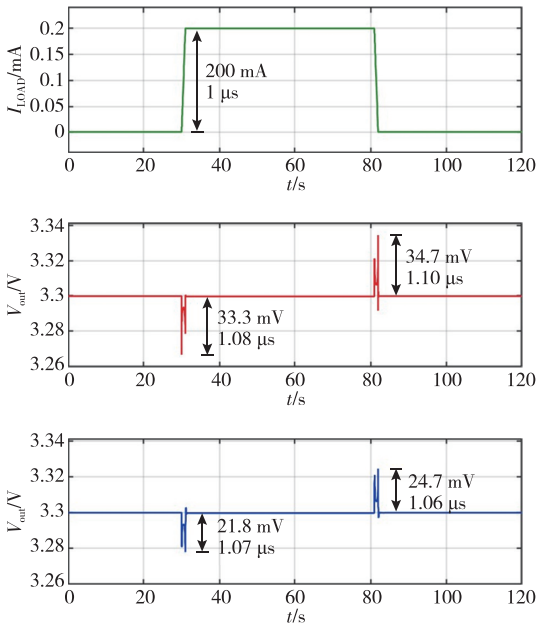


图 9　LDO有无瞬态增强电路时的负载瞬态响应

3.3　环路稳定性验证与分析

分别在 C_L=100 pF 和 C_L=0 pF 下进行环路增益和相位裕度仿真，密勒补偿电容 C_C 保持 1.5 pF。图 10 和图 11 展示了在不同 I_{LOAD} 条件下所提出 LDO 稳压器的环路响应波特图。结果显示，稳压器在空载条件下能够实现 45°的最小相位裕度。与理论分析一致，随负载电流的增加，非主复数极点移向更高的频率，相位裕度增加并接近 70°。

在负载电容 C_L=100 pF 的条件下，当负载电流为 0 时，环路的相位裕度约为 20°；当负载电流增大至 100 μA 时，相位裕度上升至 45°，并随电流继续增加而提高至 65°。这是由于在低负载电容下，环路的非主极点移向了更高频率，从而获得了更好的相位裕度。

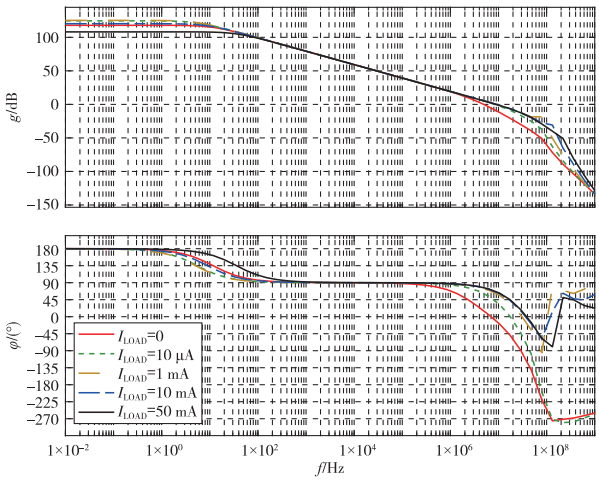


图 10　不同 I_{LOAD} 下 LDO 的环路波特图（C_L=0 pF）

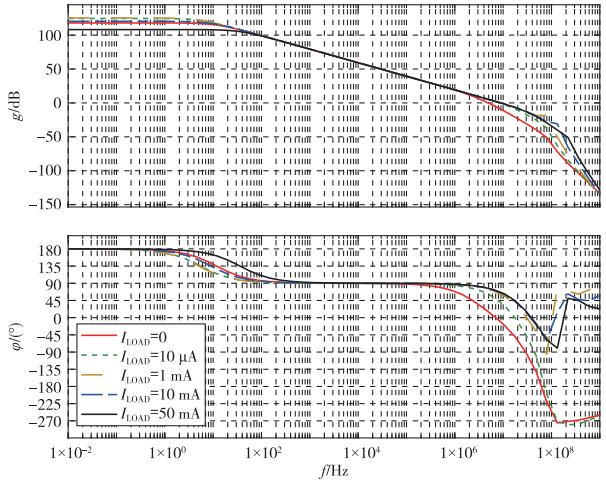


图 11　不同 I_{LOAD} 下 LDO 的环路波特图（C_L=100 pF）

3.4　电流自适应电路验证与分析

图 12 所示为引入电流自适应控制电路前后 LDO 稳压器随负载电流变化的输出特性对比。结果表明，当未启用电流自适应电路时，由于单一功率管的尺寸和驱动能力的限制，其负载电流范围相对有限。当负载电流超过 220 mA 后，环路增益不足导致输出电压偏离 3.3 V 稳态值。在启用电流自适应结构后，LDO 的带载能力得到显著增强。数据显示，该电路结构将输出电压维持在 3.3 V 的负载电流上限从 220 mA 拓展至 350 mA，有效负载电流范围扩大了约 130 mA。

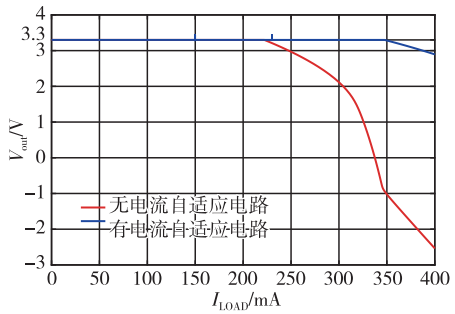


图 12　LDO有无电流自适应电路时的负载能力对比

3.5　同类设计性能参数对比

表 1 汇总了本工作与其他同类型文献所设计 LDO 的性能参数对比，数据均为仿真结果。

电压体系方面，本文与文献[8]均采用 5 V CMOS 工艺，其单位面积栅氧电容 C_{ox} 相较于文献[9]中的 4 V 及更低电压体系显著减小。为保证负载电流，需采用更大的沟道宽度 W，从而引入大的功率管栅极节点寄生电容。

工艺节点方面，本文采用 CSMC 0.5 μm CMOS 工艺，相较于对比文献的 0.18 μm 工艺，具有更大的

最小沟道长度L。为保持最大负载电流,功率管W/L需恒定,其宽度W随L等比例放大,导致功率管面积随L呈二次方增加,使得功率管总栅极寄生电容增加。环路在驱动该功率管时面临更严苛的压摆率和带宽限制。

表1 OCL-LDO性能参数对比

关键参数	[8]	[9]	[10]	本文
工艺/μm	0.18	0.18	0.18	0.5
输入电压/V	4.0	5.0	2.8	5.0
输出电压/V	3.3	3.3	1.5	3.3
负载电流/mA	0～100	10	0～200	0～350
片上电容/pF	4	168.3	20	1.5
瞬态测试条件 ΔI_{LOAD}/mA @t_{edge}/ns	100@1 000	10@20	200@1 000	200@1 000
上冲电压/mV	126	49	100	24.7
下冲电压/mV	99.8	58	80	21.8

本文采用电流自适应瞬态增强结构以改善上述瞬态响应和稳定性问题。在更高的电压体系下,相比同等瞬态测试条件的文献[10],本文的电压过冲幅度分别降低75.3%和72.8%;相比测试负载仅为100 mA的文献[8],本文在更大电流跳变下实现了更低的过冲电压。与同属5 V电压体系的文献[9]相比,本文在更落后的工艺节点下实现了更小的片上电容,1.5 pF的电容为所有对比文献中的最小值。此外,本文能够实现350 mA的最大负载电流,优于文献[8]的100 mA和文献[10]的200 mA。数据对比表明,所提出的结构有效克服了工艺与电压体系的限制,在瞬态响应和负载能力方面均有良好的性能。

4 总结

本文针对CMOS图像传感器对电源管理模块的瞬态响应与大电流负载能力需求,基于CSMC 0.5 μm CMOS工艺,设计了一种负载电流自适应瞬态响应增强型无片外电容LDO。该设计通过嵌入推挽级结构及引入瞬态增强电路提升了LDO的瞬态响应特性,仿真结果显示,输出电压的上冲与下冲分别被抑制到24.7 mV和21.8 mV;借助推挽级的增益进行密勒补偿,在片上电容为1.5 pF的条件下,保证了LDO在全负载范围内的稳定性;通过电流自适应技术拓展了LDO的带负载能力,将负载电流范围从220 mA扩展到350 mA,增加了130 mA。

参考文献:

[1] Wu J, Li W, Kang W, et al. A 0.88 e⁻ rms 8-mpixel 3D-stacked low temporal-noise CMOS image sensor with auto-zero single-slope ADC, fast correlated multi-sampling, row-wise noise reduction, and dark current non-uniformity calibration techniques[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2025, 72(11): 6900-6913.

[2] Milliken R J, Silva-Martinez J, Sanchez-Sinencio E. Full on-chip CMOS low-dropout voltage regulator[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2007, 54(9): 1879-1890.

[3] Chong S S, Chan P K. A sub-1 V transient-enhanced output-capacitorless LDO regulator with push-pull composite power transistor [J]. IEEE Transactions on Very Large Scale Integration Systems, 2014, 22(11): 2297-2306.

[4] Chen C, Sun M, Wang L, et al. A fast transient response capacitor-less LDO with transient enhancement technology[J]. Micromachines, 2024, 15(3): 299.

[5] 沈 洁, 王 倩, 陈后鹏, 等. 一种瞬态增强的无片外电容LDO设计[J]. 微电子学, 2022, 52(3): 383-387.
Shen Jie, Wang Qian, Chen Houpeng, et al. Design of a transient enhanced capacitor-less LDO [J]. Microelectronics, 2022, 52(3): 383-387.

[6] Li K, Yang C, Guo T, et al. A multi-loop slew-rate-enhanced NMOS LDO handling 1-A-load-current step with fast transient for 5G applications[J]. IEEE Journal of Solid-State Circuits, 2020, 55(11): 3076-3086.

[7] Wang K, Tang J, Yuan Sim S, et al. Design of a wide-loading-range cap-less LDO with enhanced power supply rejection and speed [J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2025, PP(99): 1-14.

[8] 黄沥彬, 武 华, 朱春晓, 等. 一种基于FVF结构的快速瞬态响应LDO设计[J]. 电子元件与材料, 2025, 44(7): 827-835.
Huang Libin, Wu Hua, Zhu Chunxiao, et al. A FVF structured LDO design with fast transient response [J]. Electronic Components and Materials, 2025, 44(7): 827-835.

[9] 刘伟明, 曹先国, 李 涛, 等. 一种瞬态增强的无片外电容LDO设计[J]. 中国集成电路, 2023, 32(10): 63-67.
Liu Weiming, Cao Xianguo, Li Tao, et al. Design of a transient enhanced capacitor-less low dropout voltage linear regulator[J]. China Integrated Circuit, 2023, 32(10): 63-67.

[10] 孙 帆, 黄海波, 卢 军, 等. 基于前馈补偿的快速响应无片外电容LDO设计[J]. 电子测量技术, 2024, 47(17): 31-37.
Sun Fan, Huang Haibo, Lu Jun, et al. Design of a fast response capacitor-free LDO based on feedforward compensation [J]. Electronic Measurement Technology, 2024, 47(17): 31-37.

作者简介:

陈泽璐(2002—),男,河北省保定市人,硕士研究生,主要从事光电探测器及读出电路方向研究;

程正喜(1982—),男,湖北省黄石市人,博士,副研究员,主要从事先进硅光电探测器方向研究。