光电器件

DOI：10.16818/j.issn1001－5868.20260126001

一种具有粗细计数不匹配校正功能的多回波TDC

万思渝[1,4]，陈星宏[2]，文浩龙[1,4]，颜艳萍[1,4]，甄少伟[2,4*]，崔大健[3]，奚水清[3]，高若尧[3]

（1. 重庆邮电大学 集成电路学院/重庆国际半导体学院，重庆 400065；2. 电子科技大学 电子薄膜与集成器件国家重点实验室，成都 611731；3. 重庆光电技术研究所，重庆 400060；4. 电子科技大学 重庆微电子产业技术研究院，重庆 401331）

摘 要： 文章基于55 nm CMOS工艺，提出一种具备粗细计数不匹配校正功能的多回波时间数字转换器（TDC）。粗计数采用格雷码计数器以降低功耗，细计数通过四相时钟实现采样。格雷码计数器可存储位变化信号及前一周期与当前周期的计数值，通过判断细计数最低位的采样值，避免触发器亚稳态采样，从而实现粗细计数不匹配校正。多回波采样采用寄存器串联结构，支持单次回波与两次回波模式的切换。仿真结果表明，该TDC实现了10位粗计数、3位细计数及双回波采样功能，分辨率为250 ps，微分非线性（DNL）为0.5 LSB，积分非线性（INL）为1.5 LSB；在模拟光子信号以1 ps步进变化时，未出现粗细计数不匹配现象。

关键词： 时间数字转换器；多回波；亚稳态；粗细计数不匹配校正

中图分类号： TN432 **文章编号：** 1001－5868(2026)03－0430－06

Shared Multimode TDC with Coarse-Fine Count Mismatch Correction Function

WAN Siyu[1,4], CHEN Xinghong[2], WEN Haolong[1,4], YAN yanping[1,4], ZHEN Shaowei[2,4], CUI Dajian[3], XI Shuiqing[3], GAO Ruoyao[3]

(1. College of Integrated Circuits/Chongqing International Semiconductor College, Chongqing University of Posts and Telecommunications, Chongqing 400065, CHN; 2. State Key Laboratory of Electronic Thin Films and Integrated Devices, University of Electronic Science and Technology of China, Chengdu 611731, CHN; 3. Chongqing Institute of Photoelectric Technology, Chongqing 400060, CHN; 4. Chongqing Institute Microelectronics Industry Technology, University of Electronic Science and Technology of China, Chongqing 401331, CHN)

Abstract: A multi-echo time-to-digital converter (TDC) implemented in a 55 nm process and featuring coarse-fine count mismatch correction is proposed. A Gray-code counter is adopted for coarse counting to reduce power consumption, whereas fine counting is implemented via four-phase clock sampling. The Gray-code counter stores both bit-change signals and the count values of the previous and current cycles. By determining the least significant bit (LSB) sampling value of the fine count, sampling during flip-flop metastability is avoided, enabling coarse-fine count mismatch correction. Multi-echo sampling is realized through a series connection of registers, supporting mode switching between single-and double-echo sampling. Simulation results indicate that the TDC achieves 10 bit coarse counting, 3 bit fine counting, and double-echo sampling functions, with a resolution of 250 ps, a differential nonlinearity of 0.5 LSB, and an integral nonlinearity of 1.5 LSB. No coarse - fine count mismatch occurred when the simulated photon signal was stepped at 1 ps.

Key words: time-to-digital converter; multi-echo; metastability; coarse-fine count mismatch correction

收稿日期：2026－01－26.

* **通信作者：**甄少伟

0　引言

在半导体光电技术的推动下，基于单光子雪崩二极管（SPAD）的飞行时间（ToF）系统，凭借单光子级探测灵敏度与纳秒级时间分辨率，已成为激光雷达（LiDAR）[1-2]、三维成像及生物医学成像等领域的核心方案。时间数字转换器（TDC）作为 SPAD-ToF 系统中光信号时间信息与数字处理单元之间的关键接口，其性能直接决定系统测距精度、目标识别性能及动态范围，尤其在雾、雨、多反射等复杂场景中，SPAD 接收的多次回波信号对 TDC 的多回波捕获能力提出迫切需求[3-6]。

SPAD 可响应单个光子，但输出信号存在随机抖动，复杂场景下易出现多回波叠加。故 TDC 需具备两大核心能力：精准捕获多回波时间信息以区分多目标；在宽测量范围内保持高分辨率[7-10]。当前主流 TDC 采用两段式架构，即粗计数加细计数[11]，但受 SPAD 信号抖动、工艺-电压-温度（PVT）波动及 D 触发器亚稳态影响[12-13]，粗细计数触发时序易偏差，导致粗细计数不匹配，产生纳秒级测量误差，无法满足厘米/毫米级测距需求。

基于此，本文提出一种粗细计数判断逻辑电路及多回波采样电路，实现对于粗细计数不匹配情况的校正和两次回波的采样，在每一次回波采样中都可进行粗细计数不匹配校正，实现 TDC 的精准采样。文章首先介绍具有粗细计数不匹配校正的多回波 TDC 电路原理，其次介绍关键子模块电路设计，然后分析电路仿真结果，最后给出结论。

1　具有粗细计数不匹配校正的多回波 TDC 原理

1.1　传统两段式架构 TDC 原理

传统两段式架构 TDC 的核心工作原理如下：当光子发射触发信号 start 到来时，粗计数模块的计数器即刻启动时序计数，等待光子反射回波信号 stop（SPAD 探测到回波光子后输出的响应脉冲[14]）的触发采样。当 stop 信号到达时，系统通过同步采样机制，同时捕获粗计数器的实时周期计数值与多相时钟的细计数采样码值，随后将两组数据送入译码器，经码制转换、时间量化运算及数据整合，最终输出精准对应的光子飞行时间量化数据。图 1 为传统两段式 TDC 的工作原理图。

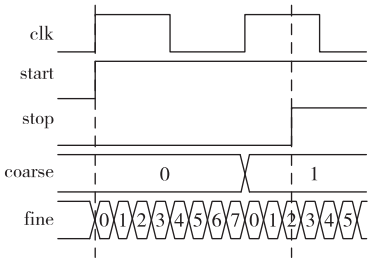


图 1　传统两段式 TDC 的工作原理图

该架构存在两项核心技术缺陷：光子飞行时间具有随机性，若 stop 信号落入粗计数时钟边沿过渡区，会造成粗细计数采样时序错位，引发粗计数多计或漏计一个时钟周期的不匹配问题，使时间测量产生纳秒级偏差，严重降低 TDC 测量精度，常用的解决办法有粗细量化边界匹配校正等[15]，但存在电路复杂、面积大等劣势；传统架构单帧周期仅单次采样，无法有效区分目标光子回波与环境噪声、杂散光反射等非目标干扰信号[16]，易误采集非目标光子飞行时间，影响 SPAD-ToF 系统的测距精度与三维成像质量，在复杂光照、多反射体等实际场景中，常出现成像模糊、目标轮廓失真、多目标识别失效等问题。

1.2　具有粗细计数不匹配校正的多回波 TDC 原理

为解决传统两段式架构 TDC 存在的粗细计数不匹配问题，提出可进行粗细计数不匹配校正的 TDC，通过对粗计数器的位跳变信号与细计数跳变进行逻辑对比的方式完成粗细计数校正。其原理框图如图 2 所示。

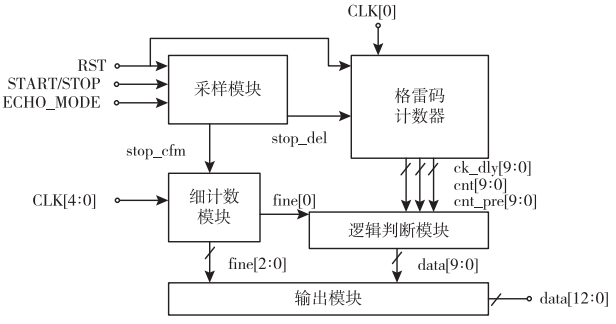


图 2　粗细计数不匹配校正的多回波 TDC 原理框图

该 TDC 主要由采样模块、格雷码计数器、细计数模块、逻辑判断模块及输出模块构成。光子发射信号 start 到达后，时钟同步的格雷码计数器立即启动计数，同时四相时钟信号稳定输入细计数采样模块，该模块处于低功耗等待状态，持续监测 stop 信号触发。stop 信号采样完成后，10 位当前计数值、10 位前一周期计数值及位变化信号 ck[9:0]同步传

输至逻辑判断模块;同时,细计数模块将表征细计数精度的fine[0]信号实时输入该模块,通过预设逻辑算法完成粗细计数不匹配校正。经校正后的精准粗计数值快速传送至数据输出模块,另一方面3位细计数数据经译码器解码为标准格式后也传输至输出模块,最终由输出模块整合粗、细计数信息,输出13位完整量化数据data[12:0]。T_{CLK}为时钟周期,N_C为粗计数量化值,N_F为细计数量化值,则TDC量化结果为:

$$T = T_{CLK} \cdot N_C + T_{CLK} \cdot N_F/8 \quad (1)$$

2 关键子模块电路设计

2.1 细计数模块

细计数模块通过stop_cfm信号对四相时钟信号clk[3:0]进行采样,得到4 bit数据,再通过由逻辑门组合的译码器将得到的4 bit数据转为3 bit的data_correct[2:0],最终输出到输出模块。在细计数采样时,若stop_cfm信号与clk上升沿同时到来,则可能出现亚稳态现象,导致粗细计数不匹配。细计数模块译码电路如图3所示。

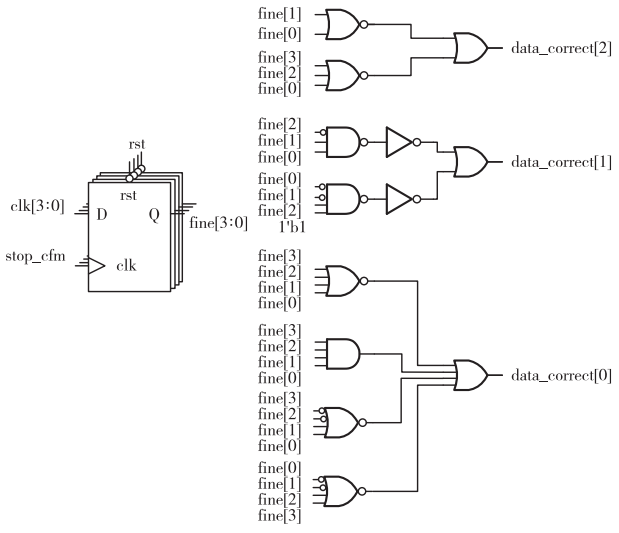


图3 细计数模块译码电路图

通过通过细计数译码电路图可得到的译码真值如表1所示。

2.2 逻辑判断模块

在TDC电路采样过程中,当光子回波信号stop上升沿与时钟信号clk[0]上升沿同时到来时,电路中的D触发器易处于亚稳态状态,若此时进行采样输出,粗计数值会出现不定态,从而出现粗细计数不匹配现象。该现象有两种,一种是读出数据为下一周期粗计数与上一周期细计数,另一种为上一周期粗计数与下一周期细计数。

表1 细计数模块译码电路真值表

fine[3:0]	data[2]	data[1]	data[0]
1101	0	0	0
1111	0	0	1
1011	0	1	0
0011	0	1	1
0010	1	0	0
0000	1	0	1
0100	1	1	0
1100	1	1	1

TDC的粗细计数不匹配校正逻辑电路如图4所示,该模块的核心功能是通过解析格雷码计数器输出的位变化信号ck[9:0]与细计数模块采样的fine[0]信号,判定细计数对应的粗计数周期归属(前一计数周期或当前计数周期),进而实现计数匹配校正。具体校正逻辑如下:当fine[0]=1时,表明细计数归属当前计数周期,此时寄存器存储的粗计数值为当前计数值cnt;当fine[0]=0时,表明细计数归属前一计数周期,若此时位变化信号ck[i]=1,则说明该位粗计数值在相邻周期发生跳变,需将第i位粗计数值更新为前一周期计数值cnt_pre[i],其余位保持当前计数值cnt不变。为避免D触发器亚稳态导致的采样误差,对stop信号引入延迟处理,确保其采样时刻落在D触发器的保持时间窗口之外,从而稳定采集格雷码计数值,为校正逻辑提供可靠输入。图5为粗细计数不匹配校正时序图,其中格雷码计数器的计数时钟与细计数最低位采样时钟均为clk[0],以stop信号上升沿恰好落在clk[0]上升沿的临界场景为例,验证校正逻辑的有效性。通过逻辑判断模块明确细计数的准确周期归属后,利用stop信号的延迟信号data_clk进行同步采样,最终输出准确的TDC量化数据。

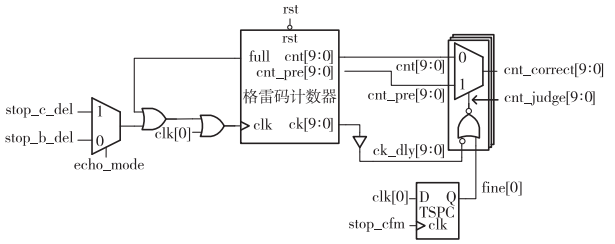


图4 粗细计数不匹配校正的逻辑电路原理图

2.3 多回波采样模块与输出模块

为了实现多回波采样功能,使用D触发器级联形式设计电路,所级联的D触发器clk采用同步采样

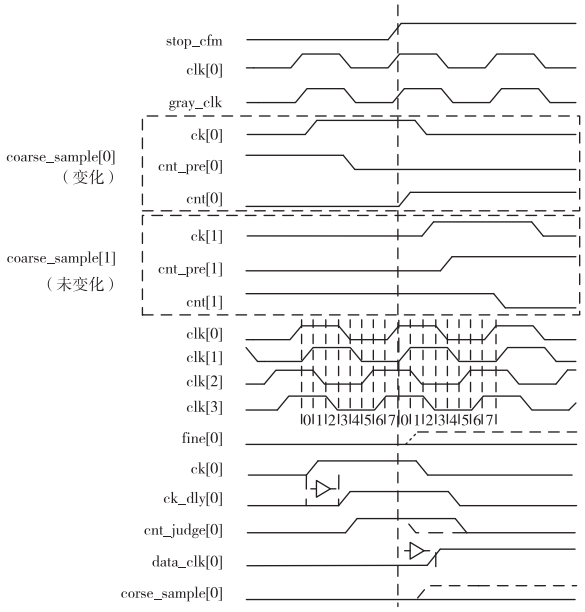


图 5　粗细计数不匹配校正时序图

方式。当第一个光子回波信号到来时，产生第一个采样信号 stop_b，经过延迟模块后传递到后续逻辑模块进行采样；当第二个光子回波信号到来时，产生第二个采样信号 stop_c，经过同样的延迟模块后对计数器等模块进行采样，实现两次回波功能。同时，在输出模块中增加选择器逻辑门模块，通过多回波控制信号可以实现单回波与二次回波的切换功能。该电路模块采用简单的逻辑门组合电路实现，占用面积较小，具有更低的功耗，易于实现大规模集成。多回波采样模块与输出模块电路图如图 6 所示。

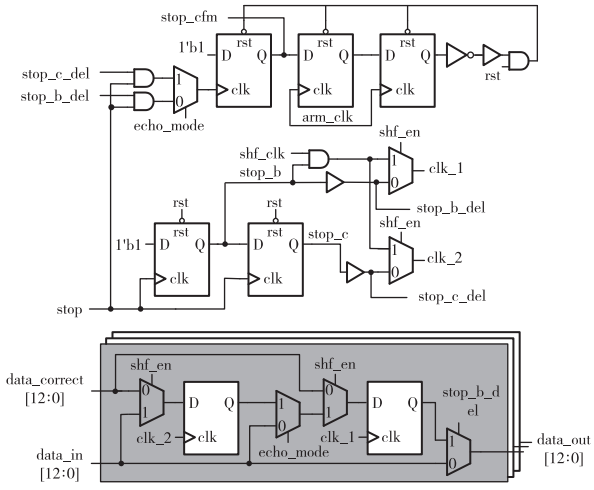


图 6　多回波采样模块与输出模块电路图

3　电路仿真结果

本文提出的含粗细计数不匹配校正功能的多回波 TDC 电路采用 55 nm 工艺设计。TDC 包含 10 bit 粗计数值和 3 bit 细计数值。

在输入时钟信号频率为 500 MHz 情况下，TDC 分辨率为 250 ps。通过对 TDC 的微分非线性度（Differential Nonlinearity，DNL）和积分非线性度（Integral Nonlinearity，INL）进行仿真统计后得到如图 7 所示的非线性特征统计图，其中 DNL 为 0.5 LSB，INL 为 1.5 LSB。

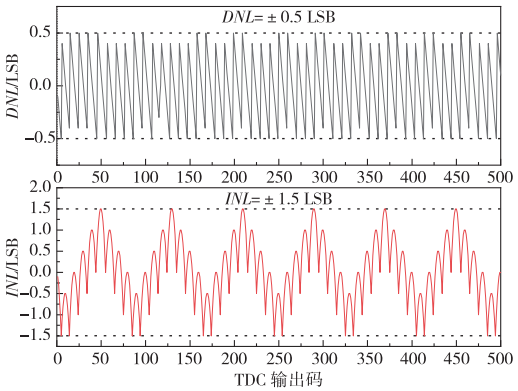


图 7　微分非线性和积分非线性统计图

为了验证 TDC 的粗细计数不匹配校正功能，输入模拟光子到达信号 stop 按照固定延迟进行步进，观察输出数据的跳变情况。仿真波形如图 8 所示，当 echo_mode 信号为 1 即多回波模式下，stop 按照 1 ps 进行步进时，结果显示不同地址码的 TDC 采样电路输出 data 在细计数从 111 跳变为 000，粗计数跟随其跳变，粗细计数未出现不匹配情况，表明其粗细计数不匹配校正功能有效。

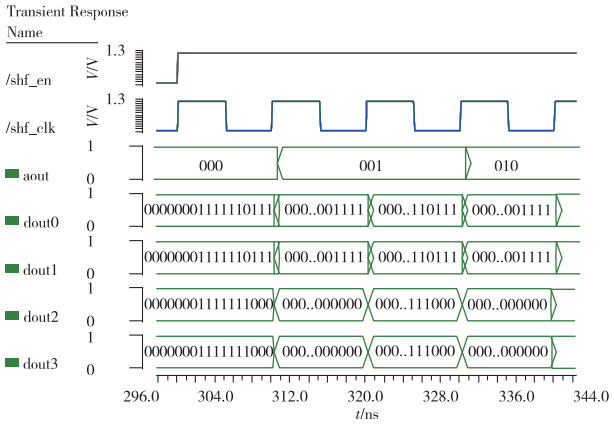


图 8　多回波模式 stop 按照 1 ps 步进仿真数据转换图

对于 TDC 版图的布局如图 9 所示，8 个 TDC 采样电路分布在格雷码计数器四周，尽量保证格雷码计数器输出信号到各个 TDC 采样电路的走线距离一致，减少信号在线路传输过程中所引起的计数误

差。表2为本文设计的含粗细计数不匹配校正功能的多回波TDC与其他文献中TDC的参数对比。与其他文献相比，本文以较为简单的电路结构实现了粗细计数不匹配校正及多回波功能。

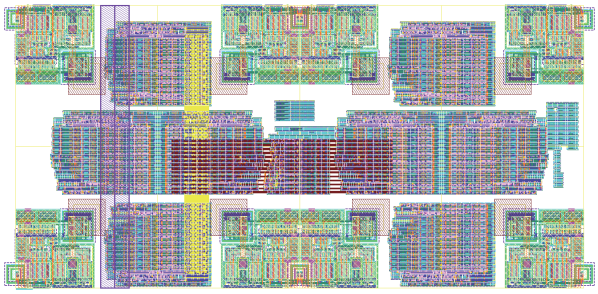


图9 TDC版图

表2 参数比较表

参数	文献[8]	文献[9]	文献[10]	本文
工艺尺寸/nm	65	28	180	55
位数/bit	—	—	11	13
分辨率/ps	90.08	13.51	156	250
DNL/LSB	0.59	1.41	0.43	0.5
INL/LSB	0.61	4.6	1.38	1.5
回波数	—	—	—	2

4 总结

本文提出一种含粗细计数不匹配校正功能的多回波TDC电路，通过设计粗细计数不匹配校正逻辑与寄存器串联多回波采样电路，有效解决传统两段式TDC架构的粗细计数不匹配与单回波采样局限问题。采用格雷码计数器实现低功耗粗计数，结合四相时钟细计数与译码器设计，实现13 bit量化，分辨率达250 ps，DNL为0.5 LSB，INL为1.5 LSB。仿真结果表明，stop信号以1 ps步进时粗细计数不匹配校正功能有效。

参考文献：

[1] Goncharov P A, Mineev A P, Nefedov S M, et al. Development, creation and research of a laboratory model of a pulsed 3D-lidar based on the SPAD array[C]//2022 International Conference Laser Optics (ICLO), 2022: 1.

[2] Jami S T, Dabidian S, Kavehvash Z, et al. Noise and interference co-suppression technique in SPAD-based direct time-of-flight (d-ToF) pulsed LiDAR sensors [C]//2025 IEEE Sensors, 2026: 1-4.

[3] 许王帅. 低功耗多回波检测GM-APD阵列读出电路的研究与设计[D]. 成都：电子科技大学, 2021.
Xu Wangshuai. Research and design of GM-APD array readout circuit for low power and multi-echo detection [D]. Chengdu: University of Electronic Science and Technology of China, 2021.

[4] Man Y, Weng X, Sivakumar P K, et al. Multi-echo LiDAR for 3D object detection [C]//2021 IEEE/CVF International Conference on Computer Vision (ICCV), 2022: 3743-3752.

[5] Wei Z, Liu D, Yu Y. An 8 × 8-pixel LiDAR receiver with multi-echo recording TDC for background light interference mitigation [C]//2024 9th International Conference on Integrated Circuits and Microsystems, 2024: 196-200.

[6] Chen Y, Cheng W, Li J. Hidden target detection from the multi-echo small-footprint LiDAR point clouds [C]//2015 IEEE 17th International Workshop on Multimedia Signal Processing (MMSP), 2015: 1-6.

[7] Wang J, Huang Z, Chen B, et al. A 32 × 32 flash LiDAR SPAD sensor with up-to-1kfps motional target detection by threshold-adaptive 2D dynamic vision [C]//2024 IEEE Custom Integrated Circuits Conference (CICC), 2024: 1-2.

[8] 刘琛昊，金 革. 皮秒级多脉冲时间间隔大量程时间测量系统设计[J]. 电子技术应用, 2022, 48(10): 108-112.
Liu Chenhao, Jin Ge. A large range time measuring system study of picosecond multi-pulse time interval[J]. Application of Electronic Technique, 2022, 48(10): 108-112.

[9] 肖 远，梁华国，汪玉传，等. 非线性优化的时间数字转换器设计[J]. 微电子学, 2023, 53(5): 772-778.
Xiao Yuan, Liang Huaguo, Wang Yuchuan, et al. Design of a nonlinear optimized time to digital converter [J]. Microelectronics, 2023, 53(5): 772-778.

[10] 廖人瀚，陈前宇，李 铭，等. 一种内置高精度TDC的单光子激光雷达探测器[J]. 光学学报, 2025, 45(21): 2128004.
Liao Ruhan, Chen Qianyu, Li Ming, et al. Single-photon LiDAR detector with built-in high-precision TDC [J]. Acta Optica Sinica, 2025, 45(21): 2128004.

[11] 魏煜秦，孔 洁，杨海波，等. 基于FPGA的时间间隔测量设计与实现[J]. 原子能科学技术, 2017, 51(10): 1893-1897.
Wei Yuqin, Kong Jie, Yang Haibo, et al. Design and realization of high precision time-interval measurement based on FPGA [J]. Atomic Energy Science and Technology, 2017, 51(10): 1893-1897.

[12] Zarghami M, Gasparini L, Parmesan L, et al. A 32 × 32-pixel CMOS imager for quantum optics with per-SPAD TDC, 19.48% fill-factor in a 44.64-μm pitch reaching 1-MHz observation rate[J]. IEEE Journal of Solid-State Circuits, 2020, 55(10): 2819-2830.

[13] Yuan F. Metastability correction techniques for TSPC-DFF with applications in vernier TDC [C]//2022 IEEE International Symposium on Circuits and Systems (ISCAS), 2022: 1449-1452.

[14] Chen B, Huang Z, Liu Q. A 128 × 128 CMOS SPAD receiver for 500Mbps free space optical communication with column-wise decoding and fast spot tracking[C]//2024 IEEE

International Symposium on Circuits and Systems (ISCAS), 2024: 1-5.

[15] Enomoto R, Iizuka T, Nakura T, et al. An ultra-wide-range fine-resolution two-step time-to-digital converter with built-in foreground coarse gain calibration [C]//2017 24th IEEE International Conference on Electronics, Circuits and Systems (ICECS), 2018: 231-234.

[16] Sesta V, Pasquinelli K, Federico R, et al. Range-finding SPAD array with smart laser-spot tracking and TDC sharing for background suppression [J]. IEEE Open Journal of the Solid-State Circuits Society, 2022, 2: 26-37.

作者简介：

万思渝(2000—)，男，四川省眉山市人，硕士研究生，主要研究方向为模拟集成电路设计；

甄少伟(1982—)，男，河北省保定市人，副教授，研究方向为模拟与混合信号集成电路设计技术。