材料、结构及工艺

DOI：10.16818/j.issn1001－5868.20251009005

GaN芯片衬底与封装的热管理及可靠性研究

崔丽敏*，董　兰，吕晓杰，曲祥旭，闫　伟，殷淑芳
（青岛滨海学院 机电工程学院，山东 青岛 266555）

摘　要： GaN高电子迁移率晶体管功率放大器芯片的热管理及可靠性评估，对于高功率微波系统的实际应用具有重要意义。文章系统分析了GaN芯片衬底的形成方法，比较了不同衬底材料的优缺点。针对微波电路设计中的典型应用场景，设计多种裸芯片贴装方案，并结合GaN、SiC和金刚石芯片、不同转接板及粘接材料的相关特性，进行热-力耦合分析，以获取芯片在工作条件下的温度分布和热力学响应。同时考虑芯片转接板等本身的材料热阻、芯片与转接板等之间的界面热阻以及粘接工艺条件等关键因素，系统研究转接板材料、厚度及粘接材料对芯片结温和应力分布的影响。结果表明，这些因素在芯片散热效率和长期可靠性中起决定性作用。该研究为GaN功率放大器芯片的衬底材料选择、转接板结构设计及热管理优化提供可靠的数据支撑和定量参考，对提升高功率微波器件的散热性能和运行可靠性具有重要的指导意义。

关键词： GaN；热管理；功率放大器；金刚石；结温；热应力
中图分类号： TN305.94　**文章编号：** 1001－5868(2026)03－0481－09

Thermal Management and Reliability of GaN Chip Substrates and Packaging

CUI Limin, DONG Lan, LV Xiaojie, QU Xiangxu, YAN Wei, YIN Shufang
(**School of Mechanical and Electrical Engineering, Qingdao Binhai University, Qingdao 266555, CHN**)

Abstract: The thermal management and reliability of GaN high-electron-mobility transistor power amplifier chips are critical for high-power microwave systems. This study analyzes substrate-formation methods and compares different materials. Several bare-die packaging schemes are designed for typical microwave applications, and thermal-mechanical coupling simulations are performed considering GaN, SiC, and diamond chips, as well as various carrier boards and bonding materials. The temperature distribution and stress response under the operating conditions are obtained, and key factors such as the carrier-board thermal resistance, interfacial resistance, and bonding processes are included. Results show that the substrate and carrier-board properties, thickness, and bonding materials significantly affect the junction temperature, stress distribution, and long-term reliability. This study provides quantitative data and design guidance for selecting substrates, optimizing the carrier structure, and improving thermal management, thereby offering valuable references for enhancing the performance and reliability of high-power microwave devices.

Key words: GaN; thermal management; power amplifier; diamond; junction temperature; thermal stress

收稿日期：2025－10－09.
*通信作者：崔丽敏

0 引言

第三代半导体技术快速发展，持续推动电力电子器件向微小尺寸、高功率密度、低损耗方向迭代升级。GaN材料具备宽禁带、高击穿电场、高电子饱和速度及良好热导率等优异特性，在射频及功率电子领域应用价值突出，是支撑新一代电子系统小型化、高效化的关键技术。

GaN高电子迁移率晶体管（HEMT）功率放大器采用裸芯片形式，通过贴装、转接基板及封装结构，集成到应用电路系统中。但GaN与SiC、Si、蓝宝石等衬底材料的热物性差异显著，这直接影响器件内部热传导与界面应力分布。在工作过程中，热耗持续积聚，加之贴装材料、转接基板等热力学性能匹配不佳，极易造成热传递受阻、热应力累积与性能退化。因此，热传递与热应力耦合已成为制约GaN芯片性能与可靠性的瓶颈。

目前，国内外在GaN放大器热管理与材料选型方面已取得一定进展，高热导率金刚石衬底也成为提升器件散热能力的研究热点。但针对芯片衬底、贴装方式、贴装材料及转接基板材料等多因素耦合作用下的热力学特性研究尚不充分，对多材料界面热阻特性及其与热传导、热应力的协同作用机制仍缺乏系统研究，难以实现GaN放大器热耗与热应力的协同调控。

本文以大功率GaN放大器为研究对象，结合裸芯片贴装、封装与应用电路实际热边界条件，重点围绕芯片衬底材料、贴装方式、贴装材料及转接基板材料开展热力耦合研究。结合界面热阻特性，分析多种材料界面热传递与热应力耦合规律，提出封装材料与热管理优化方案，为提升GaN放大器封装散热性能与运行可靠性提供理论依据与技术参考[1-3]。

1 芯片衬底匹配的重要性

GaN放大器在衬底上外延生长GaN层，其中栅极附近的沟道区域产生约80%的热量，这些热量需通过衬底快速传导出去，因此衬底的导热性能至关重要。目前，主流GaN芯片通常以蓝宝石、SiC、Si、金刚石等为衬底，其中蓝宝石、SiC、Si为单晶结构，其上的GaN外延层也需要是单晶结构[4-5]。但受异质外延影响，这些材料也存在晶格失配，进而导致位错密度加大。单晶、多晶金刚石同样因晶格失配，易形成位错富集区热导率骤降。局部升温因热膨胀系数失配导致裂纹或翘曲。因此，不同衬底的GaN功率放大器，其特性及外延层功能信息均需确保GaN为单晶，具体信息见图1和表1所示[6-11]。

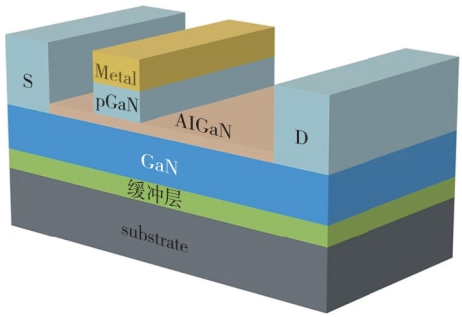


图1 芯片组成结构示意图

表1 芯片不同衬底特性

特性	蓝宝石衬底	Si衬底	SiC衬底	金刚石衬底	
单晶/多晶	单晶	单晶	单晶	单晶	多晶
分层结合方式	异质外延	缓冲层技术	异质外延	化学机械抛光，粗糙度小于0.5 nm，或异质外延界面热阻低至：6.7×10^{-8} m^2·K/W	动态等离子体抛光，将粗糙度从15 nm降至0.29 nm进行键合
晶格失配	16%	17%	3.5%	约11%	无统一晶格取向
位错密度	$>10^9$ cm^{-2}	$10^9\sim10^{10}$ cm^{-2}（较高）	$10^8\sim10^9$ cm^{-2}（较低）	$10^7\sim10^9$（依赖键合技术）	与沉积和键合技术有关
热导率	35 W/(m·K)	150 W/(m·K)	490 W/(m·K)	>2 000 W/(m·K)	1 000～2 000，受晶界散射影响
热膨胀系数	6.7×10^{-6} K^{-1}	4.2×10^{-6} K^{-1}	4.4×10^{-6} K^{-1}	1.1×10^{-6} K^{-1}	1.1×10^{-6} K^{-1}
成本及难度	极低	低（兼容现有Si产线）	高（价格为Si衬底的数十倍）	键合小尺寸可行，大尺寸单晶金刚石成本高，低温键合工艺复杂	键合成功率达92.4%
应用场景	紫外LED的主流衬底	快充、中低压功率器件	5G射频、高功率器件	高频雷达、航天器件	高功率射频放大器

在工程应用中，考虑制造成本，目前主要使用SiC或Si衬底。通过异质外延形成的应力，高温AlN成核层（1 020℃生长）补偿热失配应力，从而降低GaN层缺陷密度。相比之下，金刚石衬底有更好的热传递效果，热导率超硅12倍，器件工作温度可降低30%以上。此外，可通过表面抛光技术（降低粗糙度）确保GaN层与金刚石紧密贴合，减少界面热阻。结合其超高导热性，金刚石衬底成为5G射

频和电动汽车功率器件等的理想选择。西安交通大学实现了5.08 cm(2英寸)异质外延单晶金刚石衬底的制备,解决了高质量大尺寸衬底问题,并实现了批量化生产;高意(Coherent)推出自有的专利复合材料:金刚石-碳化硅陶瓷,热导率高达800 W/(m·K),不仅保持各向同性特性,其热膨胀系数与硅近似,降低了热应力问题,与单晶金刚石相比成本较低,在工程应用中更具可行性;哈尔滨工业大学研究团队提出单晶-多晶混合微通道散热,实现工艺突破,为异质材料生长提供了经验方向;住友电工通过优化抛光多晶表面工艺,实现与GaN、多晶金刚石的无焊料直接键合,极大提升界面热导率。金刚石衬底、混合微通道和直接键合的协同方法,能够降低GaN HEMT的"自热效应",提升器件输出功率并延长使用寿命[12-14]。

2　GaN功率放大器芯片热耗计算

2.1　功率附加效率

GaN高功率芯片用于发射较大射频功率,代表芯片的最大输出能力。功率放大器芯片的两个关键参数为饱和输出功率和功率附加效率(PAE),其中PAE是衡量功率放大器将直流电源功率转换为有用的射频输出功率效率的关键指标。在输出功率10 W以上且频率较高的情况下,较高的PAE意味着更少的热量产生、更低的功耗与运行成本,以及更小的散热压力,这对高功率应用的可靠性和经济性至关重要[17]。

$$PAE=(P_{out}-P_{in})/P_{DC}\times 100\% \tag{1}$$

式中,P_{out}为射频输出功率,P_{in}为射频输入功率,P_{DC}为直流电源输入功率。

PAE关注的是放大器自身将额外的直流功率转换成额外的射频输出功率的效率,并扣除输入信号本身带来的功率,这是其与单纯的"电源效率"的主要区别。在国内外研究中,已建立高PAE值及高频PAE效率的参考表[16]。如浩瀚芯光、中国电科及中科海高等均在GaN功率放大器芯片进行深入研究并实现规模生产,见表2。

表2　标志性PAE[16-17]

企业名称	频率范围/GHz	*PAE*
日本富士通	@2.4～2.5	85.2%(记录)
HRL实验室的Moon	@30	70%
黄真通等	@30	52.56%

2.2　提高功率附加效率的方案

提高芯片功率附加效率,需从器件物理原理、电路设计、热管理及系统架构多维度协同优化。

(1) 芯片级优化器件物理结构

a. 采用宽禁带材料,研究表明在同频同功率下,GaN HEMT(电子迁移率大于2 000 $cm^2/(V\cdot s)$)比Si基LDMOS的PAE高15～20%。

b. 金刚石衬底的热导率高达2 000 W/(m·K),采用金刚石及其复合材料等可极大提升导热系数,降低结温,进而显著提升PAE[18]。

c. 极化匹配设计(如引入AlGaN背势垒层),提升二维电子气密度至不小于1.5×10^{13} cm^{-2},降低导通电阻,从而减小损耗,降低热能转换[19]。

(2) 封装级热管理强化

a. 优化界面热阻,采用铟铅银焊接(热导率为50 W/(m·K))或纳米银烧结(热导率为250 W/(m·K))替代导电胶(热导率仅为2.5 W/(m·K))。

b. 优化垂直散热通道,建设3D IC集成微流道,以提高散热效率。

c. 在裸芯片转接板中使用钼铜30基板($CTE=7.5\times10^{-6}$ K^{-1})替换铜基板,通过共晶焊接与GaN芯片匹配,从而使热循环寿命提升5倍(根据NASA的测试数据)。

3　GaN HEMT芯片热-力耦合分析

3.1　热功耗计算

中科海高某GaN功率放大器芯片[20],尺寸为$4.8\times2.6\times0.08$ mm^3,饱和输出功率P_{out}=40.5 dBm,功率附加效率PAE=22%,输入功率P_{in}=28 dBm,最高工作温度为85℃。热耗功率P_{diss}是指放大器内部消耗的功率,直流输入功率P_{DC}减去净输出功率(即输出功率与输入功率之差)。其中,热耗功率的公式为:

$$P_{diss}=(P_{out}-P_{in})\times\frac{1-PAE}{PAE} \tag{2}$$

由公式(2)可得P_{diss}=37.54 W。该计算结果表明,在给定工况下,放大器存在显著热耗(约为37.54 W),可能影响热管理设计,在实际应用中需结合散热措施以确保器件的可靠性。

3.2　芯片贴装分析

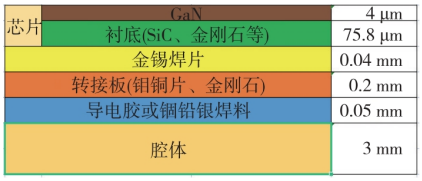
大功率裸芯片主要应用于高频有源微带电路,通过穿芯电容或偏置电路供电。其贴装方式主要包括导电胶粘接、锡焊及转接焊片共晶焊后导电胶粘接等。当前迫切需要在保证良好接地能力的同

时，提升芯片的散热能力。

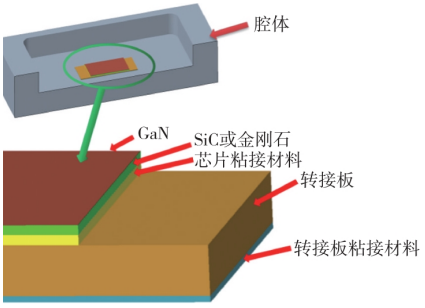
钼铜的CTE与碳化硅和氮化镓等相近，其能有效避免因温升导致的膨胀、断裂和脱离等风险。在工程应用中，有源微波电路主要采用大功率芯片与钼铜垫片共晶焊的方式保护芯片，再通过导电胶粘接到微波腔体，或采用焊料焊接至微波腔体以实现芯片的贴装。导电胶粘接在调试和维护芯片时，更具有工艺可行性，而铟铅银焊料方案则具有更好的导热性和粘接强度优势。本文对两种方案进行比较，求解在满足GaN使用要求的最低温度与最小热应力条件下，钼铜垫片的最佳厚度值。同时，分析国内外有关金刚石垫片的研究，并将其与航空高可靠性纳米银胶进行对比，评估各自的性能优势。以上分析将为工程应用中裸芯片的贴装方案提供理论与仿真依据[21-22]。

上述氮化镓放大器芯片厚度为0.08 mm，在进行叠层材料的热仿真分析时，将AlGaN、GaN和缓冲层等简化为GaN层，而集中产生热量的沟道层位于简化的GaN层。分析芯片材料分层及厚度如下：4 μm（GaN层）+75.8 μm（SiC层）+0.2 μm（界面），总厚度为80 μm。

芯片贴装示意图如图2所示。



（a）贴装尺寸



（b）贴装结构

图2 芯片贴装示意图

3.3 热阻分析计算

综合考虑芯片本身材料热阻及贴装芯片后各种材料之间的界面热阻[23]。

热阻计算：

（1）材料本身热阻：

$$R = L/(k \times A) \tag{3}$$

式中，L为厚度，A为面积，k为热导率。

热流面积：$A = 12.48\ \text{mm}^2$

根据表3，由公式（3）可得，GaN层热阻：

$$\theta_{GaN} = \frac{L_{GaN}}{k \times A} = 0.001\,6\ ^\circ\text{C/W}$$

表3 材料特性[24-25]

名称	导热系数/[W/(m·K)]	杨氏模量/(E/GPa)	密度/(g/cm^3)
紫铜	401	119	8.9
金	317	78	19.3
GaN	200@25℃ 160@125℃ 68@300℃	295	6.1
SiC	390	450	3.2
$Au_{80}Sn_{20}$	57	68	14.6
铟铅银（固化后）	92	25	8.1
导电胶（固化后）	2.5	2.6	1.5
$MoCu_{30}$	185	200	8.6
金刚石	2 000	1 050	3.51
纳米银胶	200	50	5

SiC衬底热阻：

$$\theta_{SiC} = \frac{L_{SiC}}{k \times A} = 0.013\,5\ ^\circ\text{C/W}$$

金刚石衬底热阻：

$$\theta_{Dia} = \frac{L_{Dia}}{k \times A} = 0.003\ ^\circ\text{C/W}$$

钼铜转接板热阻（厚度为0.2 mm）：

$$\theta_{MoCu_{30}} = \frac{L_{MoCu_{30}}}{k \times A} = 0.015\,57\ ^\circ\text{C/W}$$

金刚石转接板热阻：

$$\theta_{Dia} = \frac{L_{Dia}}{k \times A} = 0.000\,48\ ^\circ\text{C/W}$$

（2）界面热阻

氮化镓与碳化硅间的等效界面热阻为50 m^2·K/GW，基于拉曼热测量技术的铜基复合物法兰GaN基晶体管的热阻分析，$\theta_{GaN\text{-}SiC} = 0.000\,4\ ^\circ\text{C/W}$。

根据化合积电的研究，在GaN上生长多晶金刚石时，界面热阻可以降低到6.5 m^2·K/GW。有研究报道在金刚石/Si_3N_4/GaN界面处能实现低边界热阻约3.1±0.7 m^2·K/GW[26]。据6.5 m^2·K/GW的界面热阻，可得$\theta_{GaN\text{-}Dia} = 0.000\,5\ ^\circ\text{C/W}$。表4列出了不同界面类型的接触热阻典型参考值。

表4 接触热阻典型参考值

界面类型	接触热阻范围
机械压接（未焊接）	1×10^{-5}~1×10^{-4} m^2·K/W
金锡焊接良好	1×10^{-8}~1×10^{-7} m^2·K/W
含空洞/氧化层	$>1\times10^{-6}$ m^2·K/W

依据界面类型，焊接良好时接触热阻，芯片与转接板之间热阻 $\theta_{芯片\text{-}转接板} \approx 0.008\ ^\circ\text{C/W}$。

转接板与铜腔体之间热阻 $\theta_{转接板\text{-}铜腔体} \approx 0.0048\ ^\circ\text{C/W}$。

3.4　碳化硅衬底的氮化镓热分析

分析对象包括 H20E 导电胶、金锡焊料和钼铜片转接板等。根据 GJB-3947A 标准的 3 级设备要求，设置工作温度为 50℃，腔体均温面为 50℃。

3.4.1　导电胶粘接仿真分析

采用导电胶粘接方案时，对象分解后各层图解如图 3 所示。

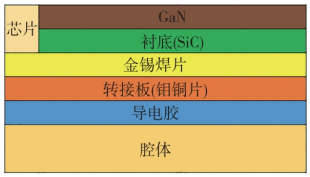
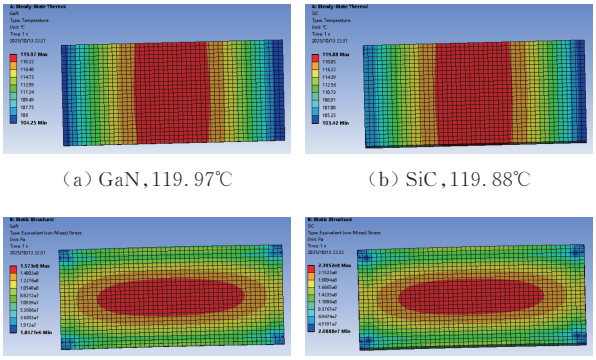


图 3　芯片贴装方案一

芯片工作温度主要考虑 GaN 及 SiC 层，其结温主要体现在 GaN。在不考虑热阻的前提下，如图 4、表 5 所示，结温超过许用工作温度 85℃，GaN 热应力未超过 250 MPa，在许用应力范围内。综合考虑温度及热应力，此方案不能使用[11]。



（a）GaN，119.97℃　（b）SiC，119.88℃

（c）GaN，157.3 MPa　（d）SiC，239.52 MPa

图 4　温度及热应力（钼铜片厚度为 0.2 mm）

表 5　芯片贴装方案一结果

钼铜片厚度	参数	GaN 层	SiC 层
0.1 mm	温度/℃	121.09	121
	热应力/MPa	145.7	221.7
0.2 mm	温度/℃	119.97	119.88
	热应力/MPa	157.3	239.52
0.3 mm	温度/℃	119.48	119.38
	热应力/MPa	175.28	266.82
0.4 mm	温度/℃	119.37	119.28
	热应力/MPa	181.44	276.3

3.4.2　铟铅银焊料仿真分析

采用铟铅银焊料粘接时，分析对象见图 5 所示。根据各材料本身热阻及材料之间的界面热阻，总接触热阻为：

$$\theta_{总} = \theta_{GaN} + \theta_{SiC} + \theta_{GaN\text{-}SiC} + \theta_{MoCu_{30}} + \theta_{芯片\text{-}转接板} + \theta_{转接板\text{-}铜腔体} = 0.0314\ ^\circ\text{C/W}$$

因热阻导致温升：

$$\Delta T = \theta \times W = 1.78℃$$

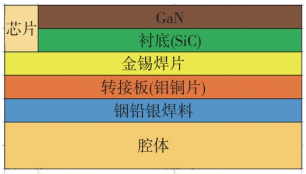
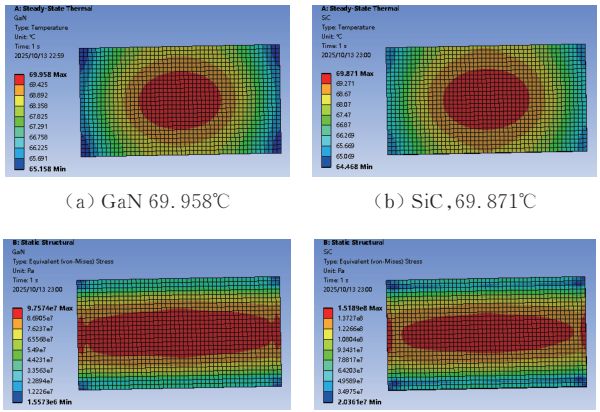


图 5　芯片贴装方案二

考虑热阻，并结合图 6、表 6 温度结果，GaN 温度约为 70.38℃～74.414℃，低于许用最高温度 85℃，满足使用要求。安全温度系数达到 12%。



（a）GaN 69.958℃　（b）SiC，69.871℃

（c）GaN，97.57 MPa　（d）SiC，151.89 MPa

图 6　温度及热应力（钼铜片厚度 0.2 mm）

表 6　芯片贴装方案二结果

钼铜片厚度	参数	GaN 层	SiC 层
0.1 mm	温度/℃	68.605	68.517
	热应力/MPa	98.54	156.39
0.2 mm	温度/℃	69.958	69.871
	热应力/MPa	97.574	151.89
0.3 mm	温度/℃	71.304	71.216
	热应力/MPa	96.827	147.43
0.4 mm	温度/℃	72.637	72.55
	热应力/MPa	96.739	147.36

与导电胶方案相比（见表 5），铟铅银方案热应力显著下降，在许用范围内，仿真结果验证了此方案的可行性，符合目前众多大功率有源微波器件常采用的贴装方案。

3.5 金刚石衬底氮化镓芯片热分析

针对金刚石衬底的氮化镓芯片，分析对象见图7所示。所有接触热阻：

$$\theta_{总}=\theta_{GaN}+\theta_{Dia}+\theta_{GaN\text{-}Dia}+\theta_{MoCu30}+\theta_{芯片\text{-}转接板}+\theta_{转接板\text{-}铜腔体}=0.043\,97\ ℃/W$$

因热阻导致温升：

$$\Delta T=\theta\times W=1.65℃$$

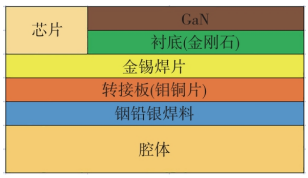
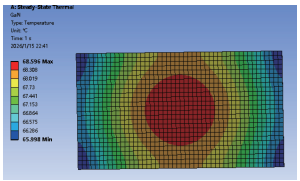
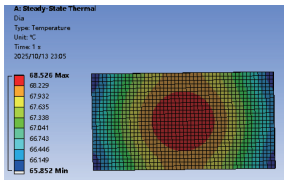


图7 芯片贴装方案三

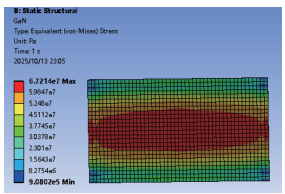
结合图8、表7，GaN温度范围：68.89℃～72.89℃，满足许用工作温度。



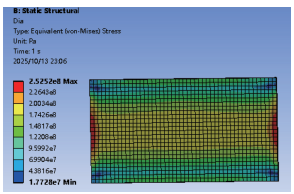
（a）GaN，68.6℃



（b）Diamond，68.53℃



（c）GaN，67.21 MPa



（d）Diamond，252.52 MPa

图8 温度及热应力（钼铜片厚度0.2 mm）

表7 芯片贴装方案三结果

钼铜片厚度	性能	GaN层	金刚石
0.1 mm	温度/℃	67.24	67.17
	热应力/MPa	65.48	254.44
0.2 mm	温度/℃	68.6	68.53
	热应力/MPa	67.21	252.52
0.3 mm	温度/℃	69.93	69.86
	热应力/MPa	68.3	248.02
0.4 mm	温度/℃	71.24	71.17
	热应力/MPa	69.43	242.53

GaN热应力范围：65.48～69.43 MPa，低于250 MPa，满足应力要求。

3.6 金刚石垫片热分析

中国电子科技集团公司第十三研究所专用集成电路重点实验室成功研制出金刚石转接板，其厚度为0.3 mm，热导率为2 000 W/(m·K)。据此对0.1～0.4 mm厚度金刚石转接板进行分析，预测最佳使用厚度[27]，分析对象见图9所示。

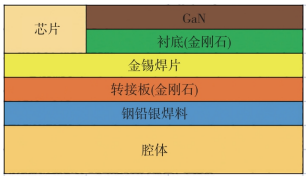


图9 芯片贴装方案四

所有接触热阻：

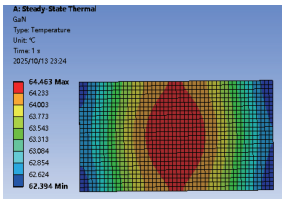
$$\theta_{总}=\theta_{GaN}+\theta_{Dia}+\theta_{GaN\text{-}Dia}+\theta_{Dia}+\theta_{芯片\text{-}转接板}+\theta_{转接板\text{-}铜腔体}=0.031\,4℃/W$$

因热阻导致温升：

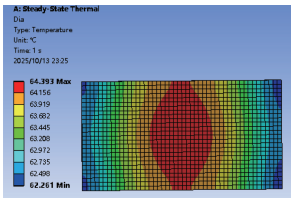
$$\Delta T=\theta\times W=1.18℃$$

芯片结温范围：65.22℃～66.1℃，满足许用工作温度要求。

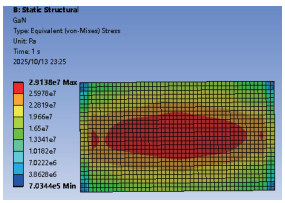
从图10、表8可知，金刚石转接板厚度，对GaN温度影响很小，但热应力变化很大。从降低比例分析，当厚度为0.3～0.4 mm时，热应力降低程度趋于平缓，这有利于生产相同厚度转接板，降低成本。



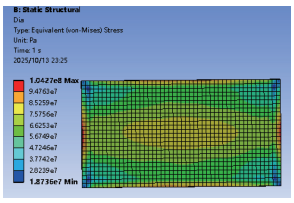
（a）GaN，64.46℃



（b）Diamond，64.39℃



（c）GaN，29.14 MPa



（d）Diamond，104.27 MPa

图10 温度及热应力（金刚石片厚度0.2 mm）

表8 芯片贴装方案四结果

金刚石载片厚度	性能	GaN层	金刚石
0.1 mm	温度/℃	64.92	64.85
	热应力/MPa	39.41	144.89
0.2 mm	温度/℃	64.46	64.39
	热应力/MPa	29.14	104.27
0.3 mm	温度/℃	64.2	64.13
	热应力/MPa	23.31	90.72
0.4 mm	温度/℃	64.04	63.97
	热应力/MPa	20.8	87.84

3.7　纳米银胶粘接热分析

在芯片微组装贴装领域，纳米银胶（烧结）和铟铅银焊料都是重要的互连材料，各自适用于不同的高可靠性场景（如功率半导体、光电子、航空航天等）[28]。优缺点的详细对比见表9。

表9　纳米银胶与铟铅银特性对比

特性	纳米银胶(纳米银烧结)	铟铅银焊料
导热性	250～400 W/(m·K)	30～60 W/(m·K)
导电性	极优(接近纯银)	中等
高温可靠性	熔点高，无重熔风险	差(易软化、蠕变、重熔)
室温机械强度	高	中等
抗热疲劳性	高熔点	高延展性吸收应力
工艺复杂性及温度	高(需压力/气氛控制)，250℃～300℃	低(标准回流焊)，小于140℃
成本(设备/工艺)	高(专用烧结设备)	低(标准设备)
返修性	极难	较难(但比纳米银容易)
典型应用	高功率密度器件(IGBT，SiC，GaN)、激光器、高温模块	适用于低温环境、需要红外探测器具备高抗热疲劳性的场合

纳米银胶厚度为0.04 mm，导热系数为200，膨胀系数接近银热压封装后复合纳米银纸界面层的热膨胀系数小于16×10^{-6} K^{-1}（50℃～200℃），弹性模量大于50 GPa，界面结合强度约为30～60 MPa。

考虑以最大导热系数的金刚石为芯片衬底，金刚石转接板以及纳米银胶，进行芯片贴装，方案见图11所示。

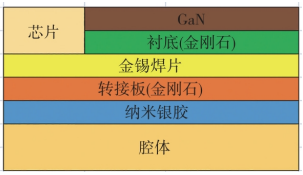


图11　芯片贴装方案五

因热阻导致温升：

$$\Delta T=\theta\times W=1.18℃$$

根据热阻温升及表10可知，芯片GaN层的结温范围：64.51℃～67.56℃，满足许用工作温度要求。

表10　芯片贴装方案五结果

金刚石载片厚度	性能	GaN层	金刚石
0.1 mm	温度/℃	66.38	66.31
	热应力/MPa	68.61	265.56
0.2 mm	温度/℃	63.72	63.65
	热应力/MPa	31.26	112.18
0.3 mm	温度/℃	63.48	63.41
	热应力/MPa	24.32	92.29
0.4 mm	温度/℃	63.33	63.26
	热应力/MPa	20.56	88.75

3.8　不同方案温度及热应力对比图

根据图12温度对比，四种方案的芯片结温均可满足使用需要，芯片采用金刚石衬底，同时选用金刚石与铟铅银焊料或纳米银胶的组合对于温度传递性能最优。

2024年8月，我国工信部发布国家重点研发计划“微纳电子技术”重点专项2024年度项目申报指南，提出面向三维集成芯片中的高密度互连结构的散热挑战，研究低温低应力低热阻界面键合技术，界面应力不超过50 MPa。根据图13的热应力分析对比，金刚石衬底应为优选，而选用钼铜片转接板时热应力较大，不利于界面结合。因此，后续研究应选择0.3 mm及0.4 mm厚度的金刚石转接板方案。其中，采用金刚石与铟铅银焊料热应力最小，被认为是最优方案；使用纳米银胶时，对金刚石厚度要求应避免选择0.1 mm，以确保结温较低并减小热应力，也可成为优选方案。

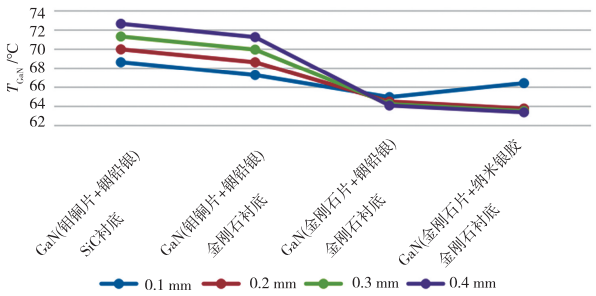


图12　不同方案温度变化对比

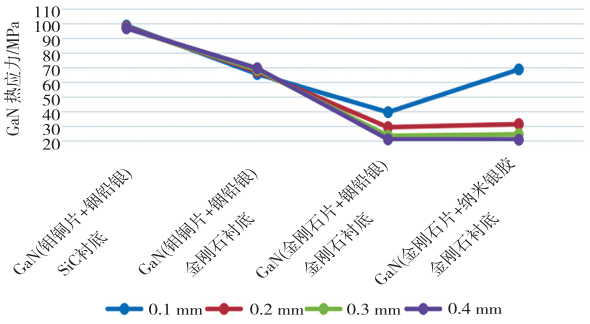


图13　不同方案热应力变化对比

4　结论

本文通过分类仿真分析，得到芯片在许用工作温度前提下，衬底材料同样满足许用热应力要求的最优方案。根据分析结果，在极端工况下（例如航空航天等高可靠性、成本效果场景），可选取金刚石衬底及金刚石转接板结合纳米银胶方式；在普通工况下，可选择钼铜片及铟铅银焊料。金刚石垫片因

制造工艺难度大、成本高且导电性较差，尚未得到广泛应用。若通过嵌入铜提升其导电性能，并进一步降低成本，则有望获得广阔的应用前景。

参考文献：

[1] 郭怀新，陈堂胜，孔月婵，等. GaN器件金刚石近结集成热管理技术研究进展[J]. 固体电子学研究与进展，2024，44(6)：561-567.
Guo Huaixin，Chen Tangsheng，Kong Yuechan，et al. Research progress of diamond near-junction integrated thermal management for GaN devices [J]. Research & Progress of Solid State Electronics，2024，44(6)：561-567.

[2] Huang C R，Chiu H C，Liu C H，et al. Characteristic analysis of AlGaN/GaN HEMT with composited buffer layer on high-heat dissipation poly-AlN substrates[J]. Membranes，2021，11(11)：848.

[3] Wellmann P J. Power electronic semiconductor materials for automotive and energy saving applications-SiC，GaN，Ga_2O_3，and diamond[J]. Zeitschrift für Anorganische und Allgemeine Chemie，2017，643(21)：1312-1322.

[4] 孔 欣，汪昌思. 国产6英寸SiC基GaN HEMT研制[J]. 太赫兹科学与电子信息学报，2025，23(4)：322-330.
Kong Xin，Wang Changsi. Development of domestic 6-inch SiC based GaN HEMT[J]. Journal of Terahertz Science and Electronic Information Technology，2025，23(4)：322-330.

[5] Li H，Xu J，Zhang X. A Ku-band image-rejection filtering LNA MMIC in 150-nm GaN-on-SiC technology[J]. Science China Information Sciences，2023，67(1)：119404.

[6] 黄 涛. GaN功率器件性能与可靠性的优化研究[D]. 成都：电子科技大学，2025.
Huang Tao. The optimization of performance and reliability in GaN power devices[D]. Chengdu：University of Electronic Science and Technology of China，2025.

[7] 唐 磊. p-GaN gate HEMT器件高温可靠性及失效机理研究[D]. 成都：电子科技大学，2025.
Tang Lei. Research on high-temperature reliability and failure mechanisms of p-GaN gate HEMT devices[D]. Chengdu：University of Electronic Science and Technology of China，2025.

[8] Ito K，Oishi T. Study on effects of GaN trap depth profiles to transient response in GaN HEMTs on GaN substrates by device simulation[C]//2020 IEEE International Symposium on Radio-Frequency Integration Technology (RFIT)，2020：88-90.

[9] 盛百城，刘庆彬，何泽召，等. SiC基GaN上多晶金刚石散热膜生长及其影响[J]. 半导体技术，2024，49(5)：455-460.
Sheng Baicheng，Liu Qingbin，He Zezhao，et al. Growth and influence of polycrystalline diamond heat dissipation film on SiC-based GaN [J]. Semiconductor Technology，2024，49(5)：455-460.

[10] Wang X，Huang S，Zheng Y，et al. Effect of GaN channel layer thickness on DC and RF performance of GaN HEMTs with composite AlGaN/GaN buffer[J]. IEEE Transactions on Electron Devices，2014，61(5)：1341-1346.

[11] 宋钰姿. 不同维度衬底上GaN外延生长及临界厚度研究[D]. 杭州：浙江大学，2020.
Song Yuzi. Epitaxial growth and critical thickness of GaN on substrates under different-dimensionally confinement [D]. Hangzhou：Zhejiang University，2020.

[12] 吴海平，安 康，许光宇，等. 金刚石/GaN异质外延与键合技术研究进展[J]. 表面技术，2024，53(22)：50-61.
Wu Haiping，An Kang，Xu Guangyu，et al. Research progress of heteroepitaxial and bonding technology of diamond-GaN [J]. Surface Technology，2024，53(22)：50-61.

[13] 刘宗浩. 基于键合技术的金刚石-GaN HEMT器件散热增强研究[D]. 济南：山东大学，2024.
Liu Zonghao. Research on heat dissipation enhancement of diamond-GaN HEMT devices based on bonding technology[D]. Jinan：Shandong University，2024.

[14] 刘莎莎，兰飞飞，房诗舒，等. GaN/金刚石复合结构的制备与器件性能[J]. 半导体技术，2024，49(7)：618-623.
Liu Shasha，Lan Feifei，Fang Shishu，et al. Preparation and device performance of GaN/diamond composite structure[J]. Semiconductor Technology，2024，49(7)：618-623.

[15] Kim J. A review of ku-band GaN HEMT power amplifiers development[J]. Micromachines，2024，15(11)：1381.

[16] 黄真通，宓珉瀚，王鹏飞，等. 具有微型倾斜栅场板的高频AlGaN/GaN HEMT器件结构研究[J]. 空间电子技术，2024，21(4)：27-33.
Huang Zhentong，Mi Minhan，Wang Pengfei，et al. Study of AlGaN/GaN HEMT with micro slant-field-plate gates device structure[J]. Space Electronic Technology，2024，21(4)：27-33.

[17] Kato O，Okada K，Yamamoto K，et al. A 85.2%Eefficiency 2.4 GHz power amplifier for short range wireless communication [C]//2007 IEEE International Solid-State Circuits Conference Digest of Technical Papers，2007：86-87，589.

[18] Shi J J，Gao Y，Zhang Y J，et al. Direct synthesis of ultrananocrystalline diamond on GaN for thermal management [J]. Advanced Materials，2023：2304880.

[19] 雷 霖. HEMT器件结构和工作原理研究[J]. 山西电子技术，2024(6)：94-97.
Lei Lin. HEMT device structure and working principle[J]. Shanxi Electronic Technology，2024(6)：94-97.

[20] 中科海高微波技术有限公司. HGC719 GaN PA MMIC功率放大器产品手册：V1.3[R]. 北京：中科海高微波技术有限公司，2023.

[21] Lian T，Xia Y，Wang Z，et al. Thermal property evaluation of a 2.5D integration method with device level microchannel direct cooling for a high-power GaN HEMT device [J].

Microsystems & Nanoengineering, 2022, 8: 119.

[22] 宋海涛, 王　霄, 龚　平, 等. GaN芯片封装技术研究进展与趋势[J]. 电子与封装, 2025, 25(3): 123-133.
Song Haitao, Wang Xiao, Gong Ping, et al. Research progress and trend of GaN chip packaging technology [J]. Electronics & Packaging, 2025, 25(3): 123-133.

[23] 成楚飞, 谈飞飞, 郁鑫鑫, 等. GaN/SiC/金刚石复合结构的应力调控与界面特性研究[J]. 固体电子学研究与进展, 2025, 45(3): 7-10.
Cheng Chufei, Tan Feifei, Yu Xinxin, et al. Research on stress management and interfacial characteristics of GaN/SiC/diamond composite structures [J]. Research & Progress of SSE, 2025, 45(3): 7-10.

[24] 唐绍锋, 梁　军, 杜善义. ZrB_2-SiC复合陶瓷双尺度热应力分析[J]. 上海航天, 2011, 28(4): 67-72.
Tang Shaofeng, Liang Jun, Du Shanyi. Mesoscopic thermal stress analysis for ZrB_2-SiC ceramics [J]. Aerospace Shanghai, 2011, 28(4): 67-72.

[25] 崔朝探, 陈　政, 郭建超, 等. 金刚石在GaN功率放大器热设计中的应用[J]. 半导体技术, 2022, 47(10): 834-838.
Cui Zhaotan, Chen Zheng, Guo Jianchao, et al. Application of diamond in GaN power amplifier thermal design [J]. Semiconductor Technology, 2022, 47(10): 834-838.

[26] Malakoutian M, Field D E, Hines N J, et al. Record-low thermal boundary resistance between diamond and GaN-on-SiC for enabling radiofrequency device cooling [J]. ACS Applied Materials & Interfaces, 2021, 13(50): 60553-60560.

[27] 李义壮. 应用于GaN HEMT器件的金刚石钝化散热技术研究[D]. 中国电子科技集团公司电子科学研究院, 2022.
Li Yizhuang. Research on diamond passivation heat dissipation technology applied to GaN HEMT [D]. Institute of Electronic Science, CETC, 2022.

[28] Yan L, Liu P, Xu P, et al. Reliability analysis of flip-chip packaging GaN chip with nano-silver solder BUMP [J]. Micromachines, 2023, 14(6): 1245.

作者简介：

崔丽敏(1985—),女,高级工程师,从事增材制造、材料特性研究。