

大动态范围数模混合自适应读出电路研究

李滨惊^{1,2}, 唐青海^{1,2}, 陈泽璐^{1,2}, 吴安琪^{1,2}, 孔大林^{1,2}, 程正喜¹, 袁红辉^{1*}

(1. 中国科学院上海技术物理研究所 红外探测全国重点实验室, 上海 200083; 2. 中国科学院大学, 北京 100049)

摘要：大动态范围读出电路是实现复杂场景下高性能光电探测成像的核心。在气象监测、深空探测中常面临强背景辐射与微弱目标并存、光强跨度极大且剧烈变化等极端情况, 传统读出电路往往难以兼顾探测灵敏度与信号饱和容量。为满足高分辨率与宽量程的探测需求, 文章设计并实现了一款新型自适应增益切换的读出电路。该电路在传统电容反馈跨阻放大器的基础上, 通过新增比较器与计数器实现了自适应积分控制功能, 电路还包含相关双采样、脉冲宽度调制数字化电路。基于 0.5 μm 5 V-CMOS 工艺进行读出电路设计、仿真与流片, 结果表明模拟动态范围达到 97.04 dB, 时域动态范围扩展达到 23.52 dB, 总动态范围达到 120.56 dB。

关键词：大动态范围; 读出电路; 自适应; 脉冲宽度调制

中图分类号：TN432 **文章编号：**1001-5868(2026)04-0595-06

A Wide Dynamic Range Mixed-Signal Adaptive Readout Circuit

LI Binliang^{1,2}, TANG Qinghai^{1,2}, CHEN Zelu^{1,2}, WU Anqi^{1,2}, KONG Dalin^{1,2},

CHENG Zhengxi¹, YUAN Honghui¹

(1. National Key Laboratory of Infrared Detection Technologies, Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083, CHN; 2. University of Chinese Academy of Sciences, Beijing 100049, CHN)

Abstract: Wide Dynamic Range (WDR) readout circuits are crucial for high-performance photoelectric detection in complex scenes. Extreme conditions—such as coexisting strong backgrounds and weak targets or dramatic light fluctuations—are common in meteorological monitoring and deep-space exploration. Traditional circuits often struggle to balance sensitivity and saturation capacity. To meet the demands for high resolution and wide range, this paper presents a novel readout circuit with adaptive gain switching. This circuit is based on a Capacitive Transimpedance Amplifier (CTIA) and integrates a comparator and counter for adaptive integration control, alongside Correlated Double Sampling (CDS) and Pulse Width Modulation (PWM) digitization circuits. Designed and taped out in a 0.5 μm 5 V-CMOS process, the results show an analog dynamic range of 97.04 dB, a time-domain extension of 23.52 dB, and a total dynamic range of 120.56 dB.

Key words: wide dynamic range; readout integrated circuit; adaptive gain; pulse width modulation

0 引言

光电探测成像系统在深空探测、高超音速飞行

器预警以及复杂工业视觉等领域的应用日益广泛。在这些典型的应用场景中, 探测器往往需要同时面对极低温度的背景辐射与极高温度的局部目标。

收稿日期: 2026-03-24.

基金项目: 中国科学院基础与交叉前沿科研先导项目(XDB0980000).

* 通信作者: 袁红辉

这种同一场景内巨大的辐射通量差异,要求红外成像系统必须具备超大动态范围。读出电路作为连接探测器与后端信号处理系统的桥梁,其动态范围成为了制约整个成像系统性能的核心瓶颈^[1]。

传统的线性积分读出电路中,提取微弱的冷背景信号要求系统具备高转换增益,这依赖于极小的积分电容,确保微弱光电流能激发出高于本底噪声的有效电压。这种小电容设计严重制约了像素的满阱电荷容量,致使系统在面临高温目标时会瞬间过载饱和^[2]。现代高分辨率红外焦平面阵列像元面积有限,不能单纯扩大积分电容来提升饱和上限。这种受限的电容物理边界,使得单一固定增益的传统读出架构陷入强信号易饱和与弱信号易淹没的性能死结,难以满足极端对比度场景下的高保真检测需求,因此需要寻求扩大动态范围的方法。

扩大动态范围手段主要包括线性-对数响应、多档位增益、脉冲频率调制等^[3]。其中,多档位增益扩展动态范围主要有两种技术手段。一种是调整积分时间即通过外部时钟信号或短曝光模式动态设置积分时间,遇到弱光就增加积分时间遇到强光就减少积分时间。这种方法可以在不增加像素内积分电容面积的情况下实现大动态范围^[4],但不同像素不同积分时间的画面拼接在一起极易出现重影,对后端数字图像处理有极大困难,同时为了兼顾接受弱光的像素必须留出较长的积分时间,拉低了系统的最高帧率。另一种是调整积分电容^[5],即在一个积分周期内设置长短曝光,利用短曝光判断当前光电流大小,选择合适的积分电容,但在高光强下短曝光极易饱和,损失了满阱容量。

本电路设计了一款新型自适应积分电路,将电容反馈跨阻放大器(Capacitive Transimpedance Amplifier, CTIA)、比较器电路、数字逻辑电路、相关双采样(Correlated Double Sampling, CDS)和脉冲宽度调制(Pulse Width Modulation, PWM)数字化电路高度集成到像元级电路中。通过三档动态电容设计,根据光强自适应切换电容,系统将极宽的入射辐射通量范围自适应地划分为不同的响应区间,同时利用时间域扩展高光强下的响应。在不损失微弱信号探测灵敏度和有限像素面积内,大幅拓宽了像素的抗饱和上限。该电路基于 $0.5\ \mu\text{m}$ 5 V标准CMOS工艺设计并流片,结果表明该多增益自适应读出电路动态范围得到显著提升。

1 读出电路结构

本文所采用的像素电路结构如图1所示,包括四个功能模块,CTIA核心电路、自适应开关控制模块、CDS模块、PWM模块。

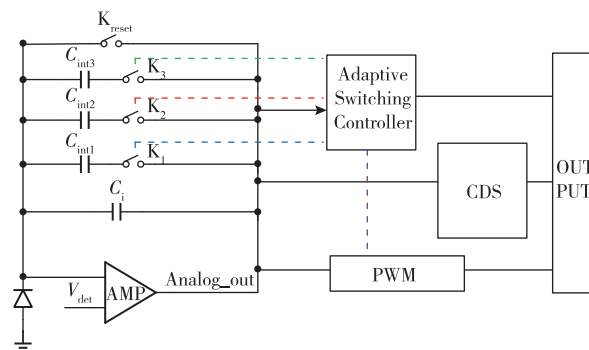


图1 像素电路结构模块图

CTIA作为核心电路,利用闭环负反馈机制,实现探测器极稳定的偏置电压与近乎零的输入阻抗,具有极高的电荷注入效率^[6],能够实现在低背景下的低噪声和高转换增益。多档位CTIA能够实现帧内的自动增益切换^[7],在微弱信号下采用极小电容以维持高转换增益。当光强增加导致节点电压触及阈值时,电路自适应切换较大积分电容,使输出电压保持线性防止饱和。自适应开关控制模块主要包括比较器、计数器、逻辑门组成的数字逻辑,在曝光时间中自动调整积分电容大小,同时可以输出当前的档位信息,方便后期数据处理。CDS模块,控制钳位开关与采样开关的导通时序,将像素复位阶段的噪声电压预先存储于钳位电容中,在光电积分结束后与输入级输出的信号电压进行模拟相减,以消除低频 $1/f$ 噪声和 kT/C 噪声^[8]。PWM数字化电路主要由比较器和计数器组成,当积分到达最后一个档位时启用PWM电路,通过记录积分电压达到设定阈值的时间,计算出积分斜率,进一步扩展高光强下的动态范围。

传统多档位设计需要短曝光判断光强,这导致高光强下的满阱容量损失,本文混合自适应电路在单次长曝光周期内,不重置像素、不损失已累计电荷,实现自适应切换增益档位。对比传统多级比较器结构,本文自适应模块采用计数器和组合逻辑门结构,提升了抗干扰能力优化像素面积,集成PWM数字化电路,并利用数字域量化继续扩展动态范围,打破传统模拟电路信号容量限制。

2 关键电路模块设计

2.1 CTIA 核心电路

CTIA 电路结构如图 2 所示,主要由放大器、积分电容、光电二极管、复位开关组成。

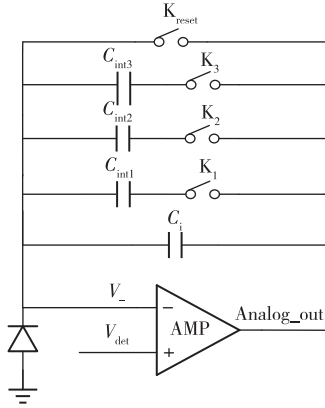


图2 CTIA 核心电路

光电二极管连接在放大器反相输入端,放大器正相输入端接外部提供的参考电压 V_{ref} 。根据虚短虚断特性,放大器正、反相输入端电压近似相等,即稳定探测器偏置电压与 V_{ref} 相同。当电路工作阶段开始时,复位开关 K_{reset} 和档位控制开关 K_i 闭合,将所有积分电容两端电压复位到参考电压 V_{ref} 。当积分阶段开始时,所有开关断开,光生电流在积分电容上累计,使得放大器反相输入端电压 V_- 上升。放大器增益为 A ,输出电压 V_{out} 可表示为:

$$V_{out} = (V_{ref} - V_-) \times A \quad (1)$$

由积分电容两端电压电荷关系可得

$$I_{det} \times t = C_i \times (V_{out} - V_-) \quad (2)$$

式中, C_i 为积分电容, I_{det} 为探测器光电流大小, t 为积分时间。在一个较短的积分时间内, I_{det} 保持恒定。此时根据上述两式可以得到输出电压 V_{out} 与积分时间 t 的关系,即:

$$V_{out} = \frac{A}{A+1} \times (V_{ref} + \frac{I_{det} \times t}{C_{int}}) \quad (3)$$

此时输出电压随时间线性增长,输出电压的积分速率与光电流强度成正比,积分电容大小成反比。

$$\frac{dV_{out}}{dt} = \frac{A}{A+1} \times \frac{I_{det}}{C_{int}} \quad (4)$$

当电压上升到设置的阈值电压时,输出电压反馈到动态范围扩展模块,控制打开下一档位的积分电容,瞬时状态总积分电容变大,但累计电荷量不变,此时输出电压为公式(5)所示。即当档位切换时,输出电压会瞬时下降,但并没有损失积分电荷,CTIA 电路将继续积分。

$$V_{out} = \frac{Q_{int}}{C_i + C_{int1}} \quad (5)$$

运算放大器采用 Cascode 结构,放大器增益 A 为 69.37 dB,相位裕度为 83.06°,积分电容设置了三个积分档位,其中最小积分电容 C_i 为 50 fF,用以提高微弱光电流的转换增益, $C_{int1}=200$ fF, $C_{int2}=1$ pF, $C_{int3}=1$ pF 作为后级电容扩展,避免强光下的信号失真,实现高信噪比与大满阱容量的兼容设计。

2.2 自适应开关控制模块

自适应开关控制模块电路原理图如图 3,该模块主要由比较器、带输入同步级的异步纹波计数器、开关保持电容、逻辑门电路构成。

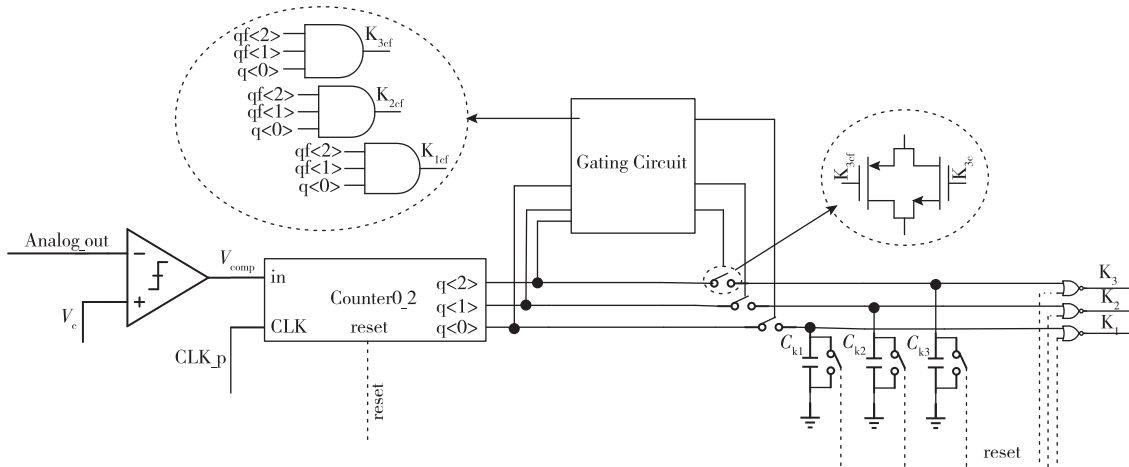


图3 自适应开关控制模块电路原理图

比较器反相输入端接 CTIA 模块的输出端 Analog_out, 比较器正相输入端为开关电压 V_c , CTIA 输出电压上升至 V_c 时比较器翻转为高电平, 时钟信号到来后计数器计数翻转, 计数器状态进入三端输入与门控制开关 K_c 闭合, 将电位信息存储在开关保持电容上 C_k 。此时积分电容的控制开关 K 闭合实现增益档位自适应切换, 积分周期结束后全局的 reset 信号将计数器、电容归零, 读出电路工作时序示意图如图 4。当时钟 CLK_p 上升沿到来时, V_{comp} 状态被读入计数器, 计数器按照比较器脉冲数量翻转, 比较器输出端信号和与门逻辑对应, 开关 K 闭合且不再受计数器计数变化影响, 即 CTIA 档位开关保持闭合。该模块计数器采用输入同步级对比较器输出的异步信号进行采样和整形, 为后级触发器提供干净的边缘触发, 提升了抗干扰能力。

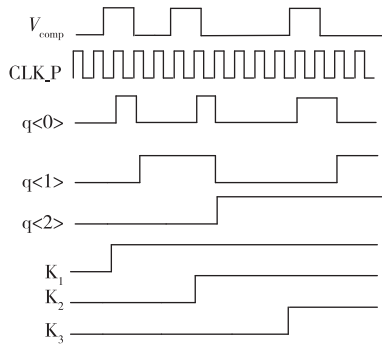


图4 自适应开关控制模块时序示意图

2.3 CDS 电路

高性能微弱信号读出集成电路, 由像素复位操作引入的 kT/C 噪声、晶体管的低频 $1/f$ 噪声与固定模式噪声, 会恶化系统的信噪比与整体性能。为抑制上述非理想因素, 本电路采用差分相关双采样, 在短的时间间隔内, 分别获取像素的复位电平与信号电平, 并对两次采样值进行差分运算, 能够降低噪声从而提高读出电路的精度与动态范围。该模块原理图如图 5。

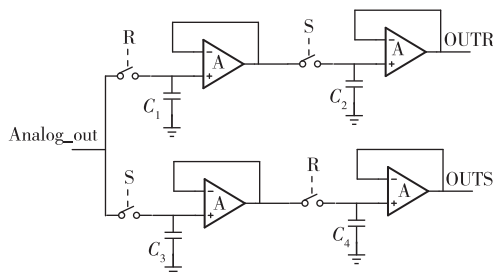


图5 CDS 电路原理图

图中, R 为复位阶段的控制信号, S 为采样阶段的控制信号。当电路进入复位阶段时, R 为高电平, S 为低电平, 开关闭合将噪声电压 V_{noise} 采样存储到电容 C_1 上。在像素经过一段时间感光后, 电路进入采样阶段, S 为高电平、 R 为低电平, 积分电压 V_{signal} 采样存储到电容 C_3 上, 上方噪声电压通过单位增益缓冲器采样到 C_2 , 下一次复位控制信号 R 到来, 将电容 C_3 上的信号电压经过单位增益缓冲器存储到电容 C_4 上, 随后利用差分运算将两次采样结果相减输出纯净信号。

2.4 PWM 电路

PWM 是一种将模拟信号转化成数字信号的高效方法, 其核心原理是将电压幅度信息转换成时间域上的宽度信息^[9], 电路结构如图 6 所示。

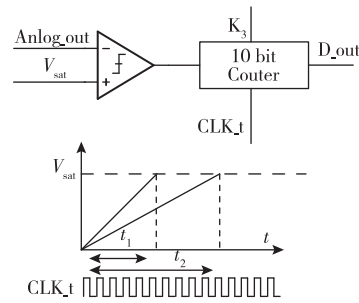


图6 PWM 电路结构时序示意图

CTIA 的输出电压将持续与预设定的饱和电压 V_{sat} 相比较, 当 K_3 为高电平即最后一个增益档位积分电容参与积分时, 计数器开始记录外部时钟信号 CLK_t 的脉冲个数。随着积分时间增加, CTIA 输出电压超过 V_{sat} , 此时计数器翻转产生一个高电平信号使得计数器停止计数并输出当前数字码值 N , 本电路使用了 10 bit 同步计数器。从图 6 能够看出, 光电流越大, 积分速度越快, 到达 V_{sat} 电压所需时间越短, 计数个数也越少, 计数个数 N 与光强成反比关系。假设外部时钟信号周期为 $T_{clk,t}$, 从 K_3 闭合到积分至饱和电压的时间 T_c 为:

$$T_c = N \times T_{clk,t} \quad (6)$$

K_3 闭合前的积分电荷为:

$$Q_{1-2} = (C_i + C_{int1} + C_{int2}) \times (V_c - V_{det}) \quad (7)$$

K_3 闭合后积分达到饱和电压时的积分电荷为:

$$Q_3 = (C_i + C_{int1} + C_{int2})(V_{sat} - V_c) + C_{int3}(V_{sat} - V_{det}) \quad (8)$$

此时可以通过计算得到 PWM 量化出来的光电流大小 I_{det} :

$$I_{\text{det}} = \frac{Q_3}{N \times T_{\text{clk},t}} \quad (9)$$

当光电流较大导致最后一个档位的积分电荷量超出最大满阱容量时,利用PWM数字化电路量化积分时间计算出对应光电流大小,能在不增加像素积分电容面积的情况下,将电路动态范围扩展。

3 仿真结果

电路采用标准 $0.5 \mu\text{m}$ 5 V-CMOS 工艺,设置积分周期 $T_{\text{int}}=150 \mu\text{s}$,积分电容分别为 $C_i=50 \text{ fF}$, $C_{\text{int}1}=200 \text{ fF}$, $C_{\text{int}2}=1 \text{ pF}$, $C_{\text{int}3}=1 \text{ pF}$,探测器偏置电压 $V_{\text{det}}=1 \text{ V}$,档位切换电压 $V_c=3 \text{ V}$,积分饱和电压 $V_{\text{sat}}=4 \text{ V}$,外部计数时钟周期 $T_{\text{CLK},t}=100 \text{ ns}$ 。仿真结果如图7所示,在 100 pA 较小光电流下,图中没有发生档位切换,整个积分都是发生在最小电容 C_i 上,电压为标准的线性上升。当光电流为 50 nA 时, $2 \mu\text{s}$ 左右积分电压超过 3 V ,第一个积分档位开关 K_1 闭合,积分电荷量瞬间并没有变化而积分电容瞬时扩大,因此电压下降。在大于 50 nA 电流情况下,由于积分电容 C_i 较小,电压上升速度过快,当积分电压超过 V_c 时比较器翻转需要一定的时间,此时开关 K_1 并未闭合,电压仍在上升产生图7中左侧的过冲。对于大电流情况,电路主要依赖后两个较大积分电容的档位,较大积分电容档位并没有过冲,模拟电压读取准确,同时过冲不会引起电荷损失,对后续积分没有影响。当光电流进一步增大,仿真中光电流大于 100 nA 时,显然模拟域已经饱和无法再分辨,此时更多依赖PWM模块量化电压上升速度来计算光电流大小。

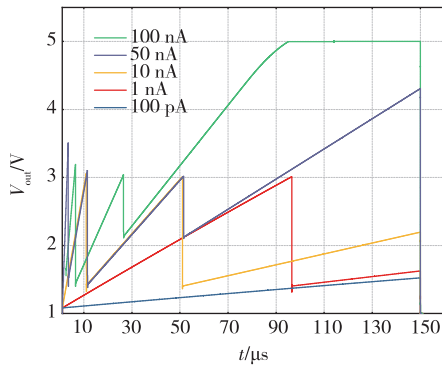


图7 自适应读出电路仿真结果图

动态范围计算公式为：

$$DR = 20 \log_{10} \left(\frac{I_{\text{sat}}}{I_{\text{min}}} \right) \quad (10)$$

其中,最大可分辨光电流可由式(9)得出。由于总积分电容 $C_{\text{int_all}}$ 和设置的饱和电压 V_{sat} 是固定值,在一个时钟周期积分达到 V_{sat} 的光电流为最大可分辨光电流,时钟周期越短则最大可分辨光电流越大。最小可测信号是整个电路在固定积分时间 t_{int} 内由噪声决定的,动态范围计算公式可以写为：

$$DR = 20 \log_{10} \left(\frac{C_{\text{int_all}} \cdot V_{\text{max}}}{N_{\text{min}} \cdot t_{\text{clk},t}} \right) \frac{Q_{\text{noise}}}{t_{\text{int}}} \quad (11)$$

$$DR = 20 \log_{10} \left(\frac{C_{\text{int_all}} \cdot V_{\text{max}}}{V_{\text{noise}} \cdot C_i} \right) + 20 \log_{10} \left(\frac{t_{\text{int}}}{N_{\text{min}} \cdot t_{\text{clk},t}} \right) \quad (12)$$

为了直观体现PWM对于可测电流的扩展能力,图8为实际光电流与根据码值由公式(9)计算的光电流对比图。可以看出,线性度较好,拟合度达98%,能精确还原超出模拟量程的光电流。图9是模拟域和时间域混合响应图,将PWM模块量化的光电流值,一个积分周期内在最大档位的积分电压值与模拟读出的电压值拼接起来,模拟模块无法量化大于电源电压5 V以上的信号,PWM模块扩展了饱和模拟电压,提高了读出电路处理的电压信号上限。

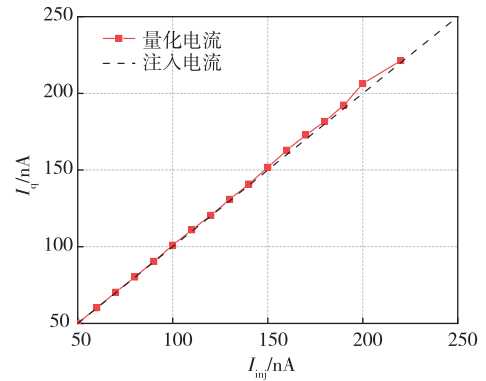


图8 PWM模块量化电流

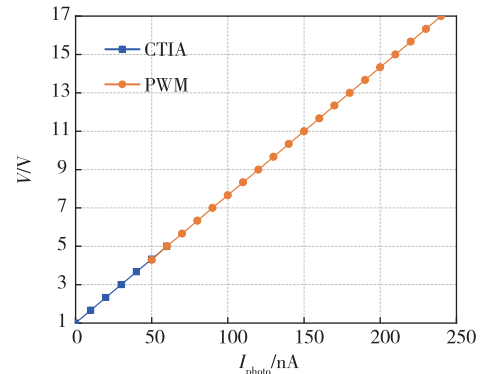


图9 模拟域和时间域混合响应图

由公式(12)可得出本电路动态范围由两部分组成,一部分是满阱容量比噪声电荷构成的传统电压域动态范围,另一部分是积分时间比时钟周期的时域扩展动态范围。

在CTIA放大器核心电路中,存在晶体管引入的热噪声与 $1/f$ 噪声、像素复位阶段及多档位电容阵列切换时产生的开关热噪声。本电路设计中引入的CDS模块已经通过差分相减有效地抑制了低频的 $1/f$ 噪声和大部分的复位 kT/C 噪声,但放大器残余的高频宽带热噪声、采样保持阶段引入的开关热噪声以及走线寄生参数带来的耦合噪声,综合构成了模拟域噪声底。

模拟域输出噪声底为2.53 mV RMS,根据标准工作状态仿真得到模拟域动态范围为97.04 dB。当光电流过大时,积分速度过快,受制于比较器延时,PWM模块量化的电流会出现非线性失真,PWM模块并不能按照最小时钟周期量化电流。仿真中PWM量化最大不失真电流约为220 nA,根据此时PWM模块记录的积分时间,可以计算出时域扩展的动态范围为23.52 dB,总电路动态范围约为120.56 dB。

4 总结

本电路采用CSMC 0.5 μm 标准CMOS工艺,设计使用10 bit脉冲宽度调制数字化电路结合CTIA电路,实现一种根据光电流大小自适应增益档位切换的读出电路。通过比较器、计数器设置档位切换电压,控制开关闭合逻辑以及输出档位信息,结合相关双采样电路,实现了低噪声读出以及动态范围扩展。自适应数模混合读出电路能够极大提高红外光电探测器在复杂场景下的分辨率,实现大动态范围与高灵敏度互相兼容。仿真结果表明,PWM量化线性拟合度达98%,动态范围超过120 dB,该读出电路能够涵盖六个数量级的光电流进行有效量化。面对同时包含极低温背景与高温目标的复杂场景,电路依然能保持高保真的信号读出,有望应用于后续航空航天、气象与工业监测等

需要超宽动态范围探测器的领域。

参考文献:

- [1] Rogalski A. Scaling infrared detectors—status and outlook[J]. Reports on Progress in Physics, 2022, 85(12): 126501.
- [2] 马润泽, 张晓明, 冯 帅, 等. 红外光电探测技术研究现状及展望[J]. 光子学报, 2021, 50(10): 253-268.
Ma Runze, Zhang Xiaoming, Feng Shuai, et al. Research status and prospect of infrared photoelectric detection technology [J]. Acta Photonica Sinica, 2021, 50 (10): 253-268.
- [3] 于 艳, 王永胜, 袁 媛. 大动态范围红外探测器读出电路实现方法[J]. 激光与红外, 2025, 55(10): 1499-1504.
Yu Yan, Wang Yongsheng, Yuan Yuan. Large dynamic range infrared detector readout circuit implementations [J]. Laser & Infrared, 2025, 55(10): 1499-1504.
- [4] Poonnen T, McCotter S, Esparza K, et al. Digital readout integrated circuit for high dynamic range infrared imaging [J]. Proc. of SPIE, 2021, 11740: 29-33.
- [5] 于得福, 陈永平, 李向阳. CMOS探测器自适应信号读出技术研究[J]. 半导体光电, 2024(1): 36-41.
Yu Defu, Chen Yongping, Li Xiangyang. Adaptive signal readout technology for CMOS detectors [J]. Semiconductor Optoelectronics, 2024(1): 36-41.
- [6] Zou M, Chen N, Pu Y S, et al. A low-light-level CMOS image sensor with a novel correlated double sampling based on CTIA[J]. Microelectronics Journal, 2024, 150: 106262.
- [7] Kong D, Chen S, Yuan H, et al. A hybrid multistage adaptive pixel readout circuit featuring 138.7 dB dynamic range[J]. AIP Advances, 2025, 15(12): 125204.
- [8] Suh S, Itoh S, Aoyama S, et al. Column-parallel correlated multiple sampling circuits for CMOS image sensors and their noise reduction effects [J]. Sensors, 2010, 10(10): 9139-9154.
- [9] Chiou A Y, Hsieh C C. An ulv pwm cmos Imager With Adaptive-Multiple-Sampling Linear Response, hdr Imaging, and Energy Harvesting [J]. IEEE Journal of Solid-State Circuits, 2019, 54(1): 298-306.

作者简介:

李滨惊(2000—),男,山东省淄博市人,硕士研究生,主要从事光电探测器及读出电路方向研究;

袁红辉(1972—),男,研究员,博士,主要研究方向为模拟CMOS集成电路的设计与测试。