光电器件

DOI: 10.16818/j.issn1001－5868.20260609003

片内集成光敏元的智控型栅极驱动芯片研究

陈春霞[1],蒲　熙[1*],张晓琴[1],傅　婧[2*],刘戈扬[1,3],徐　玉[1],焦金龙[1],徐　鉴[1]

(1. 重庆光电技术研究所,重庆 400060; 2. 集成电路与微系统全国重点实验室,重庆 400000;
3. 电子科技大学 集成电路科学与工程学院,成都 611731)

摘　要: 为了解决高电压、大电流等复杂电磁环境下的开关指令传输问题,以及在过流、欠压、退饱和等条件下的器件损坏问题,实现对绝缘栅双极型器件的快速、精准、无干扰驱动与智能控制,研究了一款片内集成光敏单元的智能控制型栅极驱动芯片。该芯片采用光敏单元与信号处理电路的单片集成方案,通过提升栅极充放电能力、优化开关特性、减小寄生参数和抑制栅极震荡等方法,将外部输入光控信号转换为满足驱动要求的电压信号,其驱动电压范围为15～30 V(V_O=29.6 V@V_{CC}=30 V),瞬态电流为2.3 A,具备退饱和检测、欠压锁定等片上智控功能,实现了高压大电流的驱动控制和器件的自保护。测试结果表明:芯片的开启传输延迟为224 ns,关断传输延迟为136 ns,退饱和检测阈值电压达到7.2 V,欠压锁定迟滞阈值分别为11.3 V和12.5 V。该芯片可安全、高效地对绝缘栅双极型器件进行高电压大电流栅极驱动和智能控制,在光电隔离、光通信等领域中具有较好的研究和应用价值。

关键词: 栅极驱动; 光电隔离; 高压大电流驱动; 退饱和检测

中图分类号: TN432　　**文章编号:** 1001－5868(2026)05－0878－08

Research on an Intelligent Control Gate Driver IC with an On-Chip Integrated Photosensitive Element

CHEN Chunxia[1], PU Xi[1], ZHANG Xiaoqin[1], FU Jing[2], LIU Geyang[1,3], XU Yu[1], JIAO Jinlong[1], XU Jian[1]

(1. Chongqing Optoelectronics Research Institute, Chongqing 400060, CHN; 2. National Key Laboratory of Integrated Circuits and Microsystems, Chongqing 400000, CHN; 3. School of Integrated Circuit Science and Engineering, University of Electronic Science and Technology of China, Chengdu 611731, CHN)

Abstract: To address issues associated with switching command transmission in complex electromagnetic environments characterized by high voltage and high current, as well as device damage issues under conditions like overcurrent, undervoltage, and desaturation, an intelligent control gate driver integrated circuit featuring an on-chip integrated photosensitive unit, which realizes fast, precise, and interference-free driving and intelligent control of insulated-gate bipolar devices, is investigated herein. The chip adopts a monolithic integration scheme that combines a photosensitive unit and a signal-processing circuit. By improving the gate charging and discharging capability, optimizing the switching characteristics, reducing the parasitic parameters, and suppressing gate oscillation, the chip successfully converts the external optical input control signal into a voltage signal that meets the driving requirements. With a driving voltage ranging from 15～30 V (V_O = 29.6 V at V_{CC} = 30 V) and a transient current of 2.3 A, the chip is equipped with on-chip intelligent control

收稿日期:2026－06－09.

基金项目:国家自然科学基金青年科学基金项目(12305311);重庆市自科基金面上项目(CSTB2024NSCQ-MSX1189).

*通信作者:蒲　熙,傅　婧

functions like desaturation detection and undervoltage lockout, thus achieving high-voltage and high-current drive control as well as device self-protection. These results demonstrate that the turn-on propagation delay of the chip is 224 ns, the turn-off propagation delay is 136 ns, the desaturation detection threshold voltage reaches 7.2 V, and the undervoltage lockout hysteresis thresholds are 11.3 V and 12.5 V. The proposed chip can safely and efficiently perform high-voltage and high-current gate driving and intelligent control for insulated-gate bipolar devices, demonstrating strong potential for research and application in fields like optoelectronic isolation and optical communications.

Key words: gate drive; optoelectronic isolation; high-voltage and high-current drive; desaturation detection

0　引言

绝缘栅双极型晶体管是由绝缘栅场效应管和双极型晶体管组成的复合全控型电压驱动式功率半导体器件[1]，因其具有输入阻抗高、开关速度快、导通损耗低、耐压高以及能够承受大电流等优良性能，该器件被广泛应用于中高功率、中低频率的逆变器、电机变频驱动、开关电源等系统[2]。由于大功率绝缘栅双极型器件的栅极电容较大，即所需的驱动功率较大，因此需要专用栅极驱动电路进行驱动工作。绝缘栅双极型器件的驱动器有多种功能，一方面为绝缘栅双极型器件的导通和关断提供合适的电压电流，另一方面可以实现控制端电路与功率端绝缘栅双极型器件的电气隔离，此外还可处理过流、过压、过温等异常故障，以保证绝缘栅双极型器件的可靠运行[3]。

针对驱动器，国外开展了大量研究，如Avago公司的HCPL-316，具备500 ns开关速度，集成了去饱和检测和故障状态反馈等功能；Fuji公司的EXB841，可驱动400 A/600 V的绝缘栅双极型晶体管器件，工作频率达到40 kHz；Ramezani等[4]使用0.8 μm的BiCMOS优化电路输出能力和芯片面积，提升了驱动器的可靠性。国内由于技术研究起步较晚、工艺集成度低和兼容性差等原因，驱动电路种类较少、功能较单一[5]。张龙等[6]提出一种通道复用技术，组合退饱和状态监测信号与欠压锁定监测信号编码，减少了约10%芯片面积。

栅极驱动器由光电探测器件和信号处理电路构成，早期的器件结构为多个元件的壳内混合封装，随着小体积、低功耗、易于封装等应用需求的增加，栅极驱动器也向着单片集成、丰富的片上功能等技术方向发展，国内在光敏二极管、前置放大器、集成工艺等方面开展了相关研究。在光敏单元研究方面，光敏管需调整耗尽区深度与横向宽度以匹配目标波段光，兼顾吸收效率与结电容控制，通过Pwell和Nwell互补阱结构，配合衬底屏蔽，抑制漏电流与噪声[7]。通过选择PN结型、差值型和空间调制型等不同的二极管，可以有效提升响应速度和抗干扰能力[8]。在信号处理电路方面，入射光信号经光敏单元转换为电流信号，因其输出电流信号较弱且光敏管的内阻较高，采用跨阻放大器（Trans-Impedance Amplifier，TIA）对信号进行放大处理，该放大电路需要根据电容和寄生参数优化反馈网络，合理设置反馈和补偿电容，以匹配芯片的响应速度[9]。张春茗等[10]提出了一种跨导级联跨阻抗和两级前馈路径的结构，有效扩展了工作频率。在集成技术研究方面，重庆光电技术所[11]设计了基于互补双极工艺的单片集成光电探测器，将光电探测单元与低噪声信号处理电路进行了单片集成和工艺融合，具有响应特性较好、传输延迟较低和输出漏电流较小等优点。

针对高电压、大电流复杂电磁环境下的开关指令传输问题，部分IGBT为降低损耗对高压驱动的需求，以及在过流、欠压、退饱和等情况下的器件损坏问题，本文基于单片集成方案，开展了光敏单元、放大和驱动电路、监测和保护电路等研究，设计了一款片内集成光敏单元的智能控制型栅极驱动芯片。该芯片提升了栅极充放电能力、优化开关特性、减小寄生参数、抑制噪声和栅极振荡，并在片上集成了饱和监测、欠压锁定等智控功能，在安全、高效地驱动和控制绝缘栅双极型器件方面具有较好的应用价值。

1　芯片架构

为了解决芯片的栅极驱动电路延迟大、驱动力不足、抗干扰能力弱、智能保护机制欠缺等问题，本

文设计的芯片整体架构如图1所示，该架构包括光电探测单元、电源转换电路模块、TIA模块、退饱和与欠压锁定检测模块和输出驱动模块。输入的光信号经片内光敏二极管和跨阻放大器转化为电压信号，然后输入到逻辑控制模块；逻辑控制模块对输入信号、退饱和电路、欠压检测电路进行控制和处理，同时也控制LED驱动模块将芯片检测到的错误信号反馈至外部LED，实现对芯片的整体控制；电源转换模块为其他电路模块提供稳定供电；输出驱动模块具备瞬态大电流输出能力，可为外部的绝缘栅双极型晶体管提供高压栅极驱动。该芯片架构方案通过提升栅极充放电能力、减小寄生参数、优化开关特性、抑制栅极振荡、片内集成检测与控制等措施，可实现对绝缘栅双极型器件的高压大电流驱动和自保护等功能。

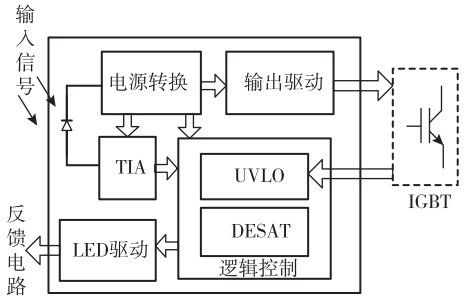


图1 芯片整体架构

2 光敏元和处理电路设计

2.1 片内光敏单元设计

作为该芯片感应光信号的关键单元，片内光敏单元采用硅基BCD集成工艺，通过设计PN结光电二极管来实现光信号接收与光电转换，其结构示意图如图2所示。针对800 nm入射光波段的高探测响应要求，光敏单元设计为Pwell(P^+)/Nwell(N^+)结构，通过位于P型衬底上的N阱和P阱形成PN结以收集光生电子。此外，该光敏元耗尽区外产生的慢扩散载流子被Nwell/P-sub屏蔽，不会作为光电流被收集，可有效增加光电探测单元的响应速度和带宽[12]。

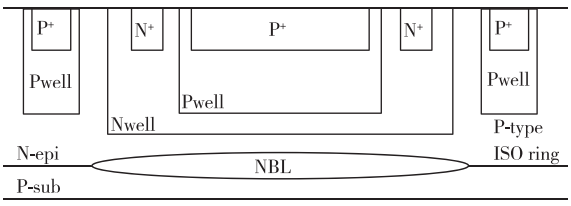


图2 光敏单元的结构示意图

片内光敏单元设计为空间调制结构，以抑制光生少子的扩散运动，其结构示意图如图3所示。该空间调制结构采用两类二极管交叉分布方式，包含受光二极管和遮光二极管（其上方采用金属作为光阻挡层）。单个区域尺寸为100×280 μm²，共6对横向排布，最外圈用Pwell隔离环接地包围，降低光敏单元对电路干扰的同时，也有效隔离了片内光敏单元与电路之间的噪声干扰。当有光入射时，在光敏元耗尽区和扩散区产生的光生载流子以漂移运动和扩散运动方式被受光二极管的电极吸收，因载流子的漂移速度远大于扩散速度，故减小扩散电流的比重可有效提升像元响应速度。而衬底深处产生的光生慢扩散少子则以相同几率扩散到受光和遮光二极管的耗尽区，然后被光敏元的电极吸收。结构设计中受光二极管和遮光二极管的面积比例为1:1，同时后级信号处理电路采用差分电路输入结构，使得这部分慢扩散电流的影响更好地被消除，提高了输出光电流的频率和器件响应速度[13]。

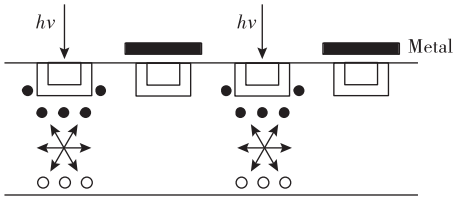


图3 空间调制结构示意图

光电器件的响应度可表征光电探测器的光电转换效率，被定义为单位入射光功率产生的光电流。为了提高光敏元的响应度，可使耗尽区尽可能靠近探测器表面，并增加载流子产生区的厚度，改善材料质量、减少表面缺陷或陷阱，以保证入射光子产生尽可能大的光生电流[11]。基于Silvaco ATLAS二维数值仿真结果如图4所示，在光强0.01 W/cm²、波长为800 nm的条件下，阴极输出光电流为63.9 μA。由于是2D仿真，z方向深度假设为1 cm，则入射光功率P_{in}为2.0×10^{-4} W，响应度R为：

$$R=\frac{I_{cathode}}{P_{in}} \tag{1}$$

计算可得器件的响应度达到0.318 5 A/W，量子效率η_{EQE}为：

$$\eta_{EQE}=R\cdot\frac{1\,240}{\lambda} \tag{2}$$

从仿真结果可知，PN结深约在0.9 μm处，像元的响应度约为0.32 A/W，计算得出的量子效率约

为 0.494。结果表明：大部分入射光子转化为电子-空穴对，并被外电路收集，证实了所设计像元在近红外波段具备较好的光电转换能力。

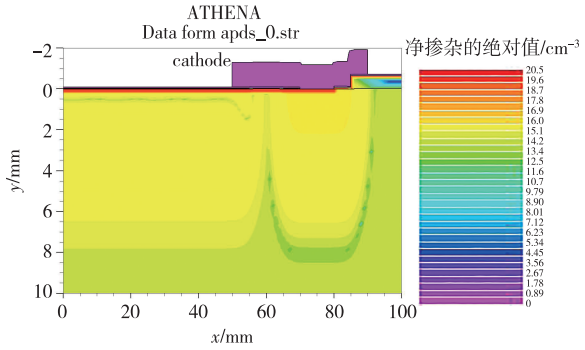


图 4　光敏单元的仿真结果

2.2　电源转换电路设计

为了兼顾绝缘栅双极型晶体管的驱动能力和芯片的功耗、面积、速度等要求，芯片采用外部高压电源供电，电源转换电路原理图如图 5 所示，将外部供电 $V_{CC}-V_{GND}$ 转换成 $V_{CC}-V_L$ 和 V_H-V_{GND} 两组电源电压。V_{CC} 和 V_L 相差约 5 V，用于高压 PMOS 管逻辑控制，V_H（约为 5 V）和 GND 用于控制低压 MOS 管模块。根据 MOS 管饱和区电流公式，V_L 和 V_H 的计算表达式为：

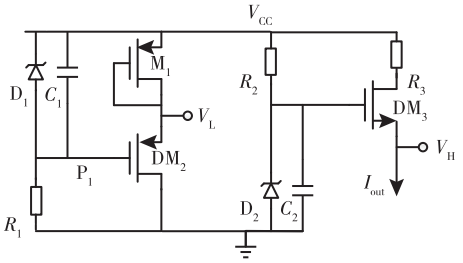


图 5　电源转换模块原理图

$$V_L=\frac{\left[1+\sqrt{(W/L)_n}\right]V_{CC}+\sqrt{(W/L)_n}(V_{T2}-V_{Z1})-V_{T1}}{1+\sqrt{(W/L)_n}} \tag{3}$$

$$V_H=V_{Z2}-\sqrt{2I_{out}/K}-V_{T3} \tag{4}$$

在式 3 和 4 中，V_{Z1} 和 V_{Z2} 为齐纳二极管 D_1 和 D_2 的压降，I_{out} 为输出电流，K 为工艺和设计参数，其正比于 MOS 管的宽长比，V_{T1}，V_{T2}，V_{T3} 分别为 MOS 管 M_1，DM_2，DM_3 的阈值电压，$(W/L)_n$ 为 MOS 管 DM_2 和 M_1 的宽长比。从式(3)和(4)中可以看出，调节 DM_2 和 M_1 的宽长比可以设定 V_L 值，且在电路面积允许的情况下，适当增大 DM_3 的宽长比可以使 V_H 随输出电流的变化更小，从而增强电路的负载能力。

2.3　TIA 电路设计

光敏单元产生的光电流信号通过片内跨阻放大器进行电压转换和信号放大处理，TIA 电路原理图如图 6 所示，V_{INN} 和 V_{INP} 分别为片上遮光和受光二极管的电流输入端，其内部采用全对称电路结构，以抑制暗电流和噪声对电路性能的影响。TIA 电路采用 NMOS 管提供偏置电流，使用三极管作为差分对管以减小输入失调并提升共模抑制比。Q_3，Q_4 和 Q_5，Q_6 分别作为差分输入级和共射级，对输入信号进行转换、放大和噪声隔离。Q_7，Q_8 构成共集放大器，将 TIA 输出电压进行放大处理。NM_8 和 NM_9 构成源随器缓冲输出级，实现了与后端电路的匹配。假设从输入电流到输出端 OUTP/OUTN 的跨阻增益为 A_R，输出级的偏置电流恒定为 I_{bias}，输出端电阻 R_6 使得无光照时输出 V_{OUTN} 低于 V_{OUTP}，其值为 $I_{bias}\cdot R_6$。若有光照时，光敏单元产生的光电流 $\triangle I_{TH}$ 使得输出端 OUTP 电压降低 $\triangle I_{TH}\cdot A_R$，若此时 V_{OUTP} 电压低于 V_{OUTN}，则输出翻转，后级比较器和数字逻辑控制电路被触发。故在忽略比较器失调的情况下，该电路的理论光电流开启阈值 $\triangle I_{TH}$ 可由式(5)计算得到。

$$\triangle I_{TH}\cdot A_R=I_{bias}\cdot R_6 \tag{5}$$

实际设计中，$I_{bias}\cdot R_6\approx 4$ mV，$A_R\geqslant 1\,000$，故实际只需要微安级的光电流即可触发响应。对于光电流过大的情况，即使 V_{OUTP} 被过于拉低，但后级均为数字电路，芯片的功能不受影响。

2.4　退饱和、欠压锁定检测模块设计

针对绝缘栅双极型晶体管器件的实时检测和处理要求，该芯片设计了退饱和、欠压锁定检测电路模块，可将绝缘栅双极型晶体管的实际工作状态转换为数字逻辑信号，该组合逻辑信号与输入驱动信号形成了芯片整体控制逻辑。

退饱和与欠压锁定检测模块的原理图如图 7 所示，图 7(a)为退饱和模块，图 7(b)为欠压锁定检测模块。在退饱和电路模块中，V_{DESAT} 为绝缘栅双极型晶体管的集电极电压，当其值高于所设定的值，芯片会停止对其驱动，且对其集电极进行放电；若电路的电源电压过低，为防止其对绝缘栅双极型晶体管失常或错误驱动，电路也会停止工作。在欠压

锁定检测电路模块中，电路采用电阻和齐纳二极管进行分压处理，实现检测阈值的确定，随后将电压信号送入比较器。比较器采用施密特触发器，以实现其开启阈值和关断阈值之间的迟滞作用。当绝缘栅双极型晶体管工作在退饱和状态时，比较器的输出发生翻转，对应的逻辑电平被送入逻辑控制模块，与此同时控制退饱和模块的MOS管对绝缘栅双极型晶体管的集电极进行放电处理。

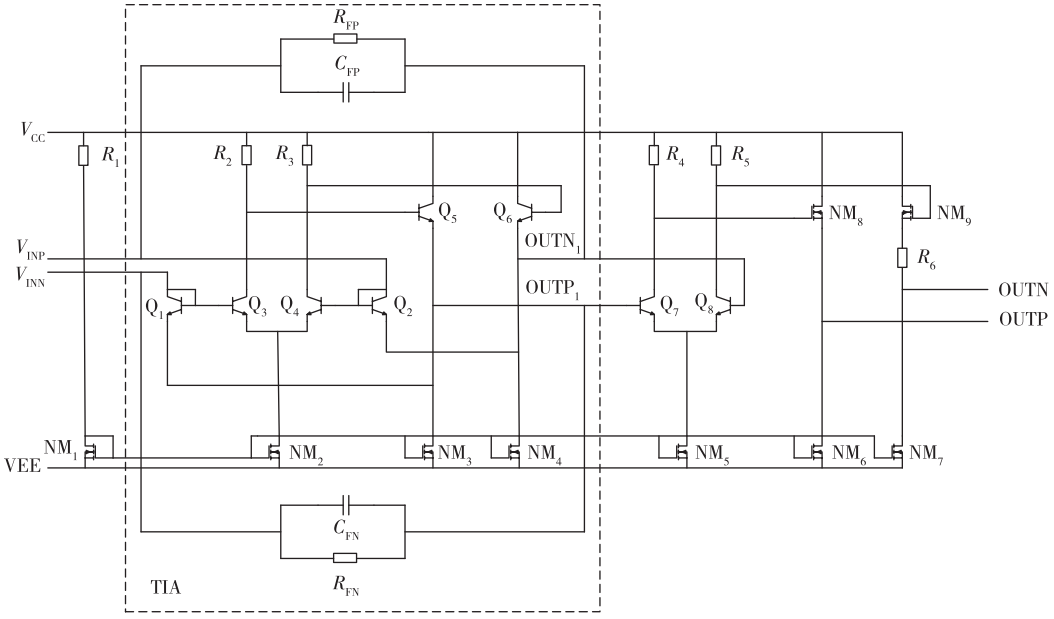
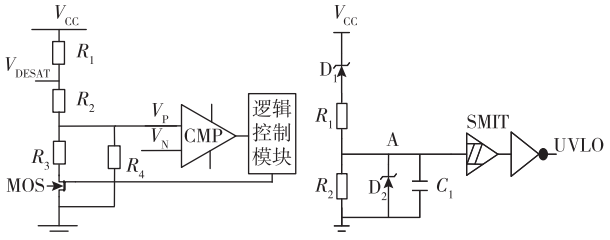


图6 TIA电路原理图



（a）退饱和模块 （b）欠压锁定模块

图7 退饱和和欠压锁定模块原理图

2.5 输出驱动电路设计

为了提升芯片的输出驱动能力，本文设计了如图8所示的输出驱动级电路结构，其中，P_1，P_2，N_1，N_2均为普通MOS管，P_3，N_3，N_4为大阵列高压MOS管，用于提供满足要求的输出电压和输出电流。在高压大电流的输出驱动条件下，为了满足高压MOS管P_3管和N_3管的驱动控制条件，采用V_L-V_{CC}高压逻辑电平HS控制高压PMOS管和$V_{GND}-V_H$低压逻辑电平LS控制高压NMOS管。当芯片的错误状态发生时，为了防止瞬态大电流损伤绝缘栅双极型晶体管，输出级设计了软关断模式，控制信号LS0会先开启N_4对输出端放电，同时片内有电压比较器对输出端电压进行检测，待端电压降低至2.5 V，比较器翻转，控制信号LS开启N_3管进行快速关断。

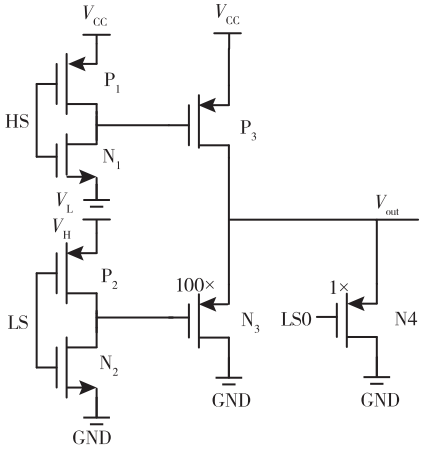


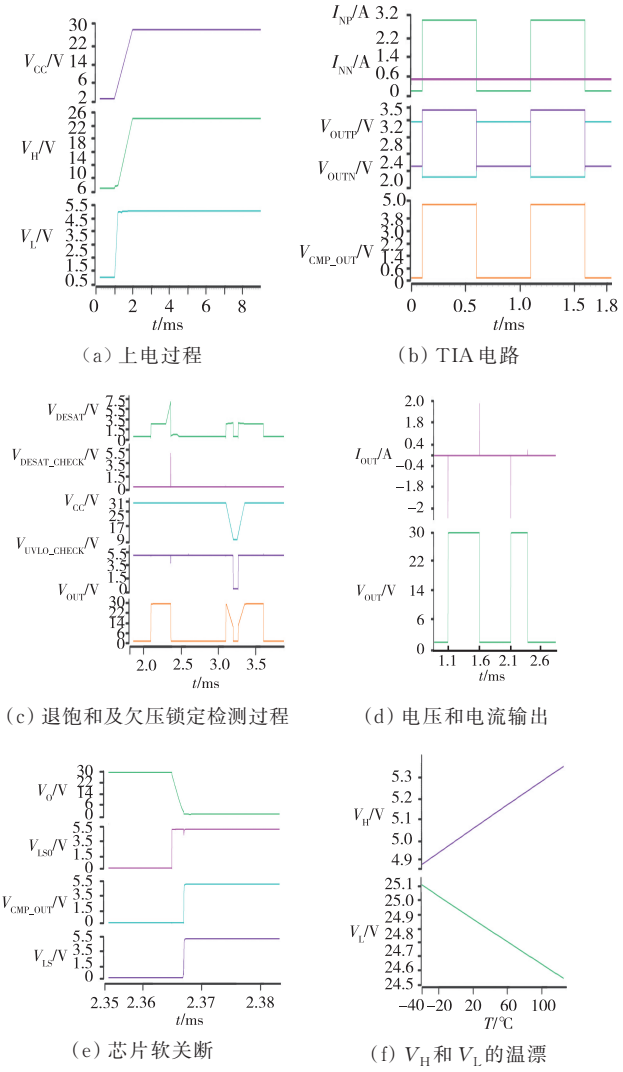
图8 输出驱动级电路

3 芯片仿真与测试结果

3.1 整体仿真结果

在30 V电源电压供电条件下，智控型栅极驱动芯片采用Spectre仿真器进行功能仿真和验证，仿真结果如图9所示。图9(a)为芯片的上电过程仿真结果，其中V_H为4.81 V，V_L为24.85 V。图9(b)为TIA电路的仿真结果，表明了TIA电路将光输入电流信号转换为逻辑电平的过程，当施加20 μA输入光电流时，比较输出CMP_OUT发生翻转。图9(c)

为电路的退饱和及欠压锁定检测过程，当集电极电压 V_{DESAT} 高于 7 V 时，检测信号 DESAT_CHECK 发生翻转，驱动输出 V_{OUT} 被拉低，当电源电压 V_{CC} 低于 11.4 V 时，欠压锁定检测信号 UVLO_CHECK 发生翻转，电路停止输出驱动，直到 V_{CC} 高于 12.5 V，电路再次正常工作，其 UVLO 迟滞为 1.1 V。图 9(d)为芯片的电压和电流输出情况，其 V_{OUT} 驱动电压高达 29.6 V，瞬态电流为 2.3 A。图 9(e)为芯片软关断示意图，LS0 先开启，V_O 降低至 2.5 V 左右时，CMP_VO 翻转，LS 开启。图 9(f)为 −40℃～125℃温度范围下片上逻辑控制电路的供电电压 V_L 和 V_H 的温漂情况，其中 V_L 范围为 24.4～25.1 V；V_H 范围为 4.9～5.4 V。从仿真结果可以看出，芯片的输出功能正常，技术参数仿真结果符合设计预期。



（a）上电过程　（b）TIA 电路

（c）退饱和及欠压锁定检测过程　（d）电压和电流输出

（e）芯片软关断　（f）V_H 和 V_L 的温漂

图 9　芯片仿真结果

3.2　测试结果与分析

基于硅基 BCD 集成工艺，本文开展了智控型栅极驱动芯片的流片验证和自建测试平台的测试评估，图 10 为芯片实物图。

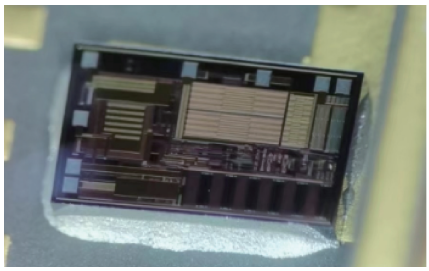
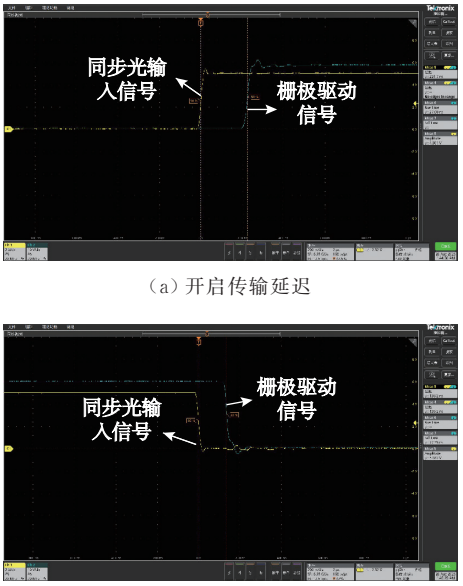


图 10　芯片实物图

在图 11 中，黄色波形为同步光输入信号，蓝色曲线为绝缘栅双极型晶体管的栅极驱动信号，由测试结果可知，开启传输延迟为 224 ns，关断传输延迟为 136 ns，实现了高速低延迟驱动。在图 12 中，黄色波形为绝缘栅双极型晶体管的集电极端电压，蓝色曲线为其栅极驱动信号，当集电极电压升至 7.2 V，输出关断，实现了对器件的退饱和保护功能。在图 13 中，黄色波形为电源电压 DC 扫描波形，蓝色曲线为绝缘栅双极型晶体管的栅极驱动信号，当电源电压降低至 11.3 V，输出驱动中断，当电源电压上升至 12.5 V，输出驱动恢复，欠压保护功能正常。



（a）开启传输延迟

（b）关断传输延迟

图 11　传输延迟测试结果

芯片仿真和测试结果表明：本文所研究智控型栅极驱动芯片的充放电能力充足，可对绝缘栅双极型晶体管的栅极电荷进行快速充放电，动态性能表

现优良，开关波形规整，无明显震荡现象，并具有良好的抗干扰性。芯片的技术参数和功能满足驱动能力、速度、自保护等设计要求，可在复杂工况下高效且可靠地对绝缘栅双极型器件进行高电压大电流栅极驱动和智能控制。

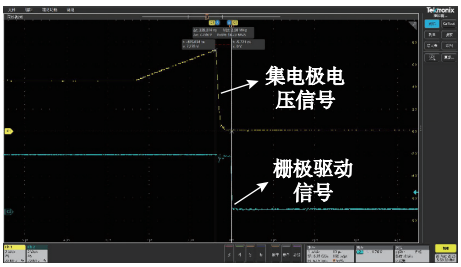
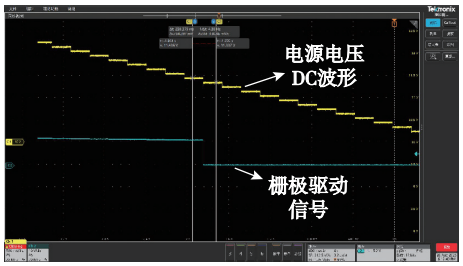
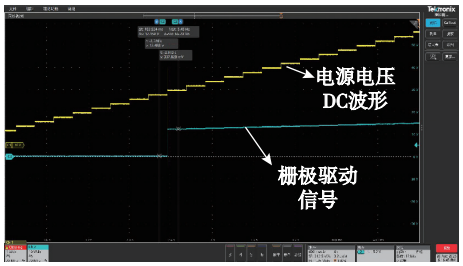


图12 退饱和保护功能测试



(a) $UVLO^-$测试



(b) $UVLO^+$测试

图13 欠压锁定功能测试

4 结论

针对高压、大电流等复杂电磁环境下的开关指令传输问题，以及欠压、退饱和等复杂工况下的自保护问题，同时为了实现对绝缘栅双极型晶体管的快速、精准、无干扰的驱动控制，基于硅基BCD集成工艺，本文开展了片内集成光敏单元的智能控制型栅极驱动芯片的研究。芯片采用光敏单元与信号处理电路集成架构方案，设计了片内光敏单元、电源转换电路、TIA电路、退饱和与欠压锁定检测和输出驱动模块，采用提升栅极充放电能力、优化开关特性、减小寄生参数和抑制栅极振荡等方法，研制出单片智控型栅极驱动集成芯片。

芯片的仿真和测试结果表明：芯片功能正常，开启传输延迟为224 ns，关断传输延迟为136 ns，退饱和检测阈值电压为7.2 V，欠压锁定迟滞阈值分别为11.3 V和12.5 V，可对绝缘栅双极型晶体管进行高压、大电流驱动（驱动电压达到29.6 V，瞬态电流达2.3 A），同时具备退饱和检测、欠压锁定等片上智控功能，芯片的整体设计符合预期。该芯片可安全、高效地对绝缘栅双极型器件进行高电压大电流栅极驱动和智能控制，在光电隔离、光通信等领域中具有较好的研究和应用价值。

参考文献：

[1] 杨 媛，文 阳，李国玉. 大功率IGBT模块及驱动电路综述[J]. 高电压技术，2018，44(10)：3207-3220.
Yang Yuan，Wen Yang，Li Guoyu. Review on high-power IGBT module and drive circuit[J]. High Voltage Engineering，2018，44(10)：3207-3220.

[2] 陈 坚，康 勇. 电力电子学：电力电子变换和控制技术[M]. 北京：高等教育出版社，2011.
Chen Jian，Kang Yong. Power Electronics：Power Electronics Transformation and Control Technology[M]. Beijing：Higher Education Press，2011.

[3] 徐 鉴，邓光平，蒲 熙，等. 一种用于光隔离IGBT栅极驱动的智能型LED驱动电路[J]. 半导体光电，2024，45(1)：79-83.
Xu Jian，Deng Guangping，Pu Xi，et al. Intelligent LED driver circuit based on bipolar technology for optical isolated IGBT gate driver[J]. Semiconductor Optoelectronics，2024，45(1)：79-83.

[4] Ramezani M，Salama C A T. A monolithic IGBT gate driver implemented in a conventional 0.8/spl mu/m BiCMOS process[C]//Proceedings of the 10th International Symposium on Power Semiconductor Devices and ICs，1998：109-112.

[5] 任少东. 功率IGBT驱动电路设计[D]. 成都：电子科技大学，2017.
Ren Shaodong. A design of power IGBT driver circuit[D]. Chengdu：University of Electronic Science and Technology of China，2017.

[6] 张 龙，马春宇，赵以诚，等. 一种通道复用的高可靠性隔离IGBT栅极驱动器[J]. 微电子学与计算机，2023(4)：80-87.
Zhang Long，Ma Chunyu，Zhao Yicheng，et al. A high reliability isolated IGBT gate driver with channel multiplexing [J]. Microelectronics & Computer，2023(4)：80-87.

[7] 刘 智，成步文. 硅基锗PIN光电探测器的研究进展[J]. 半导体光电，2022，43(2)：261-266.
Liu Zhi，Cheng Buwen. Research progresses of Si-based Ge PIN photodetectors [J]. Semiconductor Optoelectronics，2022，43(2)：261-266.

[8] 陈世军，李梧萤，王 欣，等. 多分辨率高速线列CMOS图

像传感器设计[J]. 半导体光电，2023，44(2)：168-171.
Chen Shijun，Li Wuying，Wang Xin，et al. Design of a multiple resolution and high speed linear CMOS image sensor [J]. Semiconductor Optoelectronics，2023，44(2)：168-171.

[9] 吕宗璟，陈彦丽，李海涛，等. 星载高速跨阻放大器电离总剂量效应研究[J]. 半导体光电，2023，44(1)：70-75.
Lü Zongjing，Chen Yanli，Li Haitao，et al. Impact of TID on high-speed operational transimpedance amplifier on satellite [J]. Semiconductor Optoelectronics，2023，44(1)：70-75.

[10] 张春茗，徐阳臻，张　璇. 基于TAS-TIS结构和前馈路径的两级CTLE的设计[J]. 半导体光电，2023，44(5)：736-740.
Zhang Chunming，Xu Yangzhen，Zhang Xuan. Design of two-stage CTLE equalizer based on TAS-TIS structure and feed-forward path[J]. Semiconductor Optoelectronics，2023，44(5)：736-740.

[11] 李　明，傅　婧，蒋君贤，等. 单片集成式高响应光电探测器件设计[J]. 半导体光电，2024，45(5)：687-692.
Li Ming，Fu Jing，Jiang Junxian，et al. Design of monolithic integrated high-response photodetection device [J]. Semiconductor Optoelectronics，2024，45(5)：687-692.

[12] 徐江涛，姚素英，朱天成. CMOS有源像素传感器光响应分析及实验模型建立[J]. 传感技术学报，2007，20(2)：334-337.
Xu Jiangtao，Yao Suying，Zhu Tiancheng. CMOS APS photo-response analysis and experimental model establishment [J]. Chinese Journal of Sensors and Actuators，2007，20(2)：334-337.

[13] 郭俊泽. 基于CMOS工艺的高速光电耦合器芯片设计[D]. 成都：电子科技大学，2019.
Guo Junze. Design of high-speed optocoupler chip based on CMOS process [D]. Chengdu：University of Electronic Science and Technology of China，2019.

作者简介：

陈春霞(1982—)，女，硕士研究生，高级工程师，主要从事光电子器件与材料的设计及可靠性研究；

蒲　熙(1995—)，男，硕士研究生，工程师，主要从事探测器读出电路设计的研究；

傅　婧(1993—)，女，博士，高级工程师，主要从事半导体器件及集成电路辐射效应机理与抗辐射加固技术的研究。